



MIC-3

Le ottimizzazioni apportate dal MIC-2 sul MIC-1 sono principalmente sulle istruzioni. Le operazioni sono svolte in modo sequenziale, principalmente abbiamo il setup dei dati sui B il tempo che l'ALU e lo shifter impegnano per fare il loro lavoro e il tempo impegnato dai risultati per raggiungere i registri.

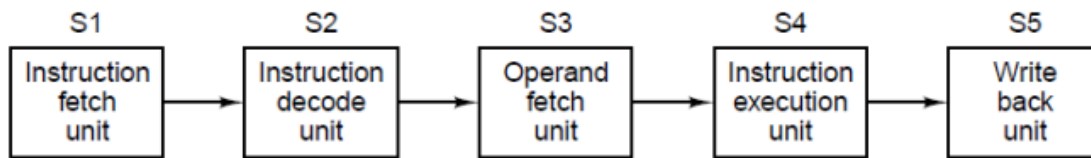
Introduzione della PIPELINE

Si divide il problema in parti e ogni parte è risolta da un agente competente per farlo nel minor tempo possibile.

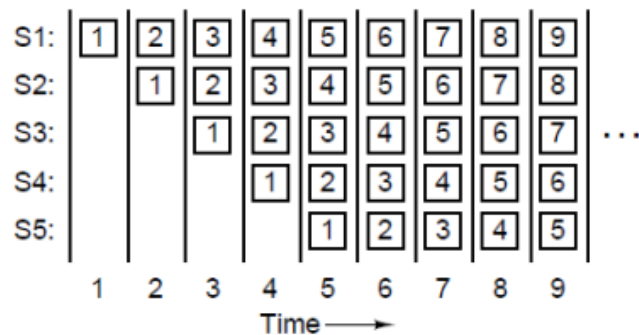
I miglioramenti sono nel tempo di esecuzione migliorato di $\frac{1}{3}$ del tempo, il tempo per eseguire un'istruzione rimane costante ma assume una criticità ovvero che un'operazione impegna in un solo ciclo.

Le microistruzioni non cambiano e quindi permette di avere la stessa composizione delle istruzioni.

Sfruttando il meccanismo della pipeline si divide il percorso in tre parti e quindi ognuna viene risolta seguendo il modello



(a)



(b)

Le dipendenze fra istruzioni impediscono lo svolgimento in parallelo:

- **RAW** (Read After Write) → non si può leggere un operando non ancora aggiornato da una istruzione precedente.
- **WAR** (Write After Read) → non si può aggiornare un registro se una istruzione precedente lo sta ancora utilizzando in lettura.
- **WAW** (Write After Write) → Gli aggiornamenti di un dato registro devono avvenire nell'ordine giusto (come indicato dalla sequenza di istruzioni nel codice).