

*Cognome e nome dello studente:**Matricola:*

1) [6] Costruire una ALU che implementi le operazioni di: XOR, OR, Somma intera, Sottrazione intera, SetOnLessThan, su dati codificati su **3 bit**. Si utilizzino porte logiche. Nel caso dell'operazione di SetOnLessThan si vuole che l'uscita sia uguale a 101 quando il test risulta vero e 010 quando il test risulta falso. Calcolare il cammino critico e la complessità del circuito. Suggerimento: costruire blocchi semplici mediante porte logiche, con cui costruire il circuito finale.

2) [4] Data la seguente tabella della verità:

a b c	y1	y2
000	1	X
001	1	X
010	0	X
011	1	X
100	1	1
101	1	0
110	0	1
111	0	0

Scrivere le funzioni y_1 e y_2 in forma canonica. Semplificare le forme canoniche ottenute per ottenere una forma semplificata a complessità minima. A quale valore devono essere impostate le uscite indifferenti?

3) [4] Codificare in IEEE754 in singola precisione il numero -164,75. Quale coppia di numeri codificati consecutivamente in IEEE754 dista esattamente 1 unità? Perché? Definire la risoluzione della codifica in virgola mobile, in virgola fissa e della codifica intera?

4) [9] Costruire una macchina di Huffman che implementa la macchina a stati finiti capace di riconoscere la stringa “XA” in un testo. Si noti che le 2 lettere “XA” devono essere necessariamente precedute da uno spazio ma non necessariamente seguite da uno spazio (possono essere seguite da un qualsiasi carattere). La macchina parte ad analizzare il testo dalla stringa vuota: “”. Costruire la parte combinatoria con una PLA e con una ROM. Confrontate il risultato. Quale delle due implementazioni è più conveniente? Perche'? E' possibile calcolare complessità e cammino critico? Che tipo di bistabili devono essere utilizzati? Perche'?

5) [3] Dato un latch di tipo SR sincrono la cui uscita è $Q = 0$ e gli ingressi sono $S = R = 0$. Cosa succede quando S va a 1? Quanto tempo viene richiesto per la eventuale commutazione del latch, supponendo che il tempo di commutazione di una porta logica a due ingressi sia 0,1 ps. Definire di quali tempi occorre tenere conto per dimensionare il clock di un'architettura. Scrivere la tabella di eccitazione di questo latch.

6) [5] Realizzare un sommatore a 3 bit utilizzando **esclusivamente** porte NOR. Qual è il principio su cui si basa il sommatore ad anticipazione di riporto?

7) [3] Calcolare in complemento a 2, su 8 bit, la seguente operazione scritta in notazione decimale: 6 - 13. Può una sottrazione generare overflow? Perché?

8) [1] Descrivere alcuni degli sviluppi più importanti nella storia delle Architetture.