

Cognome e nome dello studente:

Matricola:

1. [7] Data l'espressione logica: $xyz + !yz$,
a) scrivere la tabella della verità [1],
b) semplificare l'espressione mediante mappe di Karnaugh [1],
c) sintetizzare la prima e la seconda forma canonica [2].
d) Mediante manipolazione algebrica, trasformare la prima forma canonica nella seconda o viceversa [3].
2. [5] Convertire in binario secondo la codifica IEEE754, il numero decimale 1,25. Quale sarà la rappresentazione binaria in IEEE754 del numero decimale ottenuto sommando una unità (1,0) al numero 1,25? Quale coppia di numeri decimali ha una distanza pari a 1 LSB di un numero binario codificato in IEEE 754? Qual è la risoluzione della codifica in virgola mobile IEEE 754, della codifica intera e della codifica in virgola fissa? Scrivere in complemento a 2 su 8 bit la sottrazione espressa da numeri in base 10: 8-10 e calcolarne il risultato in binario.
3. [7] Scrivere un algoritmo della moltiplicazione binaria intera firmware a 4 bit, con registro moltiplicando a 4 bit, registro moltiplicatore a 4 bit e registro risultato a 8 bit. Costruire, con le porte logiche, il circuito firmware associato (datapath e unità di controllo). **Evidenziare tutti i cammini, dimensionarli e definire la loro funzione.** Quale sarà il cammino critico di questo circuito? (considerare pari a 3^N il cammino critico di un sommatore a N bit). Quale sarà il suo cammino critico? E quale sarà la sua complessità?
4. [2] Descrivere come si possa modificare il datapath e quali segnali di controllo debbano essere aggiunti per eseguire anche l'operazione di divisione intera di numeri su 4 bit. Motivare le modifiche e definire chiaramente la loro funzione.
5. [2] Cosa si intende per sommatore ad anticipazione di riporto e per sommatore a propagazione di riporto. In base a quali principi cardine sono realizzati? Quali sono i vantaggi e svantaggi di questi due sommatori?
6. [3] Progettare con sole porte NOR un multiplexer a due ingressi. Calcolare il cammino critico e complessità del multiplexer così realizzato e confrontarlo con un multiplexer realizzato utilizzando combinazioni di porte AND, OR e NOT.
7. [3] Progettare con le porte logiche un moltiplicatore hardware per numeri interi su 2 bit. Calcolare complessità e cammino critico.
8. [2] Supponiamo che l'istruzione corrente si trovi all'indirizzo 0x0000 0300, scrivere l'istruzione assembler di branch on equal, che effettua il salto condizionato all'indirizzo 0x000002C0, e tradurla in linguaggio macchina (il codice operativo dell'istruzione di beq è 4). Si scelgano due registri a piacere.
9. [2] Disegnare il ciclo di esecuzione di un'istruzione su un'architettura MIPS a singolo ciclo. Quante fasi si distinguono? Quando l'architettura capisce di che istruzione si tratta? I componenti appartenenti a quali fasi vengono configurati dall'unità di controllo? Perché? Cos'è un'ISA? Possono due CPU avere la stessa ISA? Due CPU diverse devono avere una ISA necessariamente diversa? Descrivere come viene suddivisa in modo logico per convenzione una memoria principale dai processori MIPS e quali sono le ragioni per la scelta dei confini dei diversi segmenti.
10. [2] Scrivere la tabella di eccitazione di un latch sincroni di tipo D.