

Cognome e nome dello studente:

Matricola:

Numero pagine:

1. [4] Convertire in binario il numero decimale 32,25 e codificarlo in IEEE754. Quale sarà la rappresentazione binaria in IEEE754 del numero decimale ottenuto sommando una unità (1,0) al numero 32,25? E quale nel Google Brain Format? Quale coppia di numeri codificati sequenzialmente in IEEE754 (variazione del bit meno significativo) dista esattamente una unità? Qual è la risoluzione della codifica in virgola mobile IEEE 754 in singola precisione, della codifica intera e della codifica in virgola fissa? Come viene rappresentata la situazione +oo, -oo e NaN in IEEE754? Scrivere in complemento a 2 su 16 bit la sottrazione espressa da numeri in base 10: 8 – 16, calcolarne il risultato ed esprimere in codifica binaria in complemento a due.
2. [3] Disegnare il diagramma di flusso di un algoritmo della moltiplicazione binaria intera firmware a 4 bit, e implementarlo in un circuito contenente tre registri: 1 registro moltiplicando (primo fattore) a **4 bit**, 1 registro moltiplicatore (secondo fattore che conterrà il moltiplicatore) a **8 bit** e 1 registro risultato a **8 bit**. Cosa contengono i 3 registri? **Evidenziare tutti i cammini relativi al data path, dimensionarli e definire la loro funzione**. Quanti cicli di clock sono necessari per completare l'operazione? Motivare la risposta.
3. [4] Descrivere come si possa modificare il datapath del circuito disegnato per l'esercizio 2, mantenendo i 3 registri specificati, per eseguire anche l'operazione di divisione intera di numeri su 4 bit. Cosa contengono i 3 registri? Quali segnali di controllo occorre aggiungere? Motivare le modifiche e definire chiaramente la loro funzione. Mostrare come varia il contenuto di tutti e 3 i registri durante i primi 2 passi di esecuzione della divisione 9 : 4.
4. [2] Scrivere una funzione logica a piacere, di 3 variabili in ingresso e 2 in uscita, il cui circuito associato abbia cammino critico pari a 3 e complessità pari a 5 [2].
5. [2] Trasformare la funzione logica scritta per l'esercizio precedente nella prima e nella seconda forma canonica.
6. [2] Mediante manipolazione algebrica, facendo riferimento alle forme canoniche scritte per l'esercizio precedente, trasformare la prima forma canonica nella seconda o viceversa.
7. [4] Specificare il contenuto di **tutti i bus** della CPU riportata in Figura 1 quando è in esecuzione l'istruzione di beq \$0, \$1, ind_beq, sapendo che il codice operativo dell'istruzione beq è 4 e l'indirizzo di salto (ind_beq) è 0x0040 0000. Si supponga inoltre che l'indirizzo della beq sia 0x0400 0000. Evidenziare i bus che trasportano dati utili per l'esecuzione dell'istruzione. Tradurre l'istruzione assembler di beq in linguaggio macchina e rappresentare l'istruzione in notazione esadecimale. Quando capisce la CPU se deve saltare o meno? Scrivere in linguaggio macchina l'istruzione di salto incondizionato che consente di saltare allo stesso indirizzo di salto. Il codice operativo dell'istruzione di jump è 2.
8. [2] Disegnare il ciclo di esecuzione di un'istruzione su un'architettura MIPS a singolo ciclo. Quante fasi si distinguono? Quando l'architettura capisce di che istruzione si tratta? I componenti appartenenti a quali fasi vengono configurati dall'unità di controllo? Perché? Come? Cos'è un'ISA? Possono due CPU avere la stessa ISA? Due CPU diverse devono avere una ISA necessariamente diversa? Perché?
9. [2] Definire i diversi formati delle istruzioni MIPS e specificare la funzione dei diversi campi. Descrivere come viene suddivisa in modo logico per convenzione una memoria principale dai processori MIPS e quali sono le ragioni per la scelta dei confini dei diversi segmenti.
10. [3] Costruire con porte logiche un multiplexer a 4 ingressi. Definire complessità e cammino critico e motivare la risposta.
11. [6] Progettare una macchina a stati finiti che scorra un testo (leggendo un carattere alla volta) e riconosca nel testo la stringa “AZ” (la coppia di lettere deve necessariamente essere preceduta da uno spazio, ma NON deve essere necessariamente seguita da uno spazio). Progettare la macchina di Huffman associata; calcolarne complessità e cammino critico.

Figura 1

