

# Flash 烧写文档

## 添加 Flash 支持

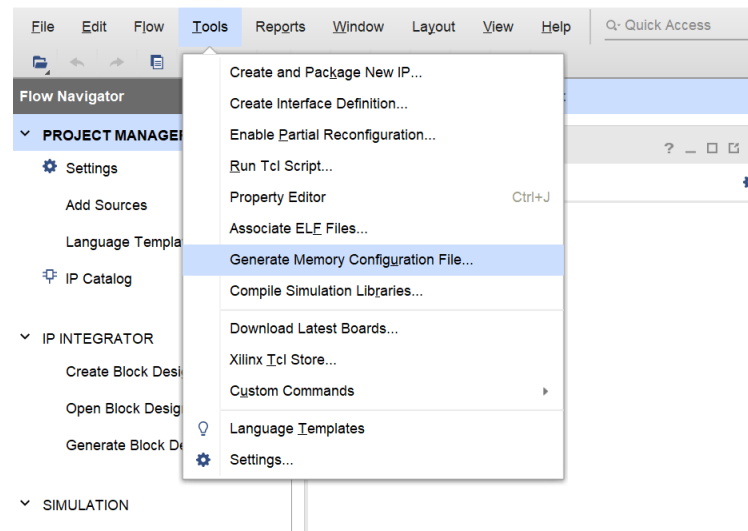
Vivado 软件默认不支持板载的 flash 需要添加。可以直接将资料里的 xicom\_cfgmem\_part\_table.csv 文件拷贝到 Vivado 安装目录 Xilinx\Vivado\2019.1\data\xicom 路径下覆盖原文件。重新启动 vivado 即可。  
也可以按照用户手册的方法在原文件上追加。

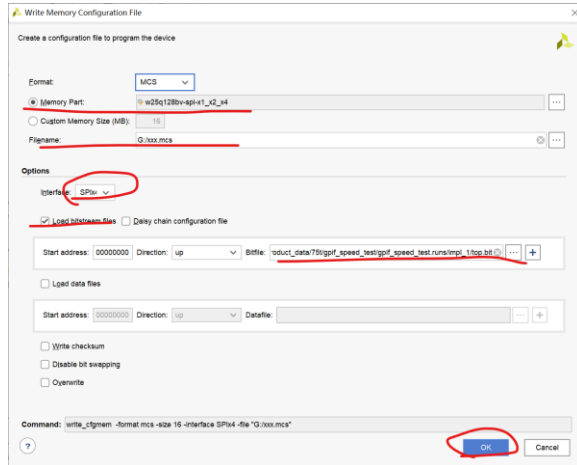
## 工程设置

在工程的 xdc 文件中添加下面两行 setting，添加后需要重新生成 bit file。  
*set\_property BITSTREAM.CONFIG.CONFIGRATE 33 [current\_design]*  
*set\_property BITSTREAM.CONFIG.SPI\_BUSWIDTH 4 [current\_design]*

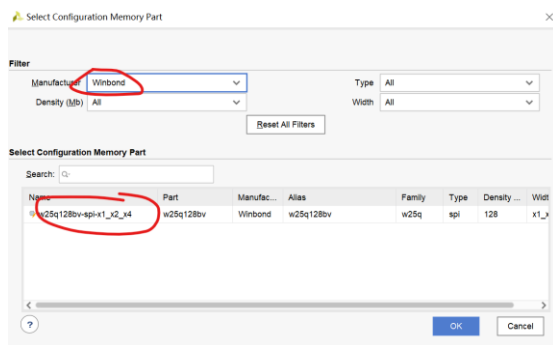
## 生成 MCS 文件

点击 Tools->Generate Memory Configuration File...



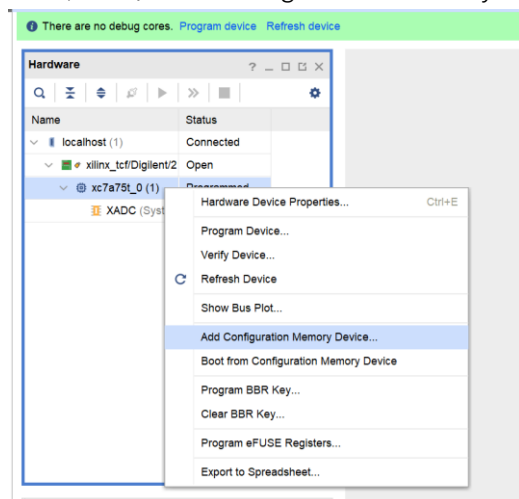


弹出如上图 MCS 设置窗口。这里需要选择 Memory Part (如下图)，指定生成 mcs 的文件名，Interface 选择 SPIx4，勾选 load bitstream file，选择生成的 bit file (一般在 xxx.runs/impl\_xx 目录下)，点击 OK 即可。如果这里要覆盖原来生成的 mcs 需要勾选 Overwrite 选项。



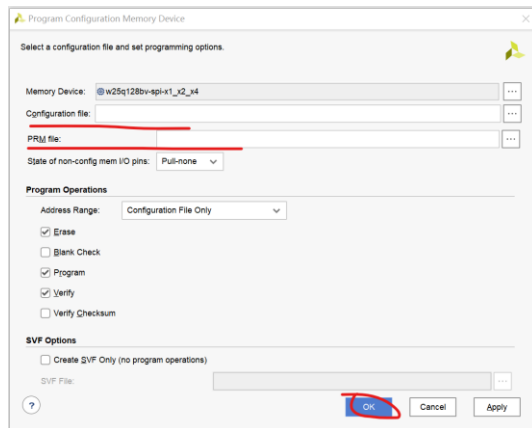
## 烧写 Flash

连接硬件，打开 Hardware manager，识别到 device 后，在识别到的 FPGA 芯片上点击鼠标右键，选择 Add Configuration Memory Device，弹出窗口选择和生成 mcs 时同样的 flash。



添加完后后自动弹出烧写窗口，在 Configuration file 处选择上一步生成的 mcs 文件，PRM

file 选择 PRM 文件（和 mcs 文件同目录，同名，在生成 mcs 的时候会自动生成），其他选项保持默认，点击 ok 即可开始烧写，可以看到进度条，烧写过程比较慢，耐心等待。烧写完成后板子重新上电就会自动加载新烧写的 FPGA 固件了。



也可以在添加的 flash 芯片上点击邮件选择 Program Configuration Memory Device...来打开烧写界面。

