

中山大学数据科学与计算机学院本科生实验报告

(2017学年秋季学期)

课程名称：数字电路与逻辑设计实验 任课教师：保延翔 助教：岳锐

年级&班级	16级教务二班	专业(方向)	软件工程
学号	16340154	姓名	刘硕
电话	13954608969	Email	ninomyemail@163.com
开始日期	2017.11.19	完成日期	2017.11.24

一、实验目的

熟悉 J-K 触发器的逻辑功能

掌握用 J-K 触发器的构成异步计数器和同步计数器的方法

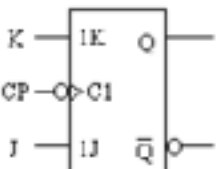
二、实验原理

J—K 触发器

本实验采用集成 J-K 触发器 74LS73（时钟信号的下降沿有效）构成时序逻辑电路。其外引线图见附录。其符号、功能、特性方程和状态转化如图。

主从结构的J-K 触发器在结构和制造工艺的要求尚还有缺陷，使用要求工作条件严格，负载能力也往往达不到理论值。在门电路中往往认为输入端悬空相当于接了高电平，短时间的实验期间不会出错，但是在J-K 触发器中，不能用悬空代替接高电平，否则会出现错误的翻转。触发器的两个输出的负载过分悬殊，也会出现误翻。J-K 触发器的清零输入端在工作时一定要接高电平或连接到实验室的清零帽子。

符号:



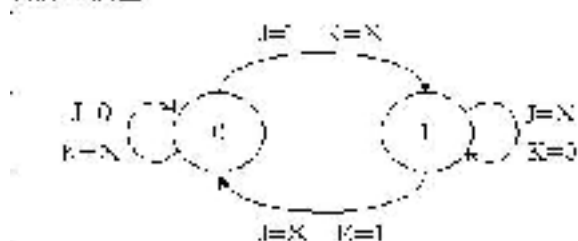
表达式:

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

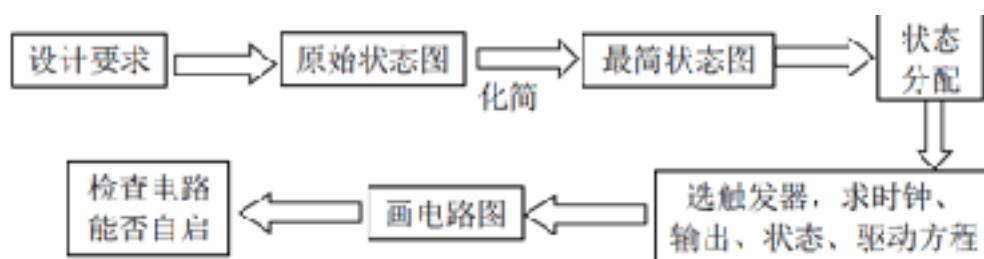
JK触发器功能表:

CP	J	K	Q	Q ⁿ⁺¹	功能
↓	0	0	0	0	保持
↓	0	0	1	1	保持
↓	0	1	0	0	清零
↓	0	1	1	0	清零
↓	1	0	0	1	置位
↓	1	0	1	1	置位
↓	1	1	0	1	翻转
↓	1	1	1	0	翻转

状态转移图:



时序逻辑电路的设计步骤



同步计数器和异步计数器

同步计数器的触发信号是同一个信号。具体来说，每一级的触发器接的都是同一个CLK信号；异步计数器的每一级的触发器的CLK信号是不同的，触发器状态变化不是同步的。异步触发器存在触发器逐级延迟问题，相比而言，同步计数器各级触发器输出相差小，译码时能避免出现尖峰，但是电路实现较复杂。

三、实验仪器及器件

实验箱、万用表、示波器。

74LS00（四组二输入与非门）、74LS08（四组二输入与门）、74LS73（双J—K触发器）74LS20（两组四输入与非门）。

四、实验内容

实验箱上基本的计数器功能

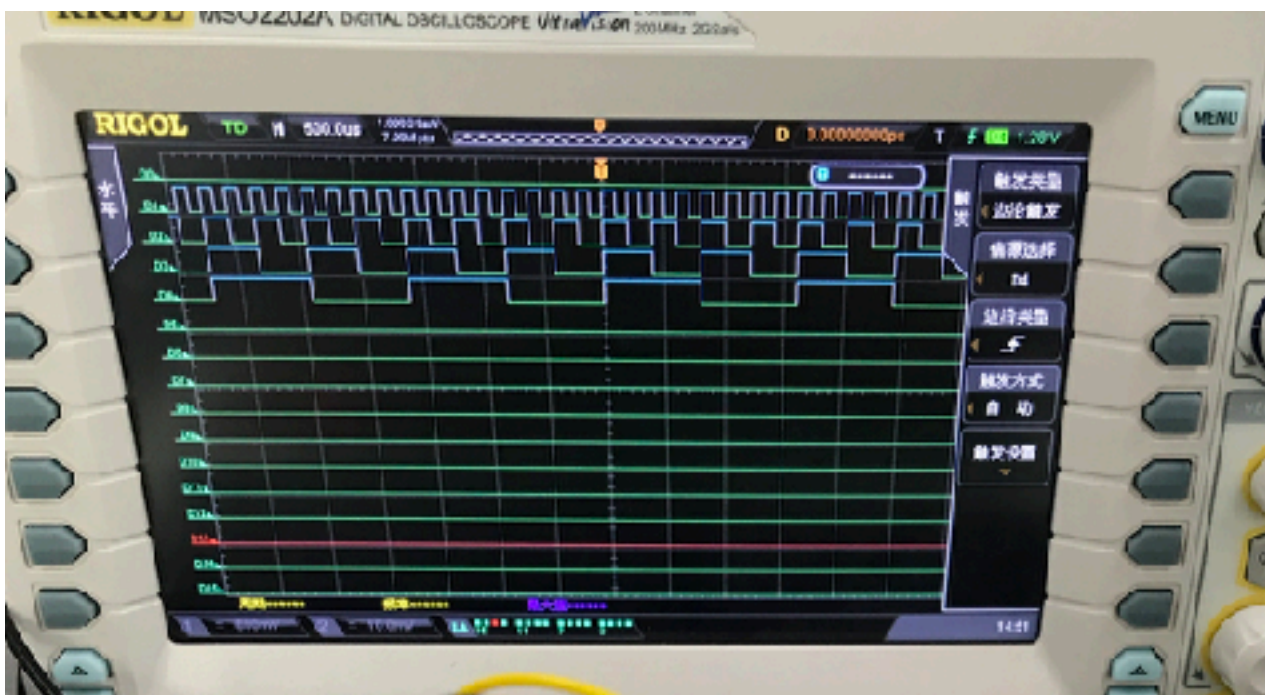
一些简单的基本的计数器可以不经过卡诺图化简和时序逻辑电路设计的有关知识等复杂的方法就可以设计出来，例如十六进制的同步异步计数器、具有移动功能的计数器。在设计比较复杂的计数器之前，用来它们来尝试一下可以让我们对复杂计数器的功能有更加深刻透彻的理解。

1. 异步计数器

异步计数器是最简单的计数器，课本上也有它的实现。综合考虑16进制计数器的每一位的状态变化特点和JK触发器的功能表，可以轻松得画出其逻辑图。连接实验箱电路，并用逻辑分析仪观察和记录CP和每一位的输出波形，结果如图。



2. 同步计数器

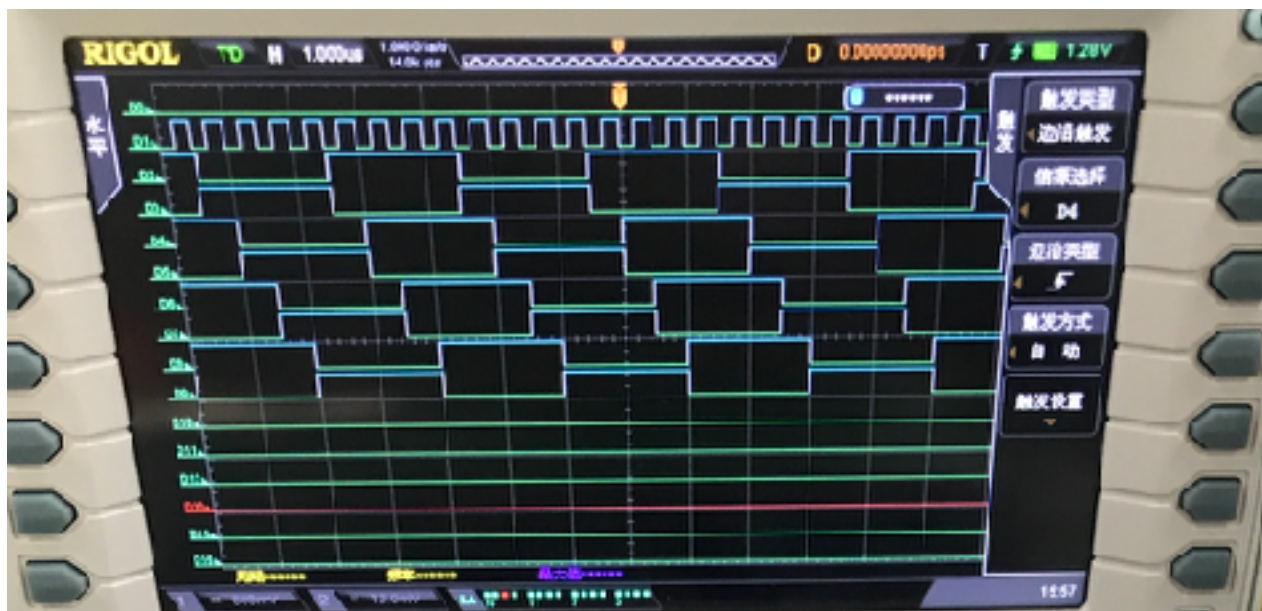


按照教材上时序电路的设计步骤得到 J—K 触发器的驱动方程，画出逻辑图，连接电路实现。用逻辑分析仪观察并记录CP和每一位的输出波形。

3. 移位寄存器（约翰逊计数器）

移位寄存器移动第一级触发器（最左位）， $J=D_{SR}$ ， $K=\overline{D_{SR}}$ ，第一级触发器的正向输出Q作为下一级触发器的信号接入，即 $J=Q$ ， $K=\overline{Q}$ 。第三级、第四级触

发器同样接法。最终把末级触发器（最右位）的输出 Q 和 \overline{Q} 分别接到第一级触发器的 K 和 J （注意：此处 Q 和 \overline{Q} 的接线不可颠倒）。实验开始时， D_{SR} 为高电平时，第一级触发器置位，下一个时刻，第二级触发器置位，以此类推。当末位触发器也置位完毕之后，第一位触发器开始复位，以此类推。这样就模拟实现了74LS194的移动功能。



实验箱上实现一个十二进制计数器

1. 实验要求

按照时序电路的设计步骤得到1到12在实验箱数码管上的显示。这个计数器没有00状态，要考虑自启动。用逻辑分析仪观察记录CP和每一位的输出波形。

2. 实验方法

十二进制计数器的实现有多种方法，思路都是设计出来十二个状态，每个状态对应两个数码管特定的数字，并显示为输出。具体的实现，分为触发器实现和利用已有芯片（例如74LS197）实现。分别用 X 、 BCD_n 表示十位数字和个位的BCD码显示。

3. 74LS197实现十二进制计数器

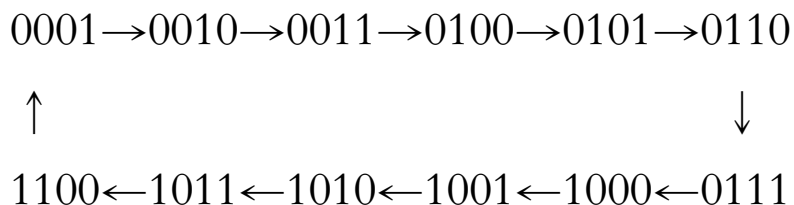
	Q3	Q2	Q1	Q0	X
State 0	0	0	0	0	0
State 1	0	0	0	1	0
State 2	0	0	1	0	0
State 3	0	0	1	1	0
State 4	0	1	0	0	0
State 5	0	1	0	1	0
State 6	0	1	1	0	0
State 7	0	1	1	1	0
State 8	1	0	0	0	0
State 9	1	0	0	1	0
State 10	1	0	1	0	1
State 11	1	0	1	1	1

	Q3	Q2	Q1	Q0	X	BCD_3	BCD_2	BCD_1	BCD_0
S0	0	0	0	0	0	0	0	0	0
S1	0	0	0	1	0	0	0	0	1
S2	0	0	1	0	0	0	0	1	0
S3	0	0	1	1	0	0	0	1	1
S4	0	1	0	0	0	0	1	0	0
S5	0	1	0	1	0	0	1	0	1
S6	0	1	1	0	0	0	1	1	0
S7	0	1	1	1	0	0	1	1	1
S8	1	0	0	0	0	1	0	0	0
S9	1	0	0	1	0	1	0	0	1
S10	1	0	1	0	1	0	0	0	0
S11	1	0	1	1	1	0	0	0	1

74LS197是一个十六进制计数器，如果要在数码管上显示0~11，实验会变得很简单。用Q3、Q2、Q1、Q0分别表示74LS197的输出。从在第十三次计数时重置，这样可以得到一个十二个状态的循环。十位和个位的真值表如上两图所示，得到十位的表示 $X = Q_3 \overline{Q_2} Q_1$ （十进制代表10和11）。对于个位，大部分状态Q3、Q2、Q1、Q0可以直接分别接 BCD_n ；只有两个状态需要改变输出，匹配个位显示。1010（十进制表示10）变为0000；1011（十进制表示11），变为0001。得到各位BCD码的表达式： $BCD_3 = Q_3 \overline{X}$ ； $BCD_2 = Q_2 \overline{X}$ ； $BCD_1 = Q_1 \overline{X}$ ； $BCD_0 = Q_0 \overline{X} + Q_3 \overline{Q_2} Q_1 Q_0$ 。连接数码管位选端得到0~11数码显示。

3. 时序电路的设计方法实现十二进制计数器

1) 根据实验要求可以的该特殊十二进制计数器状态转换图



2) 确定电路所需触发器数目

若有效状态为 $m = 12$ ，所需触发器数目 n 满足 $2^n \geq m = 12$ ， $n = 4$ 。

3) 作出所设计计数器的真值表

根据十二进制计数器的状态，得到其真值表如下图所示。

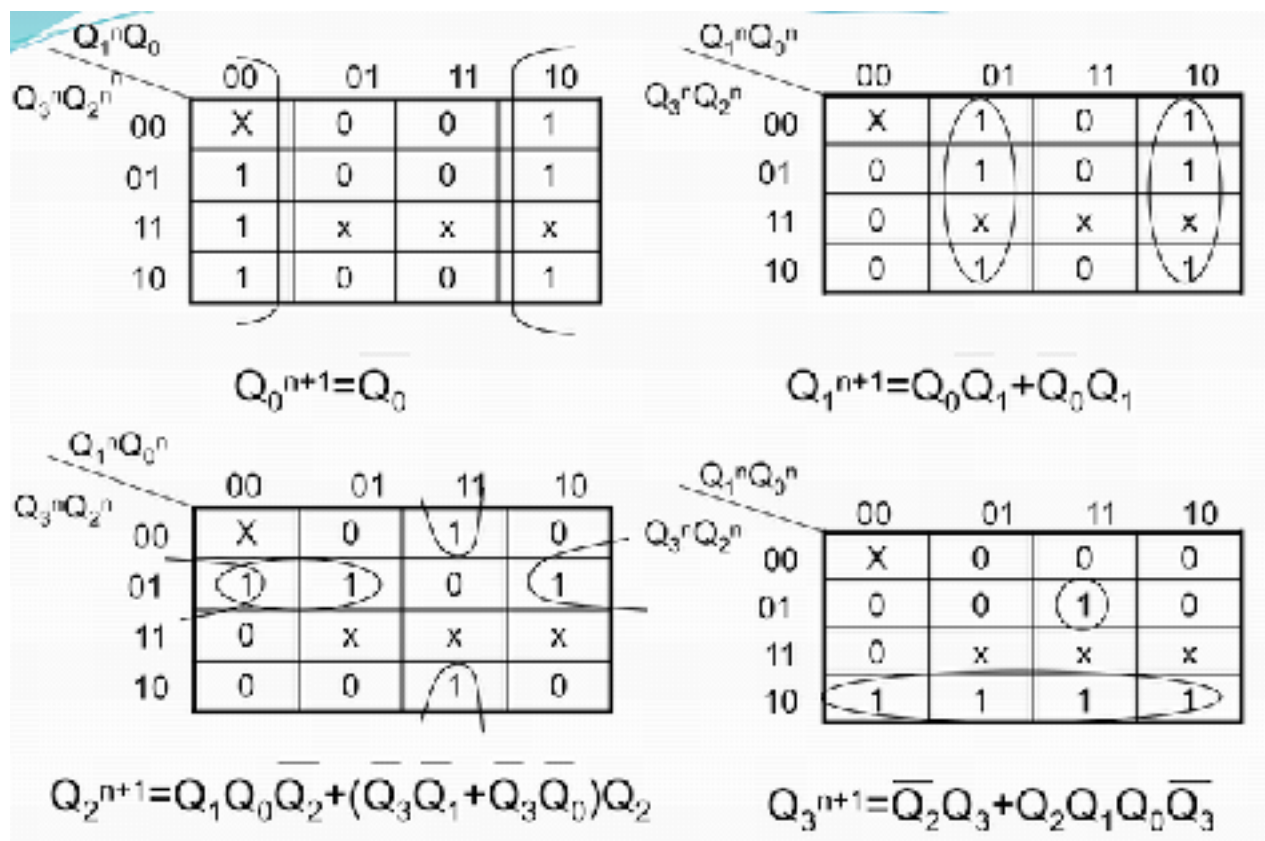
	Q3	Q2	Q1	Q0	X	BCD_3	BCD_2	BCD_1	BCD_0
S1	0	0	0	1	0	0	0	0	1
S2	0	0	1	0	0	0	0	1	0
S3	0	0	1	1	0	0	0	1	1
S4	0	1	0	0	0	0	1	0	0
S5	0	1	0	1	0	0	1	0	1
S6	0	1	1	0	0	0	1	1	0
S7	0	1	1	1	0	0	1	1	1
S8	1	0	0	0	0	1	0	0	0
S9	1	0	0	1	0	1	0	0	1
S10	1	0	1	0	1	0	0	0	0
S11	1	0	1	1	1	0	0	0	1
S12	1	1	0	0	1	0	0	1	0

4) 画出次态卡诺图

		$Q_1^n Q_0^n$			
		00	01	11	10
$Q_3^n Q_2^n$	00	X	0010	0100	0011
	01	0101	0110	1000	0111
	11	0001	x	x	x
	10	1001	1010	1100	1011

5) 求每个触发器的状态方程

对每个状态的下一个状态画出卡诺图。



6) 求各触发器驱动方程

Output Transitions		Flip-flop Inputs	
Q_N	Q_{N+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

根据上表所示的 J-K 触发器的状态转化性质，可以利用每个触发器的状态方程得到各触发器的驱动方程。

$$\left\{ \begin{array}{l} Q_0^{n+1} = \overline{Q_0} \\ Q_1^{n+1} = Q_0 \overline{Q_1} + \overline{Q_0} Q_1 \\ Q_2^{n+1} = Q_1 Q_0 \overline{Q_2} + (\overline{Q_3} \overline{Q_1} + \overline{Q_3} \overline{Q_0}) Q_2 \\ Q_3^{n+1} = \overline{Q_2} Q_3 + Q_2 Q_1 Q_0 \overline{Q_3} \end{array} \right.$$

$$\left\{ \begin{array}{l} J_0 = K_0 = 1 \\ J_1 = K_1 = Q_0 \\ J_2 = Q_1 Q_0, \quad K_2 = \overline{\overline{Q_3} \overline{Q_1} + \overline{Q_3} \overline{Q_0}} = \overline{\overline{Q_3} \overline{Q_1} \overline{Q_0}} \\ J_3 = Q_2 Q_1 Q_0, \quad K_3 = Q_2 \end{array} \right.$$



按真值表，得到十位的表示 $X = Q_3 \overline{Q_2} Q_1 + Q_3 Q_2 \overline{Q_1} \overline{Q_0}$ （十进制分别代表10，11和12）。对于个位，大部分状态 Q_3 、 Q_2 、 Q_1 、 Q_0 可以直接分别接 BCD_n ；只有三个状态需要改变输出，匹配个位显示。1010（十进制表示10）变为0000；1011（十进制表示11），变为0001；1100（十进制表示12）变为0010。得到各位BCD码的表达式： $BCD_3 = Q_3 \overline{X}$ ； $BCD_2 = Q_2 \overline{X}$ ； $BCD_1 = Q_1 \overline{X} + Q_2 X$ ； $BCD_0 = Q_0$ 。连接数码管位选端得到1~12数码显示。实验箱显示结果及波形图如图所示。

五、实验结论

本次实验运用了时序逻辑电路的设计。书上用74LS194和 J—K 触发器实现了节拍发生器，也可以运用时序逻辑电路设计的方法设计同样的节拍发生器。对时序逻辑电路“输出不仅仅取决于输入，还取决于之前状态”的性质有更深入理解，对数码管用法以及扫描式显示有了更多认识。