

Teoría de Circuitos 2018

Trabajo Práctico de Laboratorio N°6

Osciladores, PLL y circuitos alineales

Consideraciones generales:

- Suponer amplificadores operacionales ideales para el diseño, y amplificadores operacionales reales para el análisis.
- Se utilizará la letra **N** para denotar al número del grupo.
- En la entrega digital del informe se debe utilizar el siguiente formato para el nombre: **TP6_GN.pdf**, donde *N* denota al número de grupo.
- Para las expresiones analíticas: los resultados relevantes y las expresiones de las cuales se pueden extraer conclusiones se deben incluir en el cuerpo principal del informe, mientras que los desarrollos algebraicos se deben incluir en un apéndice del informe.
- Se espera coherencia en las cifras significativas en el diseño y en el análisis, tanto en escala lineal como logarítmica.
- Se espera coherencia en la presentación de las ecuaciones analíticas y de los gráficos, a lo largo del informe.
- Hacer buen uso del ciclo de diseño y análisis mediante las herramientas a disposición: MATLAB/Mathematica/Maple, PSpice, Altium, L^AT_EX/Word.
- Cuando se indiquen valores de resistencias, se deberá sintetizar este valor con combinaciones de **a lo sumo** un par en serie o paralelo para obtener el menor error posible.
- Se les recuerda a los alumnos que la política de Fraude y Plagio del Instituto rige sobre este trabajo.
- Aquellos alumnos recursantes deberán realizar únicamente aquellos ejercicios marcados con **(R)** en su título y utilizarán en todo caso **N** deberá ser la mitad del último dígito del legajo redondeado hacia el entero siguiente.
- Se evaluará la calidad de las placas.

Pautas para la evaluación del informe (en orden de importancia):

- Contenido y capacidad de síntesis.
 - Se penalizarán contenidos irrelevantes.
 - Se valorará la presentación clara, concisa, específica y sin redundancias.
 - Se esperan conclusiones relevantes dentro del desarrollo de cada tema y del trabajo práctico en general.
- Adecuado manejo y presentación de magnitudes numéricas.
- Organización grupal del trabajo.
 - Se espera el mayor grado de cohesión y homogeneidad en la resolución de los distintos enunciados. Se deben respetar un estándar y objetivos comunes.
- Originalidad e Inventiva
- Presentación, redacción y ortografía.
- Aportes no obligatorios

Entregas:

- Versión digital: Martes 13 de Noviembre a las 25:59hs.

2 Phase Locked-Loop

Utilizando el circuito integrado *CD4046*, diseñar e implementar un PLL con un rango de enganche de $1.5 \cdot N \text{ kHz} + (90 + 2N) \text{ kHz}$, para V_o/f_{in} .

Realizar una medición directa de la respuesta en frecuencia y respuesta al escalón. Atender las siguientes inquietudes y obtener conclusiones relevantes.

- Medir el factor de calidad a partir del overshoot de la respuesta al escalón y del tiempo de establecimiento para un error del 2%.
- Exhibir mediciones del rango de captura y de enganche. Analizar resultados.
- Comparar la respuesta transitoria del PLL ante los siguientes tipos de filtros:

- $F(s) = 1$

- $F(s) = \frac{1}{\frac{s}{\omega_p} + 1}$

- $F(s) = \frac{\frac{s}{\omega_z} + 1}{\frac{s}{\omega_p} + 1}$

- Emplear el PLL para realizar un demodulador FM. Explique detalladamente su funcionamiento.
- Implementar un multiplicador de frecuencia por lo menos mayor a 10 pasos. La implementación del divisor queda a elección del grupo.

3 Diseño de VCO (R)

Diseñe e implemente un VCO que a partir del rango de tensiones de entrada $0V$ a $5V$ genere una señal senoidal de amplitud $1V$ en el rango $1kHz$ a $10kHz$.

- Medir la distorsión de la señal a la salida.
- ¿Cuál es la medida de jitter del oscilador? ¿Qué estrategias recomendaría para minimizarlo?
- Presentar conclusiones.