

INSTITUTO TECNOLÓGICO DE BUENOS AIRES

22.28 ELECTRÓNICA DE POTENCIA

TRABAJO PRÁCTICO DE LABORATORIO N°1

Transferencia de Convertidores DC/DC

Grupo 2:

Marcos MIKKELSEN-LÖTH
Leg. 56645

Tomás Agustín GONZÁLEZ ORLANDO
Leg. 57090

Tomás VIGÓN
Leg. 57327

Lucero Guadalupe FERNANDEZ
Leg. 57485

Profesores:

Miguel Pablo AGUIRRE
Pablo Martín COSUTTA
Matías SALVATI
María Alejandra WEILL

Entregado: 3 de Abril de 2020

1. Disparo de un transistor MOSFET

1.1. Cálculo tiempos de conmutación

Se tiene el siguiente circuito:

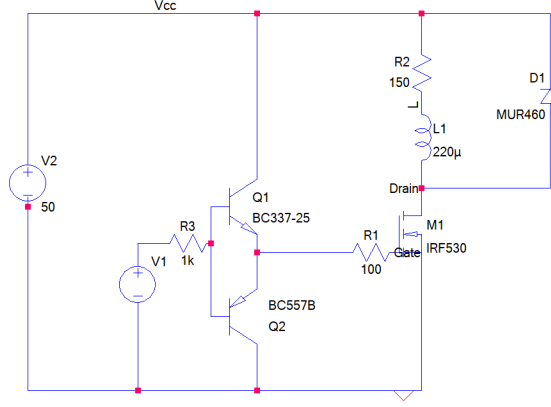


Figure 1: Circuito a analizar.

Para calcular los tiempos de conmutación del encendido y apagado de la fuente, en primer lugar, se deben conocer ciertos valores.

Se utilizó un valor de $V_{gg} = 15V$. Se sabe que la tensión máxima de la llave es de $50V$ ($V_{SW_{max}} = V_d = 50V$) y que la corriente máxima de salida será $I_o = \frac{V_{SW_{max}}}{R_g} = \frac{1}{3} = 333mA$.

Otros valores relevantes que se obtienen de la datasheet del MOSFET IRF530 son la tensión de threshold $V_{gsth} = 4V$. Además, de las figuras: de la función $I_D(V_{gs})$ para la curva de $25^\circ C$ que la $V_{gsIo} = 4.1V$. Y a su vez, los diferentes valores de capacitancias $C_{iss} = C_{gs} + C_{gd1} = 650pF$ y $C_{rss} = C_{gs} + C_{gd2} = 1150pF$ para el máximo valor de V_{ds} ($V_{ds} = 50V$). Por último, ΔQ dado $V_{gsIo} = 4.1V$, ésto es $\Delta Q = 5.5nC$.

Para conveniencia se definen también las constantes $\tau_1 = R_g C_{iss}$ y $\tau_2 = R_g C_{rss}$.

1.1.1. Encendido

El tiempo de encendido está compuesto por el tiempo de delay t_d , el tiempo de rise de la corriente t_{ri} , y el tiempo de fall de la tensión t_{fv} .

El tiempo t_d es el aquel hasta que la tensión V_{gs} alcanza V_{gsth} , siendo:

$$t_d = -\tau_1 \ln \left(1 - \frac{V_{gsth}}{V_{gg}} \right) = 20ns$$

Calculando el tiempo que tarda en llegar la tensión V_{gs} a V_{gsIo} , t_1 se puede obtener el tiempo de rise de la corriente.

$$t_{ri} = -\tau_1 \ln \left(1 - \frac{V_{gsIo}}{V_{gg}} \right) - t_d = 0.59ns$$

A continuación, sabemos que:

$$i_g = \frac{dQ_{C_{gd}}}{dt} = \frac{V_{gg} - V_{gsIo}}{R_g}$$

y calculando i_g , podemos calcular el tiempo de fall de la tensión V_{ds} de la siguiente manera, con el valor de $\Delta Q = 5.5nC$, previamente mencionado:

$$\Delta t = t_{fv} = \frac{\Delta Q}{i_g} = 51ns$$

El tiempo de encendido T_{on} está compuesto entonces por estos tres valores calculados, es decir:

$$T_{on} = t_d + t_{ri} + t_{fv} = 20ns + .59ns + 51ns$$

$$T_{on} = 71.59ns$$

En las siguientes figuras se pueden observar las curvas de encendido para V_{gs} , I_g , V_{ds} , I_d :

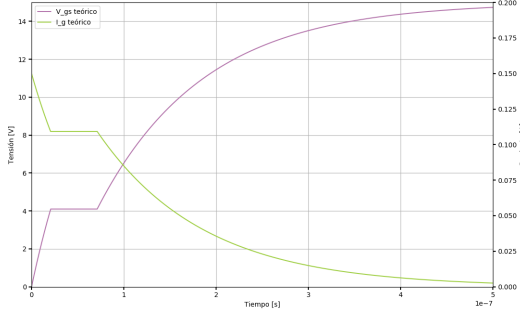


Figure 2: Encendido para V_{gs} e I_g .

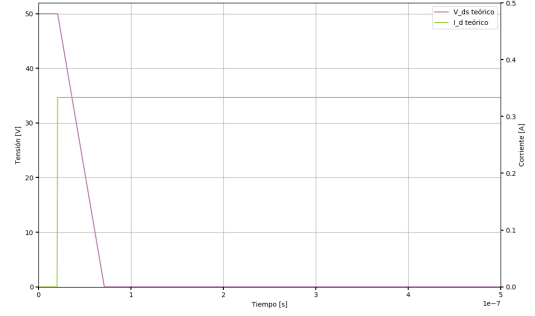


Figure 3: Encendido para V_{ds} e I_d .

1.1.2. Apagado

En el caso del apagado del transistor, está compuesto por el tiempo de delay de apagado t_{doff} , el tiempo de rise de la tensión t_{rv} , y el tiempo de fall de la corriente t_{fi} .

En este caso, el t_{doff} es el tiempo que tarda la tensión V_{gs} en disminuir de V_{gg} a V_{gsIo} . Esto es,

$$t_{doff} = -\tau_2 \cdot \ln \left(\frac{V_{gsIo}}{V_{gg}} \right) = 150ns$$

El tiempo de rise de la tensión V_d desde 0V hasta V_{swmax} se calcula de manera análoga a t_{fv} para el caso del encendido. Será entonces:

$$t_{rv} = \frac{\Delta Q}{i_g} = \frac{\Delta Q}{\frac{V_{gsIo}}{R_g}} = 134ns$$

El apagado finaliza cuando la tensión de V_{gs} llega a la tensión de threshold:

$$t_{fi} = -\tau_1 \cdot \ln \left(\frac{V_{gsth}}{V_{gsIo}} \right) = 1.6ns$$

El tiempo de apagado T_{off} está compuesto entonces por estos tres valores calculados, es decir:

$$T_{off} = t_{doff} + t_{rv} + t_{fi} = 150ns + 134ns + 1.6ns$$

$$T_{off} = 285.6ns$$

En las siguientes figuras se pueden observar las curvas de apagado para V_{gs} , I_g , V_{ds} , I_d :

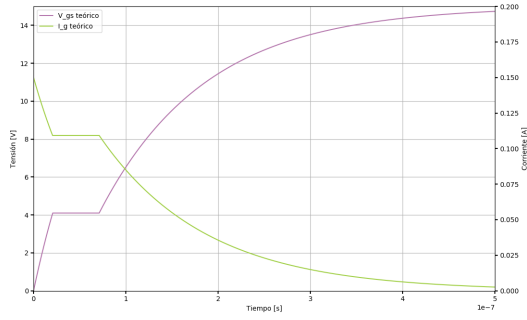


Figure 4: Apagado para V_{gs} e I_g .

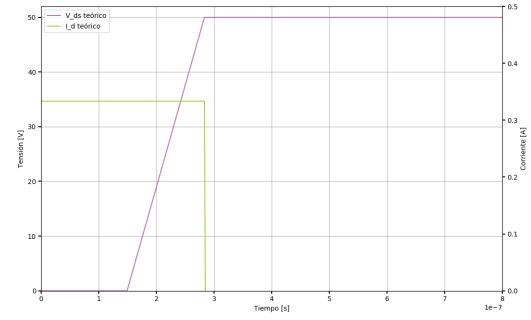


Figure 5: Apagado para V_{ds} e I_d .

1.2. Simulaciones y resultados

El circuito en cuestión fue simulado, y se superpusieron las curvas simuladas y teóricas tanto para el encendido como para el apagado.

1.2.1. Encendido

La curva de encendido se muestra a continuación.

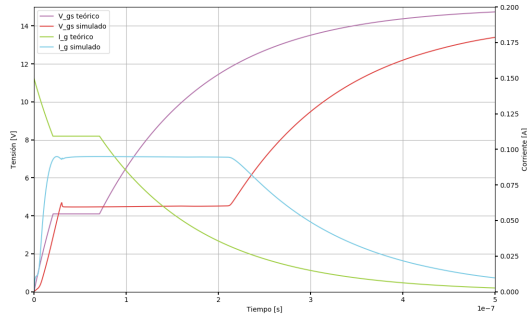


Figure 6: Curva de encendido para V_{gs} e I_g , simulación y teoría.

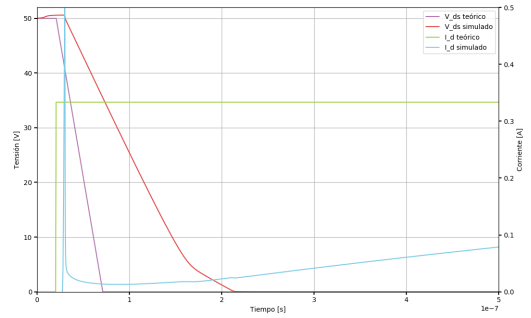


Figure 7: Curva de encendido para V_{ds} e I_d , simulación y teoría.

A simple vista se observa que las formas de las curvas entre simulación y teoría coinciden, pero no así los tiempos de conmutación entre simulación y teoría. Esto se debe a que en LTSpice, los componentes tienen características reales, que hacen que difiera del modelo teórico ideal, por ejemplo, la caída de tensión que acontece en el diodo, la capacitancia del modelo equivalente del inductor, y las características propias del transistor de potencia.

La única forma que no coincide es la I_d , ya que se observa un sobrepico de corriente que finalmente se estabiliza en $I_o = 0.333A$, como se ve en las siguientes curvas para el apagado. Esto ocurre debido a que la bobina se opone frente al cambio brusco de la corriente que circula por ella y ésta se va incrementando lentamente.

1.2.2. Apagado

A continuación se presentan las curvas de apagado:

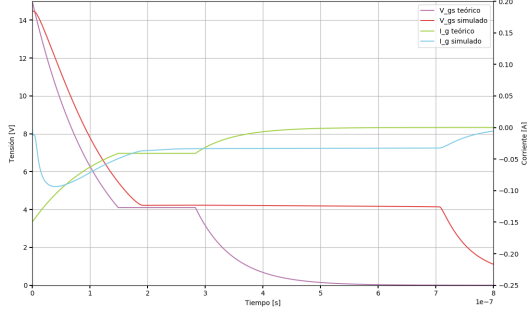


Figure 8: Curva de apagado para V_{gs} e I_g , simulación y teoría.

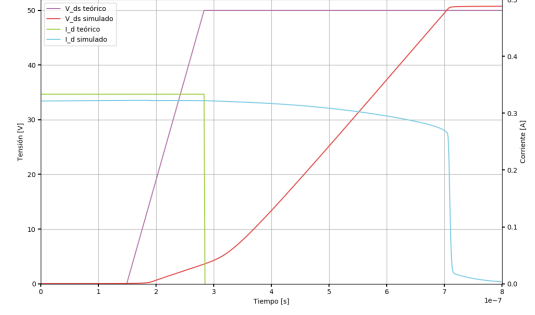


Figure 9: Curva de apagado para V_{ds} e I_d , simulación y teoría.

Las curvas simuladas son muy similares a las teóricas, salvaguardando la diferencia entre los tiempos ya mencionada.

2. Ejercicio 2

2.1. Introducción

Se pretende diseñar una convertidor Buck DC-DC con las siguientes características:

V_o	V_{in}	$\frac{\Delta V_{omáx}}{V_o}$	f_{sw}
3.7(V)	9(V)	0.05	50(kHz)

Se desprende directamente de la tabla que $\Delta V_o = 185(mV)$.

Se muestra el esquema del circuito planteado por la cátedra, al cual se le deberán fijar los valores de los componentes apropiados para que cumpla con las especificaciones dadas.

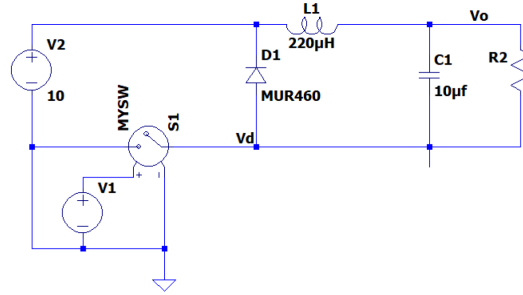


Figure 10: Conversor Buck 9(V)-3.7(V)

Sobre este circuito, se tienen en cuenta las siguientes consideraciones:

- El valor de la inductancia es fijo, con $L = 220(\mu H)$.
- Consideramos un switch ideal durante esta sección.

2.2. Análisis teórico

2.2.1. Elección de componentes

Dado que la relación $\frac{V_o}{V_d} = D$, donde D es el duty cycle de la señal cuadrada con la que se conmuta la llave, deducimos que, según la teoría, $D = 0.411$ para que se cumplan las especificaciones.

Por otro lado, la variación de corriente en la bobina en estado estacionario está dada por:

$$\frac{V_d \cdot D \cdot (1-D)}{L \cdot f_s} = \Delta I_L$$

Teniendo ya todos estos datos disponibles, obtenemos $\Delta I_L = 200(mA)$

Podemos definir a su vez a la corriente de salida del circuito I_o , dada una carga de un cierto valor R , en función de la corriente de ΔI_L como

$$\Delta I_L = I_o \cdot K, \text{ donde } 0 \leq K \leq 1$$

Se calcula el valor de la capacitor a partir de la siguiente ecuación:

$$C = \frac{\Delta I_L}{8 \cdot f_s \cdot \Delta V_o} = 2.7(\mu F)$$

Para asegurarse que el filtro LC cumpla la función de integrador, asegurando el valor medio (DC) de la tensión de la bobina a la salida, tenemos que verificar que la frecuencia de corte f_c sea tal que $f_c < \frac{f_s}{10} = 5(kHz)$.

Vemos que con este valor de capacitancia $f_c = 41(kHz) \gg 5(kHz)$, por lo que en principio esto no se cumpliría.

De aquí, tenemos dos opciones:

1. Dejar el valor del capacitor fijo en $2.7(\mu F)$ y aceptar el ripple del 5%
2. Aumentar el valor de capacitancia de forma tal de disminuir f_c y ΔV_o .

Para que se cumpla la desigualdad $f_c < \frac{f_s}{10}$, el valor límite del capacitor es $C = 182(\mu F)$, con un ripple asociado $\Delta V_o = 2.8(mV)$, de forma tal que $\frac{\Delta V_o}{V_o}(\%) = 0.07\%$.

Podemos elegir también un valor intermedio para darse margen con respecto al 5%. Decidimos utilizar un capacitor de $C = 10(\mu F)$, ya que es un valor comercial entre los dos límites calculados.

De esta manera sabemos que a la salida tendremos un valor de continua que garantice el ripple máximo indicado.

Nos preguntamos ahora sobre el valor de la carga para que esto se cumpla.

Como $I_o = \frac{V_o}{R}$, podemos definir ahora el valor de R en función de la corriente de salida.

Si fijamos $K = 0.5$, entonces $I_o = 0.5(A)$, por lo que $R = 7.4(\Omega)$

De esta manera quedan definidos el valor de todos los componentes del circuito, al menos de forma teórica y teniendo en cuenta un switch ideal.

2.2.2. Análisis de las señales dentro del circuito

Se realiza un análisis en detalle de la forma de las señales dentro del circuito a modo de comprenderlo en mayor detalle. Este análisis es realizado teniendo en cuenta un diodo real y en estado estacionario.

El diodo real En contraste con la curva del diodo ideal, en el cual se conduce o no se conduce, una suerte de prendido o apagado, el diodo real tiene una curva exponencial a medida que crece la tensión y un suave aumento de la corriente cuando el mismo se encuentra en inversa.

Se muestra la curva del diodo real en el convertidor BUCK:

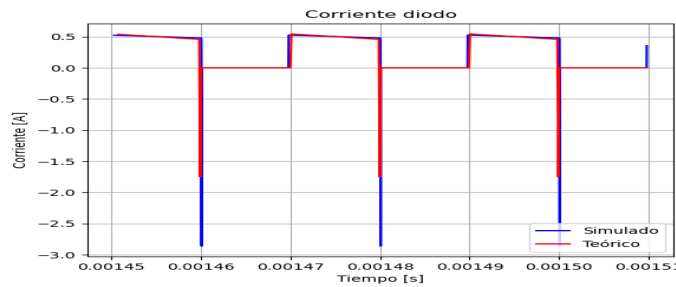


Figure 11: Curva del diodo

Cuando la llave está prendida el diodo se encuentra en inversa y no conduce corriente. Por otro lado cuando la llave está apagada, toda la corriente que circula por la bobina circula también por el diodo, se verá más en detalle en la imagen de la corriente en la inductancia. El pico de corriente ocurre cuando la llave cambia de apagada a encendida donde la pendiente de decaimiento corresponde a la derivada $\frac{di}{dt}$ hasta el valor I_{rr} propio del diodo, el tiempo que demora en establecer la corriente de inversa se lo denomina tiempo de recuperación t_{rr} . De la hoja de datos se obtuvo que $t_{rr} = 75ns$ y $I_{rr} = 1.75A$

El inductor En estado estacionario con la llave está cerrada, se espera que la tensión de entrada sea $V_o = 3.7(V)$. Como $V_d = 9(V)$, la bobina tendrá una tensión $V_L = V_d - V_o = 5.3(V)$ constante.

Como la tensión de la misma se espera que sea constante, la derivada de la corriente que circula por ella i_L también lo será, ya que $V_L = \frac{di_L}{dt} \cdot L$.

Esto hace que $K_o = \frac{di_L}{dt}$, por lo que $i_L = K_o \cdot t + I_{oL}$, con I_{oL} otra constante que representa el valor de continua de corriente en la bobina. Notemos que la corriente en el momento en que la llave está cerrada será creciente, ya que la derivada es positiva.

Cuando la llave está abierta, la tensión de la bobina será ahora $V_L = V_{diodo} - V_o$, ya que consideramos al diodo real. V_{diodo} en este caso será la tensión del diodo en directa, que puede aproximarse como constante en la región de corriente cercana I_{oL} y dependerá del diodo elegido. Es importante mencionar que cuanto más grande sea ΔI_L , más podrá variar la tensión V_{diodo} entre llave apagada y prendida. Si tomamos $V_{diodo} = -0.7(V)$, entonces $V_L = -4.4(V)$ con la llave abierta.

Si aproximamos a V_L como constante, bajo el mismo razonamiento utilizado con la llave cerrada, la corriente i_L será entonces una lineal, $i_L = -K_1 \cdot t + I_{oL}$.

Podemos calcular ahora K_o y K_1 a partir de los tiempos de prendido y apagado y de ΔI_L . Es así como:

$$K_o = \frac{\Delta I_L}{T_{on}} = 24.4 \cdot 10^3 \text{ y } K_1 = \frac{\Delta I_L}{T_{off}} = 17 \cdot 10^3$$

Se grafica ahora la curva teórica con la simulada superpuesta para la curva del inductor en un período entero de tiempo $T_s = \frac{1}{f_s}$

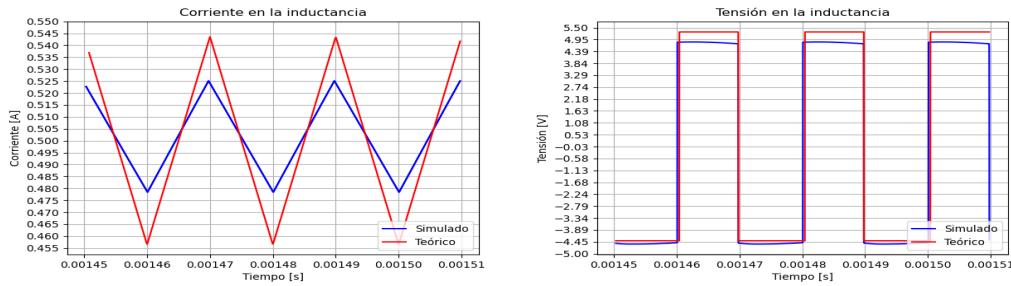


Figure 12: Curvas del inductor teóricas y simuladas

Las diferencias entre las tensiones de la inductancia se deben a que en la simulación la llave no es ideal, por lo tanto cuando la llave esta apagada hay una diferencia de potencial presente que se observa en el gráfico. La corriente de la bobina esta directamente relacionada con la tensión donde la pendiente positiva está descrita por la expresión $\frac{\Delta I_L}{\Delta t} = \frac{V_d - V_o}{DT_s}$ y la negativa $\frac{\Delta I_L}{\Delta t} = \frac{-V_o}{(1-D)T_s}$, es por ello que hay un diferencia de aproximadamente $30mA$ para ΔI_L entre ambas curvas.

Señal de disparo La señal de disparo es una cuadrada con duty cycle $D = 0.411$

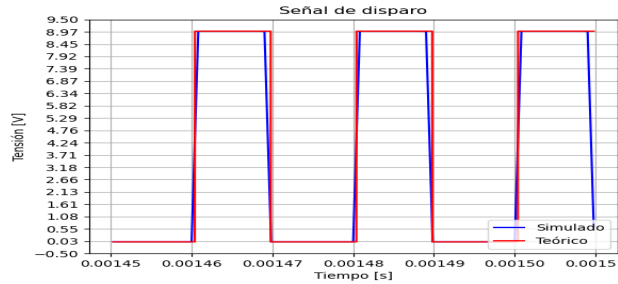


Figure 13: Cuadrada teórica y simulada

Tal como era de esperarse no se observaron diferencias mayores entre ambas señales ya que la señal de disparo no depende de otros componentes del circuito.

3. Ejercicio 3

3.1. Introducción

En este apartado del trabajo se recreará el circuito propuesto en el punto anterior, cambiando el switch ideal por un transistor FET que se encenderá y apagará con un totem-pole como se propuso en el primer ejercicio de este enunciado. Se buscarán diferencias en el funcionamiento, y de haberlas, se tratará de entender la razón de ellos como también proponer soluciones para evitar estos errores.

El circuito que se utilizará para estos ensayos es el siguiente:

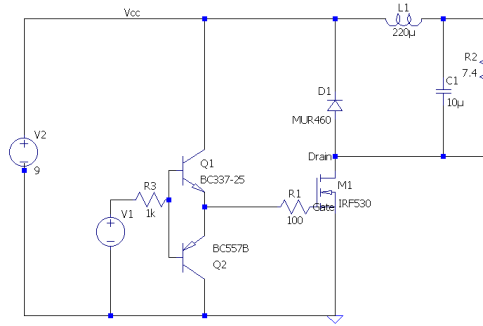


Figure 14: Conversor Buck 9(V)-3.7(V) con transistor FET

3.2. Análisis del circuito

3.2.1. Primer diseño

En este primer diseño se utilizaran los componentes propuestos en el ejercicio 2.

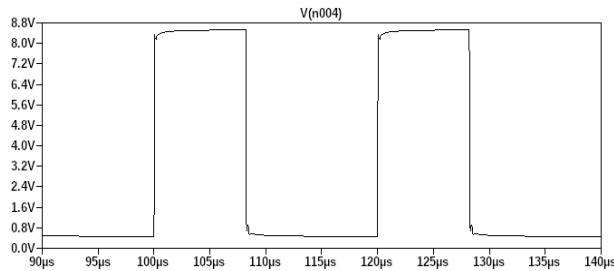


Figure 15: Señal de disparo

Señal de disparo La señal de disparo ya no representa un pulso ideal como en el punto anterior. Debido a los transistores en configuración totem-pole, la señal no puede llegar ni a 0V ni a 9V. Sin embargo el duty y periodo es igual al calculado en el punto anterior, así que ninguna de estas particularidades debería representar un cambio en el funcionamiento del circuito.

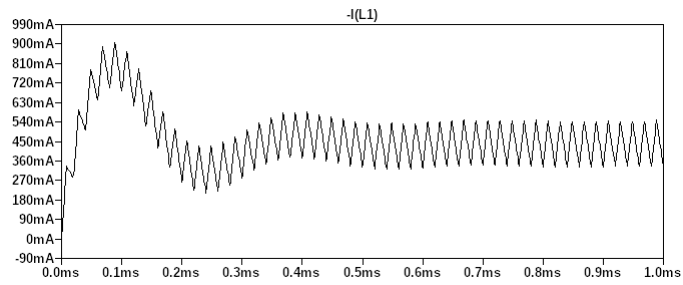


Figure 16: Simulación corriente en el inductor

Corriente en el inductor La corriente en el inductor presenta un comportamiento muy similar a lo presentado en el ejercicio anterior. Se puede observar que el valor medio de esta corriente converge a un valor menor.

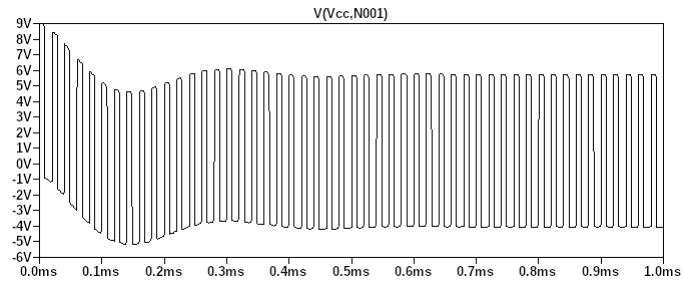


Figure 17: Simulación tensión en el inductor

Tensión en el inductor Se observa una tensión oscilatoria correspondiente con el funcionamiento transitorio de este circuito.

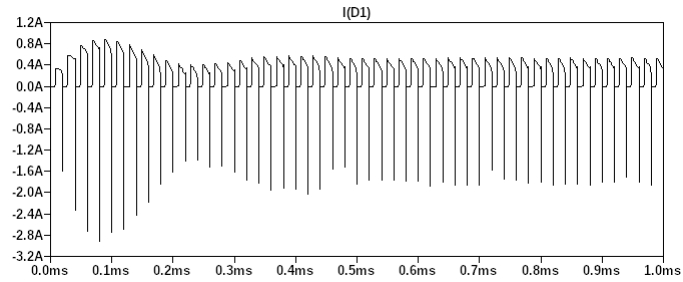


Figure 18: Simulación corriente en el diodo

Corriente en el diodo El comportamiento que se observa es muy similar al comportamiento del ejercicio 2.

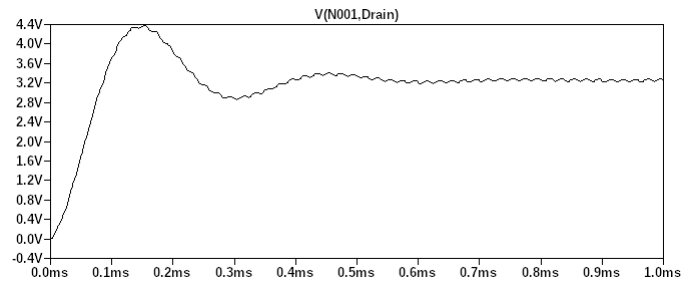


Figure 19: Señal de salida

tensión de salida Si bien la forma de señal y velocidad de convergencia es igual a lo visto en el punto anterior, su valor de convergencia (3,3V) es menor a los esperado (3,7V) que fue para lo que se diseñó este circuito. Por lo tanto no se cumple la relación $\frac{V_o}{V_d} = D$.

3.2.2. Segundo diseño

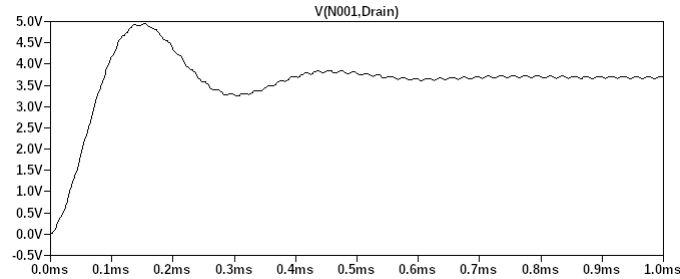


Figure 20: Señal de salida

En este segundo diseño, se buscó el Duty que satisfaga la consigna. Esto se logró iterando el valor del duty de la señal de disparo y observando la variación en la tensión de salida, en una suerte de sistema realimentado manualmente.

El Duty necesario para obtener 3,7V en la salida fue de 45,5% una diferencia del 4,4% con el calculado en el punto anterior.

3.2.3. Tercer diseño

Para continuar con el análisis se decidió agregar resistencias de ESR a los componentes reactivos, para así tener una respuesta más similar al circuito real. El valor utilizado para ESR fue de 15Ω , obtenido de datasheet de los componentes.

El resultado en la tensión de salida fue el siguiente:

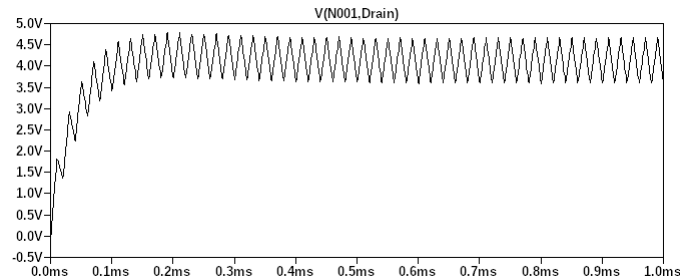


Figure 21: Tensión de salida considerando ESR

Se puede observar un gran aumento en el ΔV_o , siendo esto mucho mayor a lo especificado para el diseño. Por lo tanto se buscará aumentar el valor del capacitor, ya que esto disminuirá el valor de ΔV_o como se explicó en el ejercicio anterior.

Para aumentar el valor de capacitor, decidimos utilizar varios capacitores desde la misma tecnología conectados en paralelo de esta manera no solo aumentará el valor de capacitor, también disminuirá el valor de ESR del capacitor total equivalente.

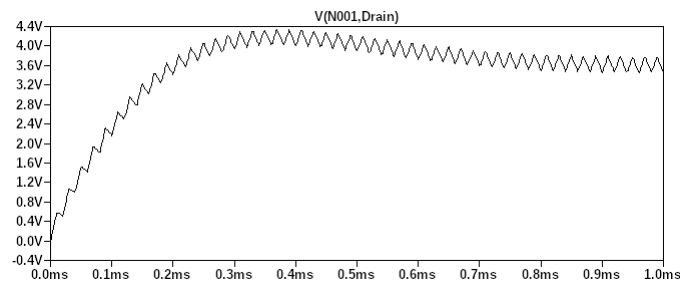


Figure 22: Tensión de salida con ESR corregido

Para llegar hasta el ΔV_o deseado, fue necesario lograr un capacitor de $80\mu F$ con ESR de 2Ω .

3.3. Análisis de la diferencia de comportamiento

Observando el esquema planteado en los dos ejercicios, se observa que circuitalmente la única diferencia en sí es o un switch ideal o un transistor en corte y saturación. Por otro lado, respecto al funcionamiento, la mayor diferencia se encontró en la tensión de salida ofrecida por el circuito.

La tensión de salida del circuito es proporcional a la corriente que entrega el inductor, a su vez, esa corriente es proporcional a la energía que entrega la misma bobina. Por lo tanto, una diferencia de tensión a la salida corresponde a una diferencia de energía entregada a la resistencia por parte del inductor. Volviendo a la diferencia circuital, se puede entender que esta pérdida de energía se realiza en el transistor, en tiempo de conmutación entre corte y saturación, momentos en donde puede disipar potencia.

Se entiende entonces que al dejar de ser ideal el switch, existe una pérdida de energía en la transición, esta pérdida de energía se ve reflejada en la energía que entrega el inductor a la carga y finalmente, se observa un valor de tensión menor al esperado.

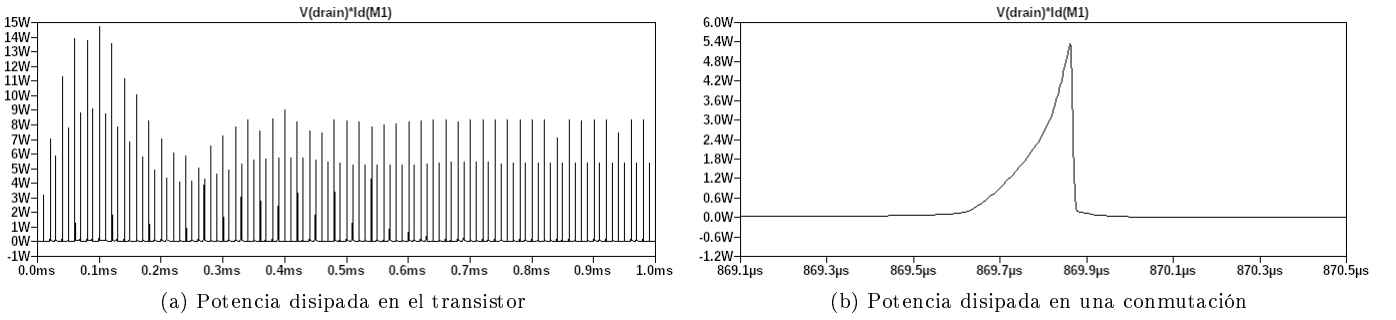


Figure 23:

Para tener una confirmación matemática de esta idea, se decidió calcular la potencia promedio disipada en el transistor. Para esto se calculó el área debajo de la curva de potencia y se dividió por el periodo de switching.

$$\frac{5,38W * 268ns}{2} \cdot \frac{1}{20\mu s} \simeq 37mW$$

Luego se calculó la diferencia de potencia entregada a la resistencia con el switch ideal y con el transistor.

$$\frac{3.7V^2 - 3.66V^2}{7.4\Omega} \simeq 40mW$$

Se puede confirmar que la potencia disipada en el transistor es casi igual a la potencia perdida en la resistencia.

3.4. Conclusiones

En la realización de este trabajo se pudo observar las diferencias entre un circuito de funcionamiento ideal con uno más acercado al funcionamiento real. Fue posible justificar estas diferencias tanto matemáticamente, como con razonamiento y entendimiento del funcionamiento de circuito.

Se evidenciaron factores críticos para la realización de este tipo de circuitos, que en otras materias no eran tan cruciales. También a calcular cómo estos factores afectarán al circuito, pudiendo tenerlos en cuenta al momento del desarrollo de una placa de estas características.

Lamentablemente no pudimos realizar la placa en circuito, pero suponemos que a los problemas surgidos en las simulaciones no ideales probablemente se sumen otros tipos de conflictos propios de la realización de una placa de electrónica de potencia.

Finalmente, son muchos los factores que pueden afectar el funcionamiento del circuito, y si bien se pueden tener en cuenta, entendemos que una realimentación negativa sería muy útil para poder equilibrar la salida al valor esperado. De esta manera se puede tener un mayor margen de error para los cálculos requeridos para el desarrollo del sistema.