

## Trabajo Práctico de Laboratorio Nº3 Inverters

**Objetivo:** Comprender el funcionamiento de un inverter trifásico. Analizar la modulación conocer sus implicancias.

Lea y <u>analice</u> atentamente el trabajo <u>en su totalidad</u> antes de comenzar.

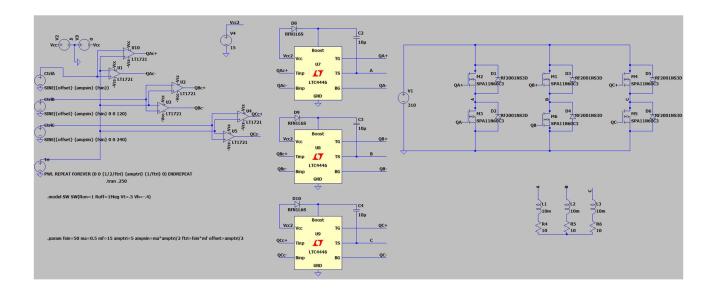
## D1 C1 RFN1L6S C2 10µ 47µ Vcc QA+ TG U1 SPA11N60C3 R1 LT TS 20 LTC4446 GND СЗ SPA11N60C3 PULSE(0 5 0 100n 10n 9.9u 20u) 47µ PULSE(0 5 10u 100n 10n 9.9u 20u) .tran 10m

PARTE I - Inverter Monofásico - Medio Puente

Arme el circuito en LTSpice, de la misma forma que muestra la imagen. Conteste los incisos **con la información requerida solamente:** 

- 1) MOS Gate Driver: Lea atentamente la hoja de datos del circuito integrado LTC4446. Nota: si bien el IC tiene una tensión máxima inferior a la utilizada aquí, a los fines de la simulación no existe diferencia.
  - a. ¿Cuánto debe ser el valor de CBOOT?
  - b. ¿Cuál es la tensión máxima que soporta el diodo D1?
  - c. Indique cuál es la función del UVLO. De un ejemplo donde una falla puede ser evitada gracias a esta función.
  - d. ¿Cómo asegura que no se produzca una falla del tipo Shoot-Through?
- 2) Medio Puente Modulación Cuadrada
  - a. ¿Cuánto vale la tensión en el nodo entre C2 y C3? ¿Cómo circulan las corrientes en los capacitores durante el funcionamiento del inverter?
  - b. ¿Cómo circulan las corrientes en los switches y los diodos?
  - c. Este tipo de modulación se la conoce como Modulación de señal cuadrada. Indique, según la teoría cuál serán las frecuencias armónicas de la señal resultante.
  - d. Obtenga la señal de salida de LTSpice y analice la misma en MATLAB o programa matemático. Obtenga el espectro de la señal resultante mediante una FFT adecuada.

## PARTE II - Inverter Trifásico



- 1) Generación PWM y Disparo:
  - a. Mida la corriente del MOS M2. Explique qué sucede al momento del apagado de la llave. Observe los picos y deduzca a qué se debe.
  - b. ¿Cómo puede evitar que ambas llaves estén cerradas al mismo tiempo en la conmutación? Utilice diodos y resistencias para minimizar el efecto del overlapping de las llaves.
  - c. Explique *brevemente* cómo generaría mediante un programa con microprocesador las 6 señales, incluyendo un *deadtime* adecuado. Estime la frecuencia de clock mínima en función de m<sub>f</sub> para una tabla de 512 puntos, a 50Hz de V<sub>control</sub>.
- 2) Modulación PWM: responda mostrando la corriente y tensión de fase en el tiempo sobre la carga inductiva, y con el espectro de la corriente de fase, donde corresponda.
  - a. Indique cuánto vale  $m_a, \, m_f, \, y$  las amplitudes y frecuencias relacionadas.
  - b. Compare lo que sucede cuando  $m_a$  vale 0.8, 1, 1.3, utilizando un  $m_f$  = 15.
  - c. Compare lo que sucede con un  $m_f = 15$ , 21, 27 utilizando un  $m_a = 0.8$
  - d. Compare lo que sucede con un  $m_f$  = 33, 66, 81 utilizando un  $m_a$  = 1.1
  - e. Indique el máximo  $m_f$  que puede manejar este inverter. ¿Qué limitaciones tiene?
  - f. Indique una posible solución para extender el rango de frecuencias revisado en el punto anterior.

## Informe:

Este trabajo debe entregarse el día martes 23 de junio de 2020, mediante un informe.

Dicho informe se enviará a través del campus virtual. En caso de tener inconvenientes con la entrega enviar por mail a <a href="mailto:mweill@itba.edu.ar">mweill@itba.edu.ar</a> y <a href="mailto:masslvat@itba.edu.ar">masslvat@itba.edu.ar</a>