

微算機系統 Fall 2020

Microprocessor Systems

Instructor : Yen-Lin Chen(陳彥霖), Ph.D. Professor
Dept. Computer Science and Information Engineering
National Taipei University of Technology

實驗五：除法器狀態機

繳交規定

- 檢查期限: 11/23 (一) 下午17:30截止
- 報告繳交期限: 11/25 (三) 上課前上傳至北科i學園PLUS->作業
- 繳交格式: 北科i學園PLUS->文件(Document)->微算機系統_報告格式
- 詳細繳交規定請參照 2020 Fall 微算機系統 社團發文

狀態機基本概念

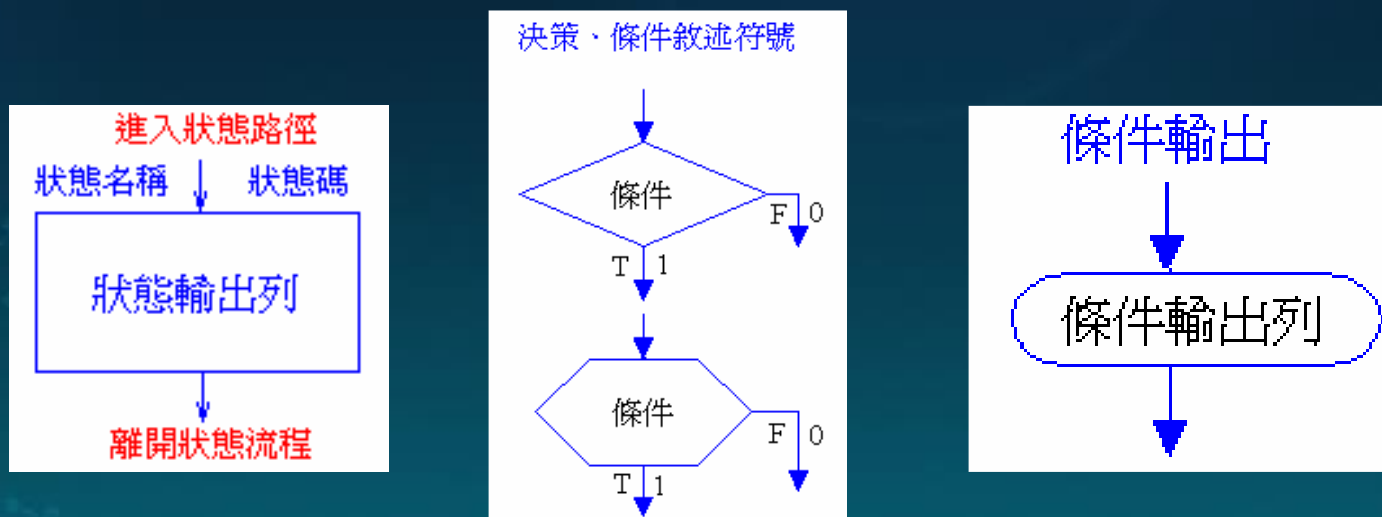
- 演算式狀態機器：

- 主要是利用狀態機器如人類處理事務的流程之概念，利用流程圖將之狀態流程繪出，即稱之『演算式狀態機器』。

- 符號說明：

- 狀態符號：用來說明穩定後狀態的名稱及狀態編碼。如果是 Moore Machine時在狀態穩定時,它的輸出值則寫在方格內(狀態輸出列的地方)。進入或離開狀態是以箭號導引決策、條件。
- 敘述符號：用來描寫依條件不同而有不同的狀態轉移,也就是條件符合則走 T 的路徑離開,否則走 F 路線離開。條件輸出：主要用於 Mealy Machine 的輸出。在狀態改變時輸出。

狀態機基本概念(cont'd)



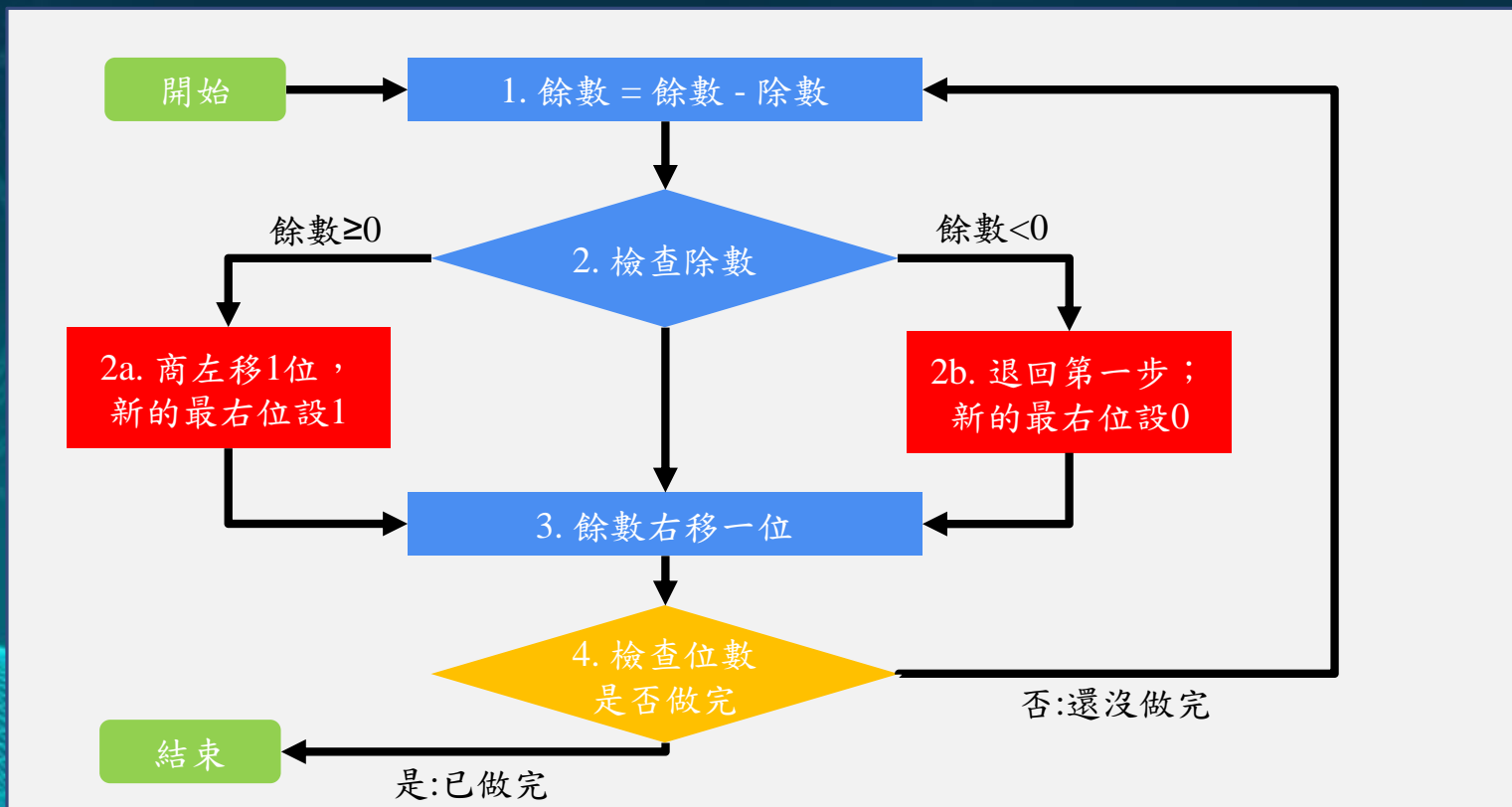
圖一、決策、條件敘述符號

實驗目標一 基本FSM狀態機

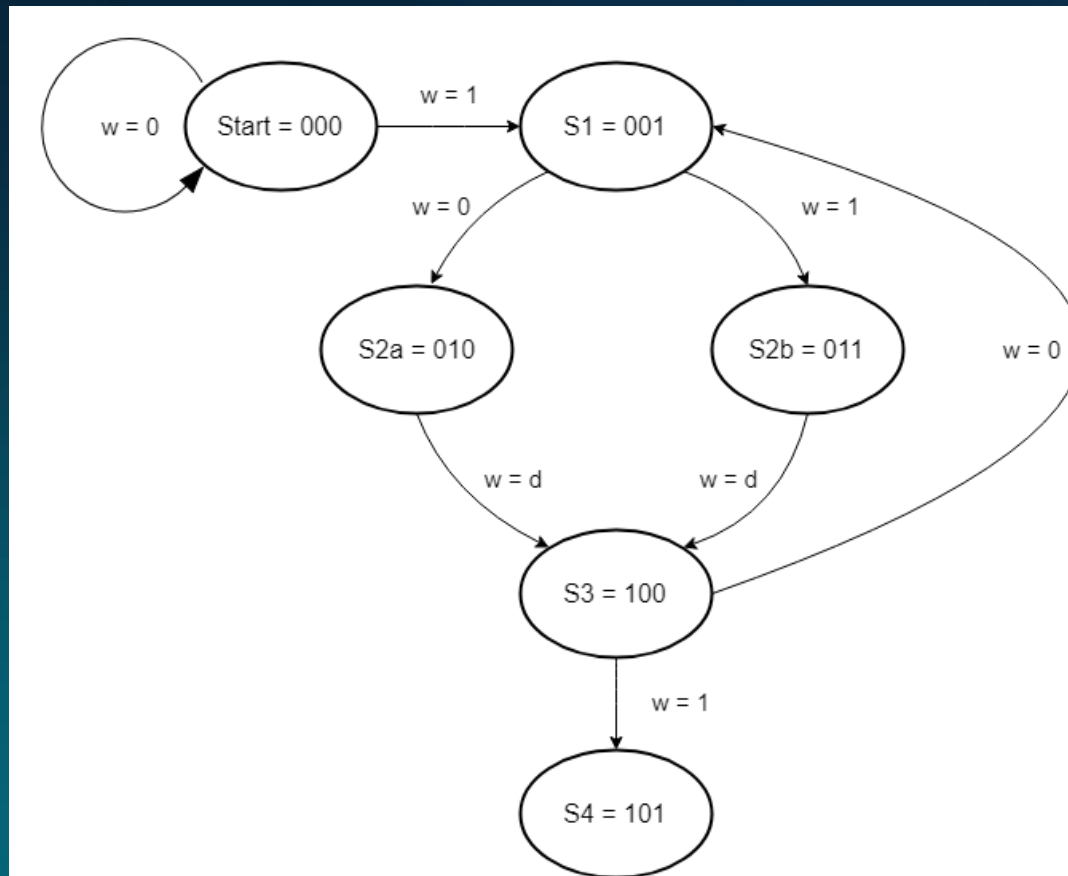
- 如圖四，請設計出一個基於除法器狀態，並以clock可進行觸發的六個狀態之狀態機。
- **必需**透過TYPE設定State_type來進行狀態切換來實現，完成本實驗目標。
- 狀態機使用Mealy或Moore狀態機皆可。
- 測試時，以**按鈕**改變clock觸發事件並以 ω (output function) 來切換輸入信號。
- 輸出需以3bit 顯示現在狀態。

實驗目標一 基本FSM狀態機

- 本次實驗為除法器流程之狀態機架構實作。
- 目的在於用狀態機的方式讓同學們了解除法器的條件判斷流程與實行方法。



除法器－狀態圖



圖四、狀態圖

實驗要求及配分

- 完成 FSM 狀態機可得 70% (顯示結果於LED上)
- 實驗報告 30%

指定腳位

Name	Pin Location
w	PIN_AB28 (SW[0])
Reset	PIN_AC28 (SW[1])
Clock	PIN_M23 (KEY[0])
S[0]	PIN_F19 LED[1]
S[1]	PIN_E19 LED[2]
S[2]	PIN_F21 LED[3]