0.0.1 Esercizio

Al circuito in figura (a) viene applicato il segnale mostrato nella figura (b). Si considerino porte logiche ideali alimentate a 0V e 5V, caratterizzate da soglia di commutazione pari a $\frac{V_{DD}}{2}$. Si chiede:

- a) Disegnare l'andamento dell'uscita considerando
 Δ $T_{LOW,IN}=1s.$
- a) Disegnare l'andamento dell'uscita considerando
 Δ $T_{LOW,IN}=20\mu s.$

