

Tutorial para criação de circuitos digitais utilizando diagrama esquemático no Quartus Prime 16.1

Felipe Valencia de Almeida

Profa. Dra. Liria Sato

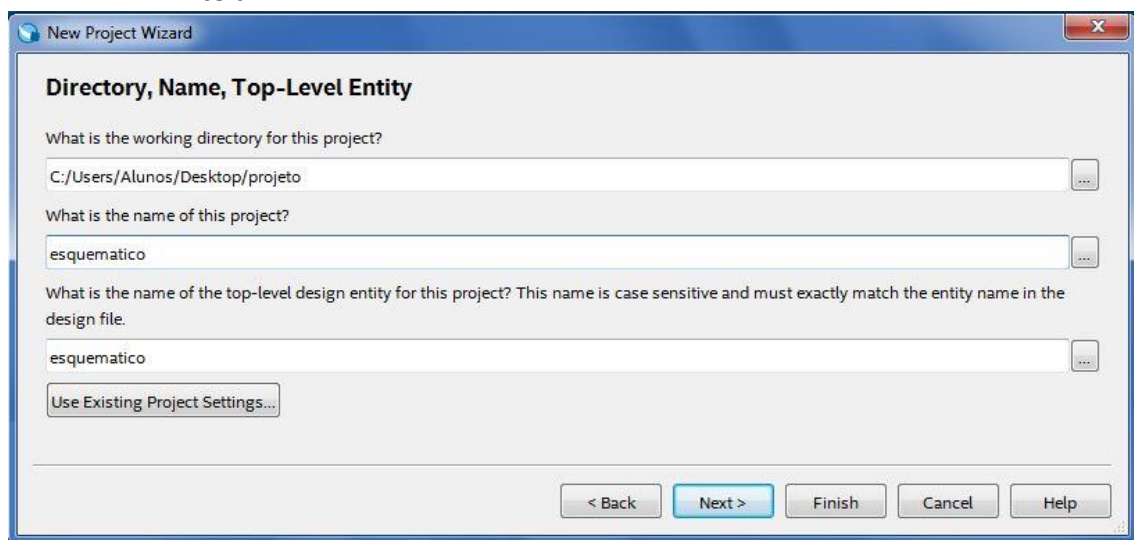
Prof. Dr. Edson Midorikawa

Versão 1.0 – 1º Semestre de 2017

Essa apostila tem como objetivo fornecer as diretrizes para a elaboração de um circuito digital utilizando o diagrama esquemático, na ferramenta Altera Quartus 16.1. Serão realizados os passos necessários para a criação de um projeto, elaboração do esquemático, simulação e programação na placa FPGA, sendo realizado também a exportação e importação do projeto no formato qar.

1) Criação de um projeto no Quartus 16.1

- Abra o Quartus e selecione a opção **File -> New -> New Quartus Prime Project**.
- O Project Wizard será aberto. Siga o procedimento nas telas seguintes:
 - Na tela *Introduction*, pressione **Next** para seguir à próxima tela.
 - Na tela *Directory, Name, Top-Level Entity*, escolha um diretório e de o nome *esquematico* para o projeto. Pressione **Next** para seguir à próxima tela.



- Na tela *Project Type*, mantenha a opção *Empty project* e pressione **Next** para seguir à próxima tela.

- Na tela *Add Files*, existe a possibilidade de adicionar arquivos (vhdl, formas de onda, esquemáticos...) ao seu projeto, porém isso não será realizado. Pressione **Next** para seguir à próxima tela.
- Na tela *Family, Device & Board Settings*, selecione as seguintes opções para escolher a placa DE0-CV:
 - Family: Cyclone V
 - Device: All
 - Package: Any
 - Pin Count: 484
 - Core speed grade: 7

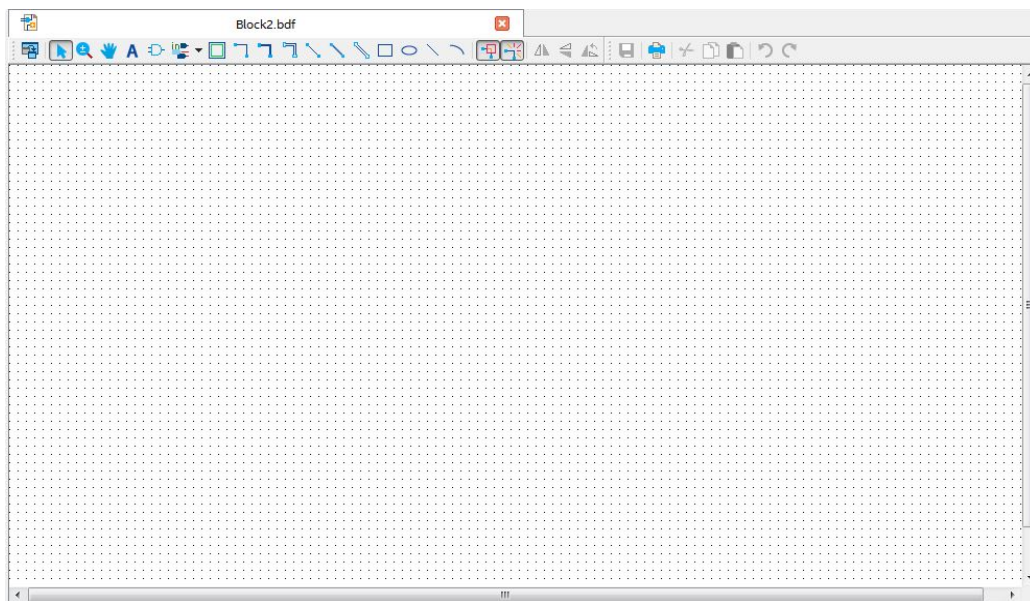
Selecione a terceira opção da tabela e pressione **Next** para seguir à próxima tela.

OBS: A placa selecionada (5CEBA4F23C7) é a placa utilizada no Laboratório Digital. Outras placas também podem ser escolhidas na tabela.

- Na tela *EDA Tool Settings*, é possível selecionar outras ferramentas para auxiliar no seu projeto que não serão utilizadas aqui. Pressione **Next** para seguir à próxima tela.
- Na tela *Summary*, pressione **Finish** para finalizar a criação do projeto.
- OBS: É possível apertar o botão **Finish** após a tela de nomeação do projeto. Nesse caso, será necessário posteriormente atribuir a placa DE0-CV ao projeto.

2) Descrição de um sistema digital em VHDL

- Selecione a opção **File -> New -> Block Diagram/Schematic File** abrindo a janela para a criação do esquemático.



- A função lógica que será implementada é a seguinte:

$$Y = ABC' + A'B'C$$

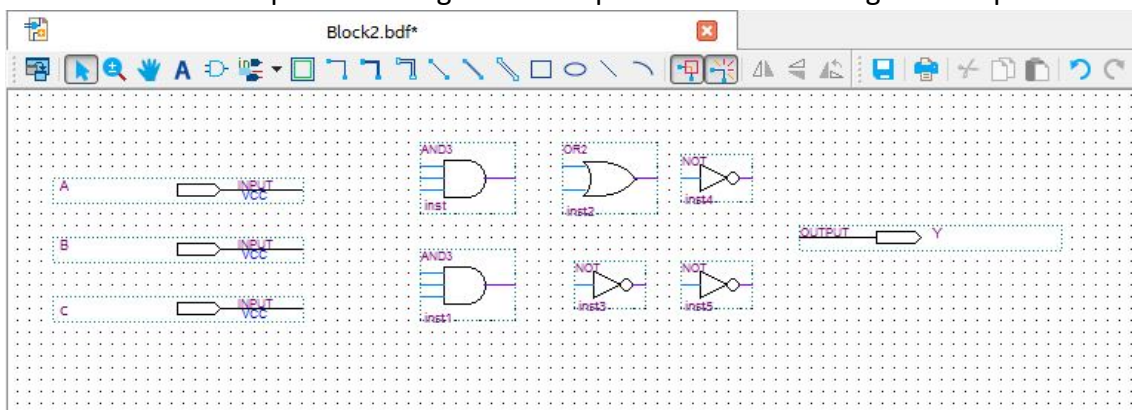
com a seguinte tabela verdade

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

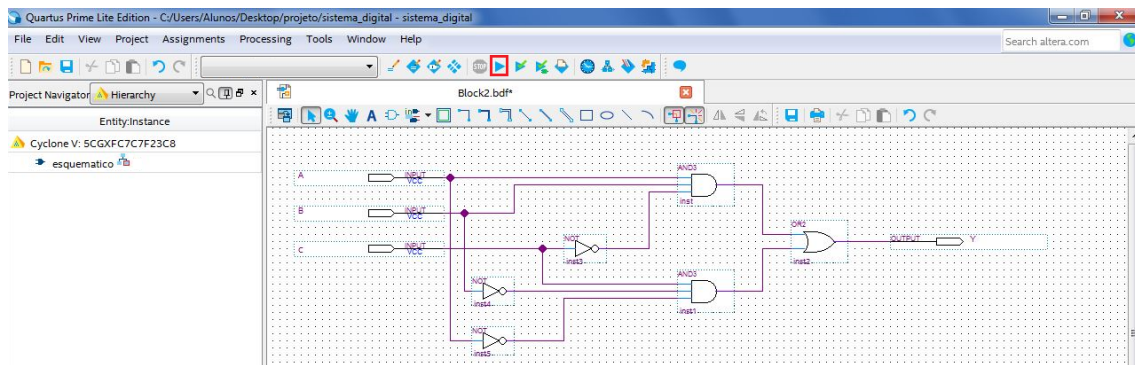
Para isso, será necessário adicionar portas *and* de três entradas, portas *or* de duas entradas e portas *not* no esquemático além de três pinos de entrada e um pino de saída.

- Para selecionar a porta *and*, clique no botão **Symbol Tool** e na janela recém-aberta escreva no campo **Name** *and3*. Uma outra alternativa é seguir o seguinte caminho de diretórios **primitives** -> **logic** -> **and3**.
- Para selecionar a porta *or*, clique no botão **Symbol Tool** e na janela recém-aberta escreva no campo **Name** *or2*. Uma outra alternativa é seguir o seguinte caminho de diretórios **primitives** -> **logic** -> **or2**.
- Para selecionar a porta *not*, clique no botão **Symbol Tool** e na janela recém-aberta escreva no campo **Name** *not*. Uma outra alternativa é seguir o seguinte caminho de diretórios **primitives** -> **logic** -> **not**.
- Para selecionar os pinos de entrada/saída (input/output), clique no botão **Pin Tool** e selecione a opção desejada. Realize um clique duplo sobre o nome do pino para conseguir alterá-lo. Renomeie os pinos de entrada para A, B e C e o pino de saída para Y.


Você deverá possuir os seguintes componentes em seu diagrama esquemático:



- Conecte os componentes conforme a função lógica descrita acima utilizando o botão **Orthogonal Node Tool**. Em seguida, pressione o botão destacado na figura para compilar o código. Será pedido para salvar o arquivo. Ele deve ser nomeado mesmo nome da entidade descrita (*esquemático* no caso) que é o mesmo nome do projeto. Realize a compilação.

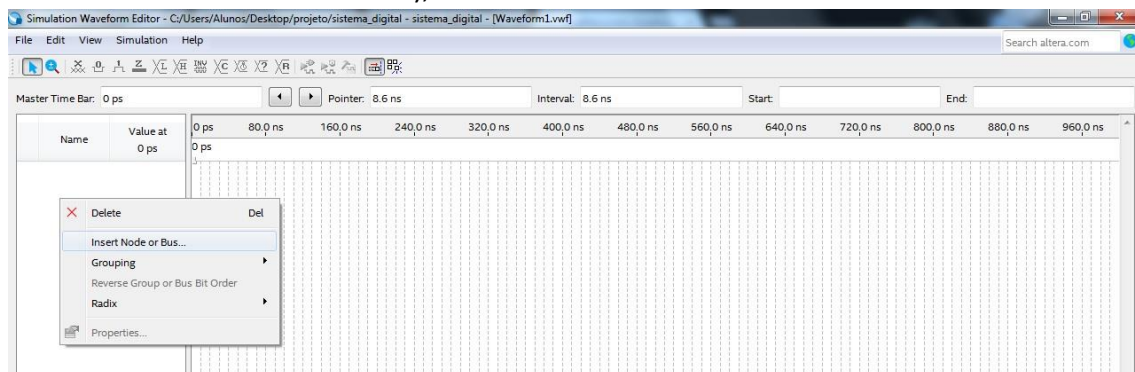


- A compilação será realizada com sucesso e a seguinte mensagem será emitida:

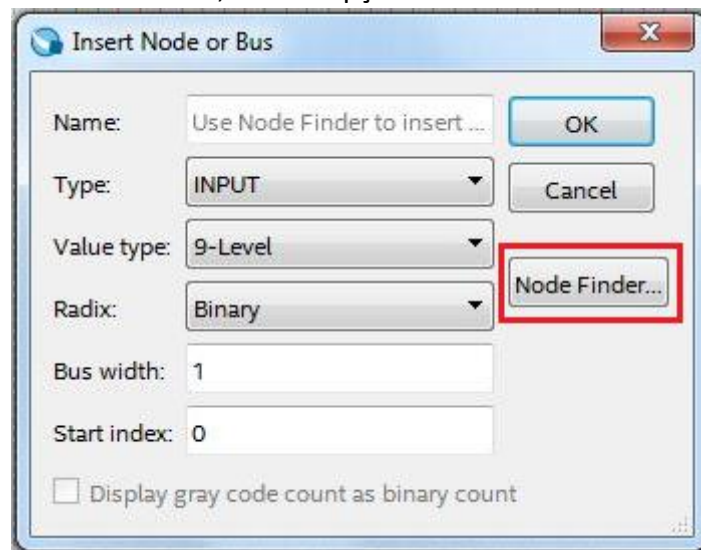
 Quartus Prime Analysis & Synthesis was successful. 0 errors, 1 warning

3) Simulação do sistema digital

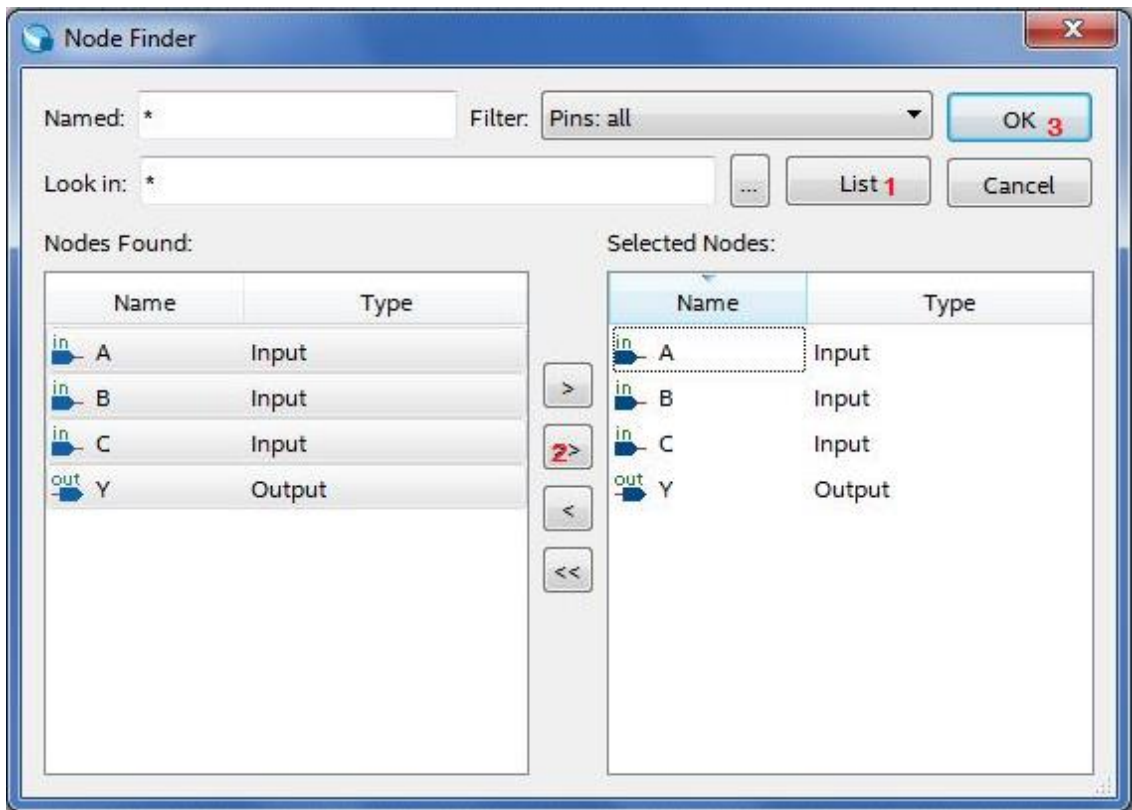
- Selecione a opção **File -> New -> University Program VWF** para abrir a janela de simulação com formas de onda.
- Com o click do botão direito do mouse no canto extremo esquerdo (espaço branco abaixo de *Name*), selecione **Insert Node or Bus**.



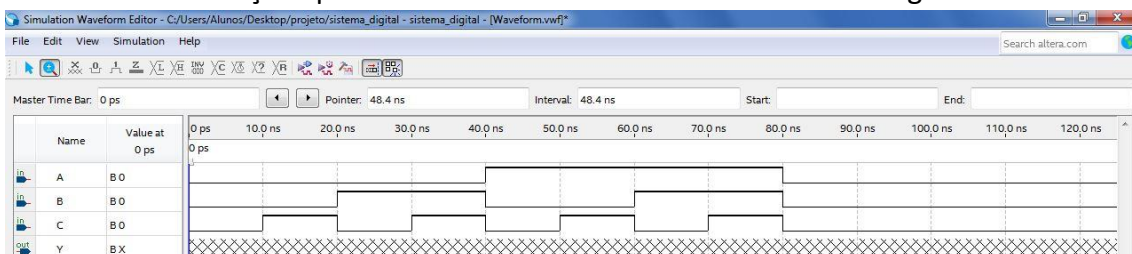
- A seguinte janela será aberta, onde a opção **Node Finder** deverá ser selecionada.



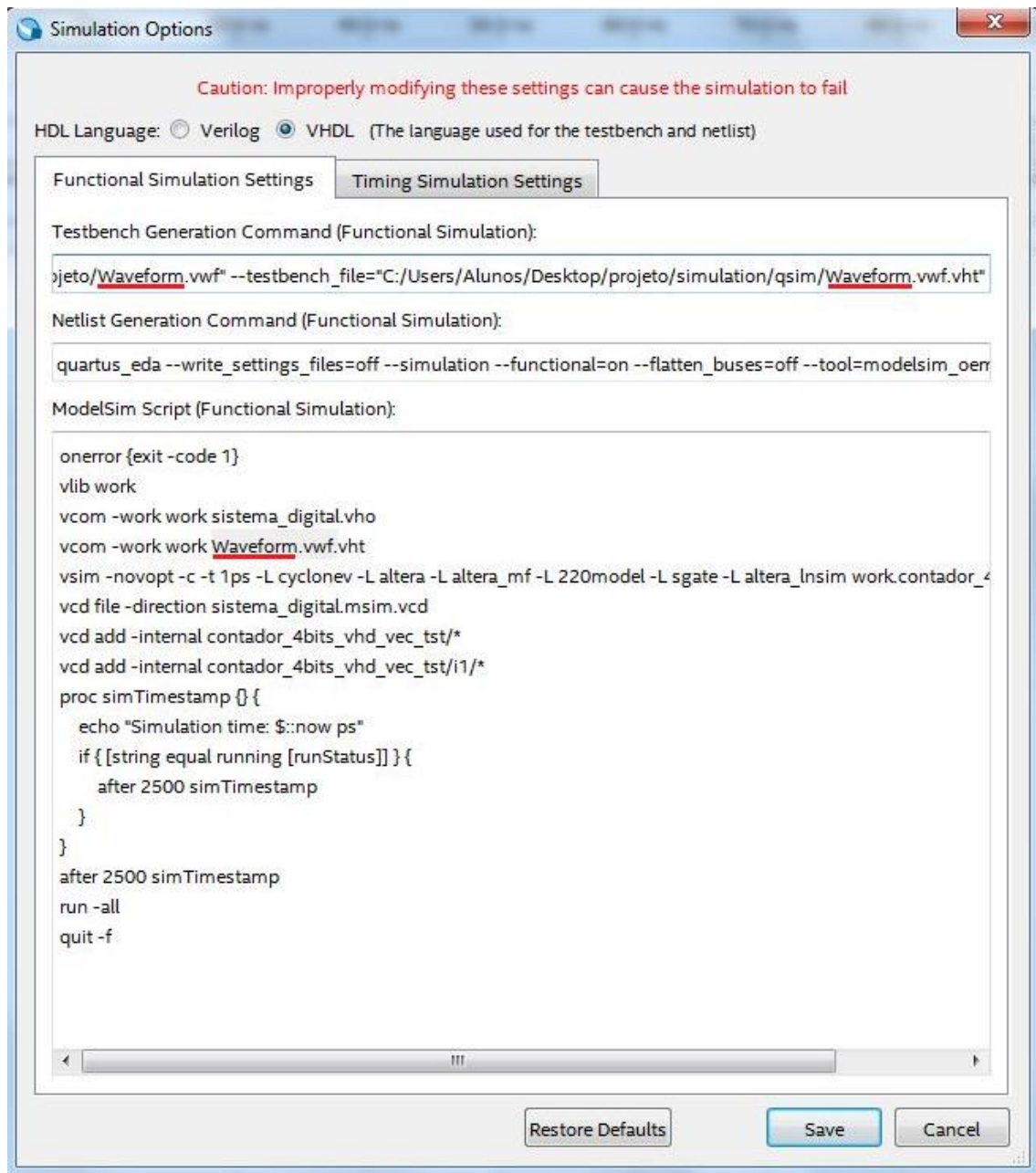
- Selecione a opção **List** para listar as entradas e saídas da sua entidade como nós. Em seguida, pressione >> para selecionar todas os nós encontrados. Aperte **OK** em seguida.



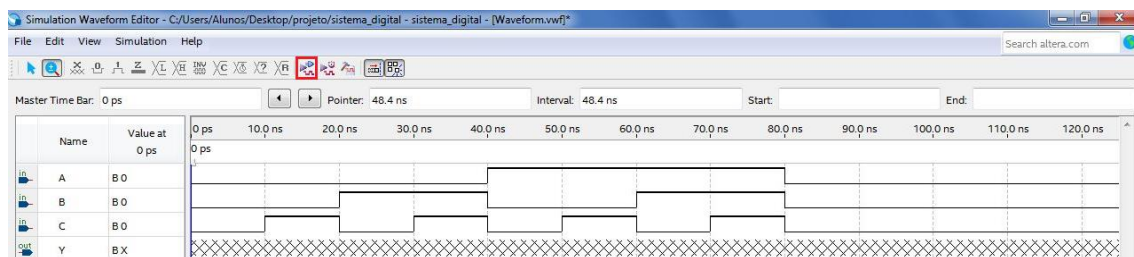
- Observe que os nós foram incorporados à simulação, sendo necessário transmitir valores aos nós de entrada. Modifique o zoom da janela com botão **Zoom Tool** clicando com o botão esquerdo do mouse para aumentar o zoom até obter intervalos de tempo de 10ns (OBS: O botão direito do mouse diminui o zoom nesse caso). Com o botão **Selection Tool**, arraste o mouse por intervalos de tempo em cada nó com o botão esquerdo pressionado e altere o valor dele naquele intervalo, utilizando os botões **Forcing Low** e **Forcing High**. Realize todas as combinações possíveis entre os nós de entrada conforme figura abaixo.



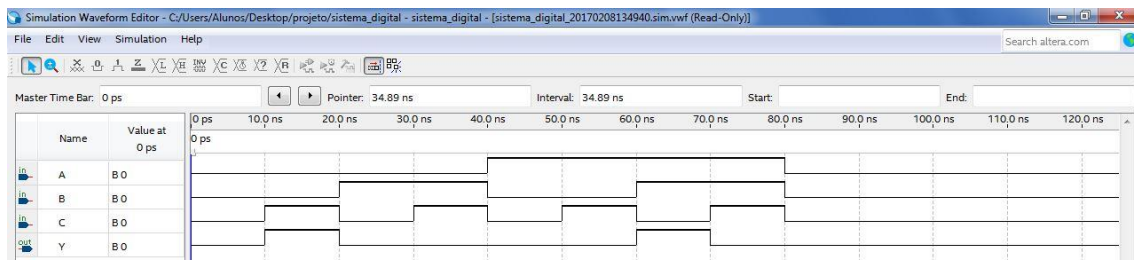
- Aperte **Ctrl + S** para salvar o arquivo de simulação ou selecione **File -> Save**. Salve o arquivo com o mesmo nome da entidade (*esquematico.vwf*).
- Antes de realizar a simulação, é necessário alterar o script utilizado, pois ele utiliza o nome pré-fornecido pelo Quartus (*Waveform.vwf*). Selecione **Simulation -> Simulation Settings** e realize as modificações nos espaços grifados na figura abaixo, trocando *Waveform* por *esquematico*. Pressione **Save**.



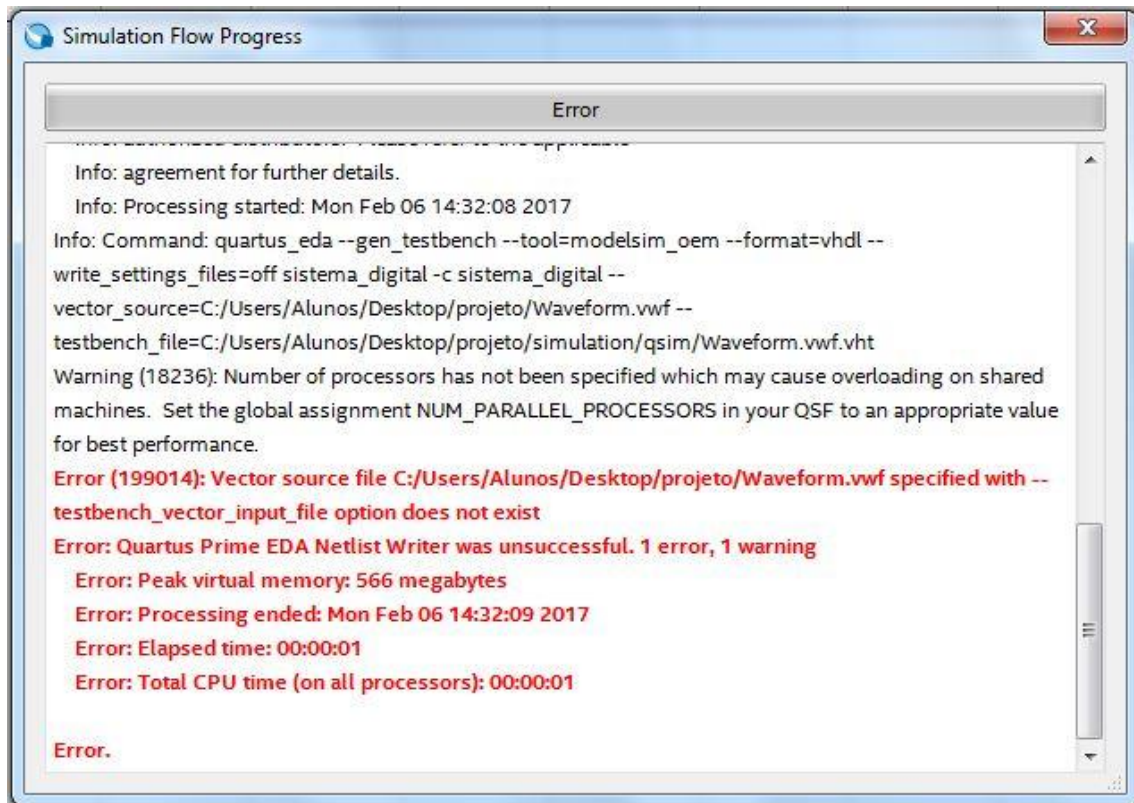
- Selecione o botão **Run Functional Simulation** para rodar a simulação.



- A simulação deverá ocorrer corretamente. Observe os resultados e verifique que o resultado obtido condiz com o valor da tabela verdade fornecida acima.



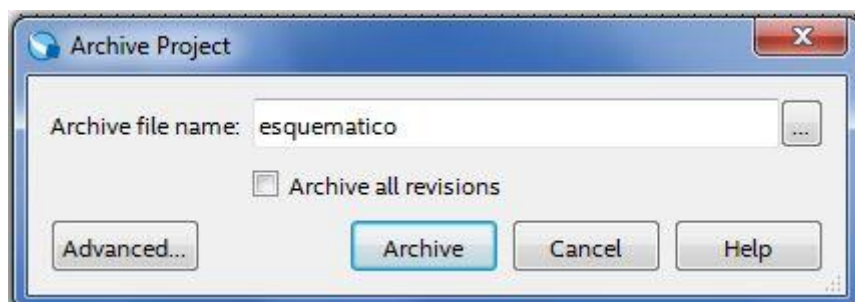
OBS: Caso o script não seja alterado, o seguinte erro será obtido durante a simulação:



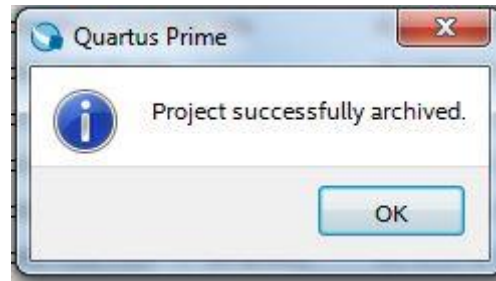
- OBS: Caso você sempre utilize o nome sugerido pelo Quartus ao salvar o arquivo da simulação pela primeira vez, não será necessário alterar o script da simulação.

4) Salvando o projeto realizado no Quartus.

- O formato para exportação de um projeto no Quartus é o qar, e é equivalente a um zip feito especificamente para esse propósito. Para gera-lo selecione a opção **Project -> Archive Project**, abrindo a seguinte janela.

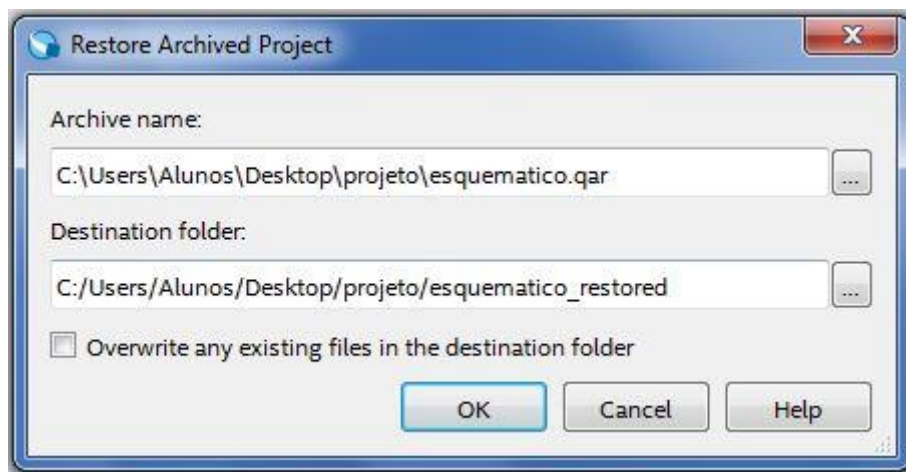


- Mude o nome do arquivo e/ou o diretório de destino caso desejado e selecione **Archive** para gerar o qar. A seguinte janela aparecerá. Caso o diretório não tenha sido alterado, o arquivo deve-se encontrar no mesmo diretório onde está o projeto.

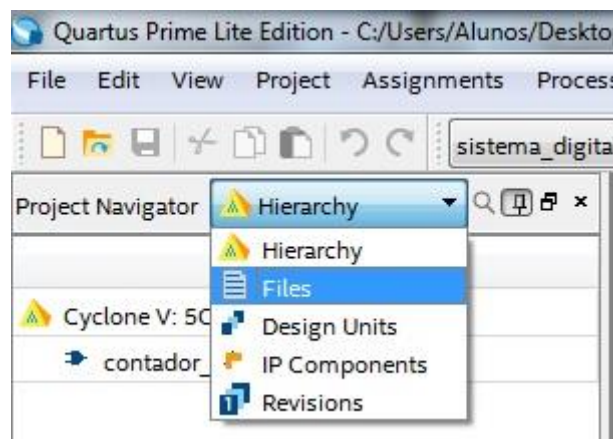


5) Abrindo um qar no Quartus

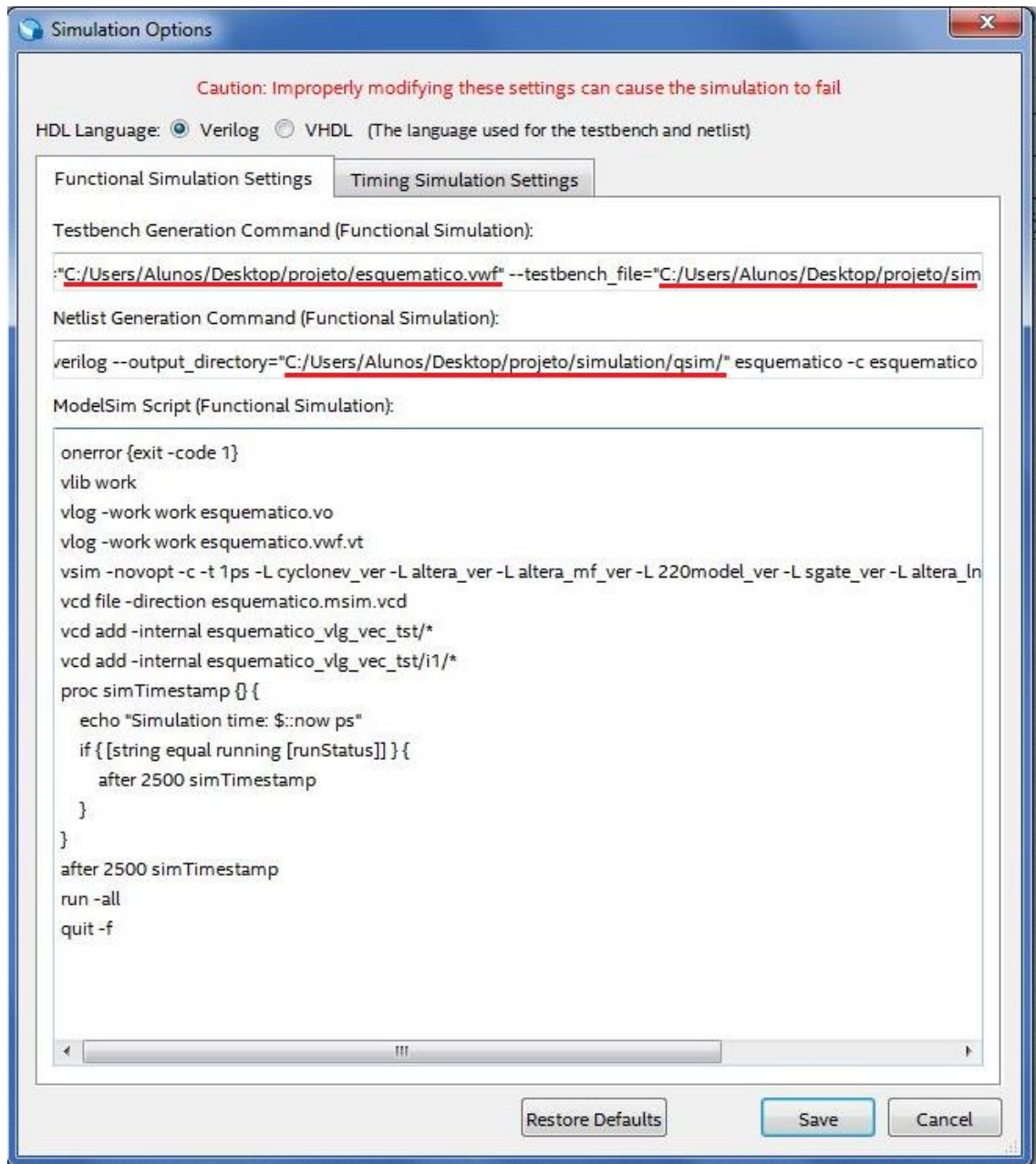
- Abra o Quartus e selecione a opção **File -> Open**. Encontre o diretório onde o arquivo qar está localizado e coloque no canto inferior direito a opção de arquivo **Quartus Prime Archive Files** para visualiza-lo. Selecione o arquivo e aperte **Abrir**, gerando a seguinte janela.



- Aperte **OK** para abrir o qar. Após o término do processo, observe que no *Project Navigator*, localizado no canto esquerdo é possível selecionar a opção **Files** para visualizar todos os arquivos contidos no projeto.



- Para realizar uma simulação de um arquivo contido no qar, é necessário realizar algumas modificações no script, alterando o diretório utilizado por ele. Esse problema ocorre, pois, o qar salva no script da simulação o diretório original onde foi criado o projeto, antes de ser gerado. Abra o arquivo da simulação, selecione **Simulation -> Simulation Settings** e realize as modificações nos espaços grifados na figura abaixo, trocando o caminho do diretório original pelo caminho do seu diretório. Pressione **Save** e simule o arquivo.



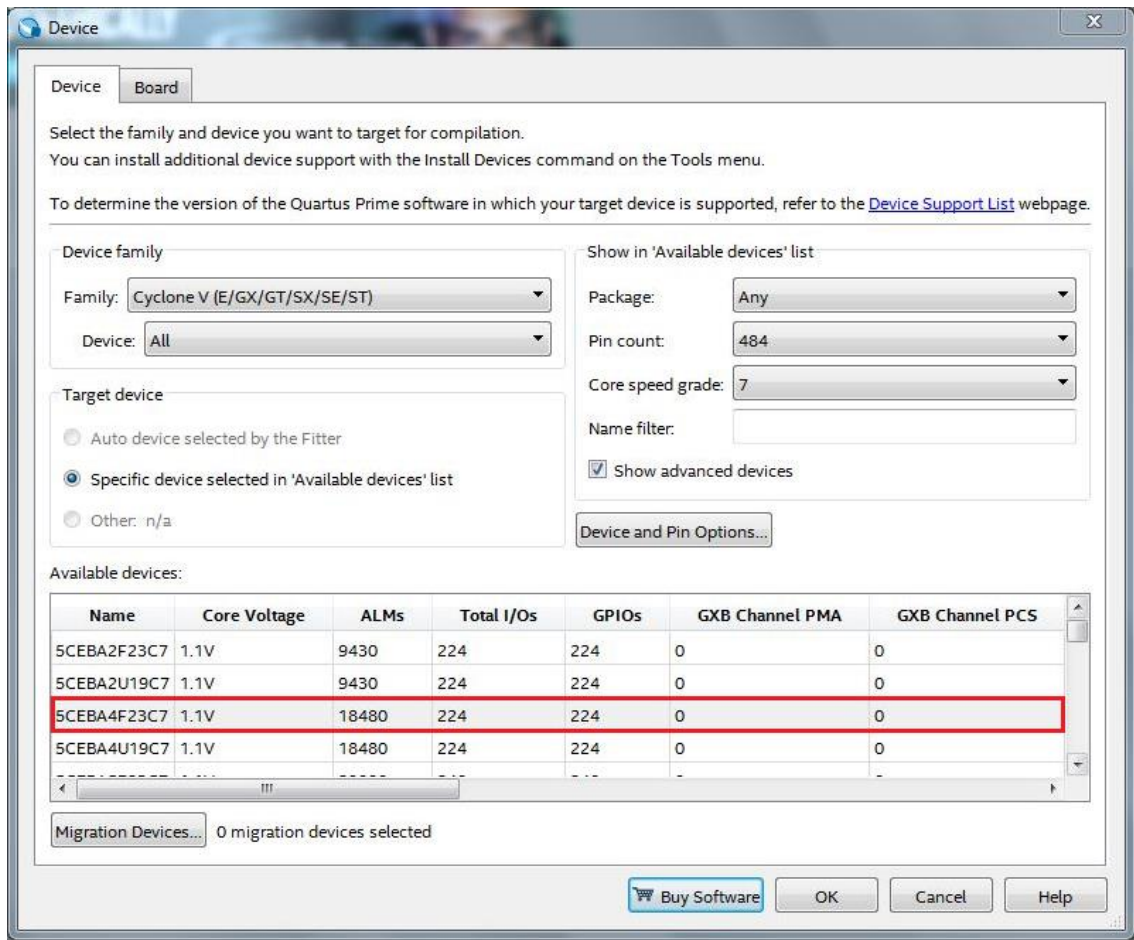
6) Programando o projeto na placa FPGA DE0-CV

- Para programar o projeto na placa DE0, caso a designação do device não tenha sido realizada na criação do projeto é necessário primeiro selecionar o

dispositivo. É possível também alterar o device já designado. Selecione a opção **Assignments -> Device**. Escolha as seguintes opções:

- Family: Cyclone V
- Device: All
- Package: Any
- Pin Count: 484
- Core speed grade: 7

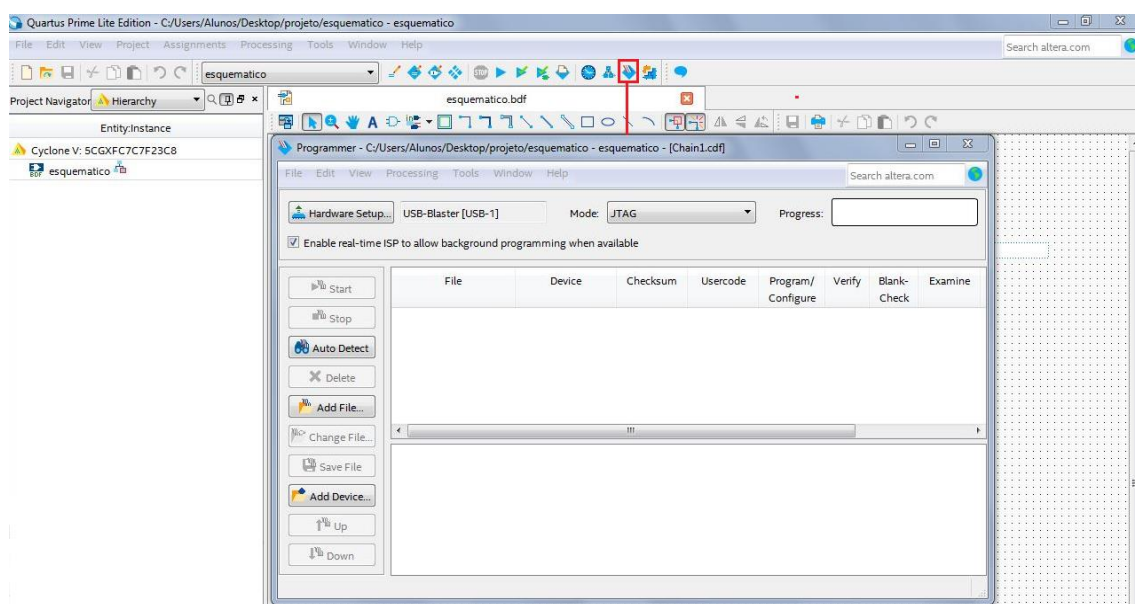
Selecione a terceira opção da tabela e pressione **OK**.



- Em seguida escolha a pinagem da placa. Para isso selecione a opção **Assignments -> Pin Planner**. A seguinte janela será aberta onde os nós referentes ao esquemático estarão localizados em uma tabela no canto inferior.
OBS: Caso o canto inferior esteja vazio, compile o projeto conforme seção 2.



- Na coluna *Location* da tabela, selecione a pinagem correta da placa DE0 (chaves, botões, leds...) correspondente para cada nó do sistema. Para isso, utilize o arquivo contendo as informações da pinagem da placa localizado no site da disciplina. Em seguida, compile novamente o projeto para salvar as mudanças feitas na pinagem.
- Pressione o botão **Programmer** para abrir uma nova janela. Em seguida, verifique se a opção *Hardware Setup* está em *USB-Blaster*. Em caso contrário, verifique se a placa está ligada e conectada ao computador e clique no botão **Hardware Setup** para adicioná-la. Selecione **Add Files**, vá para o diretório *output_files* e selecione o arquivo *esquematico.sof*.



- Pressione **Start** para transmitir o projeto para a placa FPGA.

