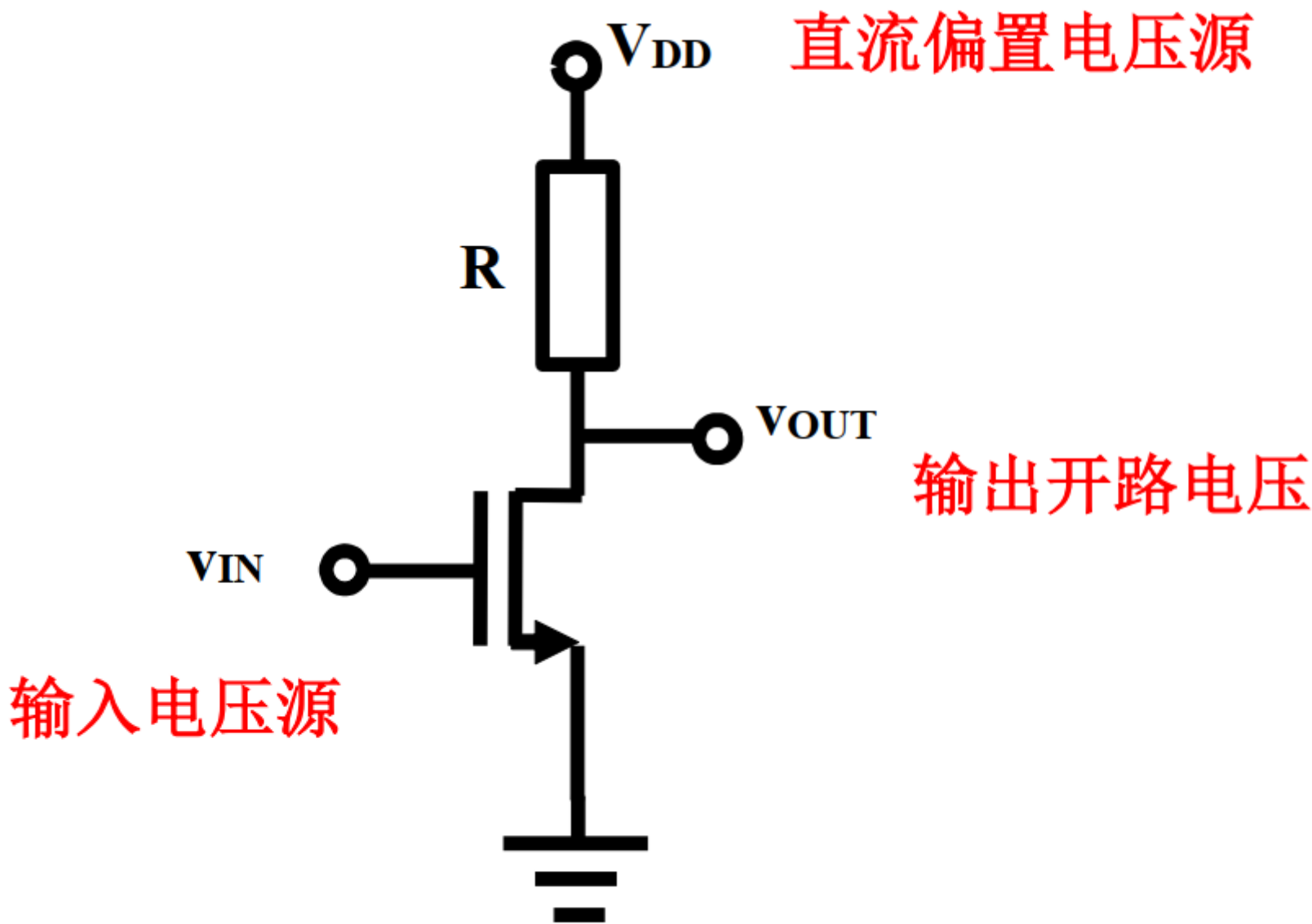


1.10 反相电路

core concepts:

- 1.NMOS反相器
 - 1.1 图解分析
 - 1.2 原理分析
 - 1.2.1 确定分界点以及求出解析解
 - 1.2.2 电路功能分析：反相放大器和非门
- 2.MOS反相器的分段折线近似分析
 - 2.1 两种偏置方式（线性电阻偏置和非线性电阻偏置）
 - 2.1.1 负载线方程
 - 2.1.2 图解
 - 2.1.3 分段折线近似分析
 - 2.2 CMOS反相器

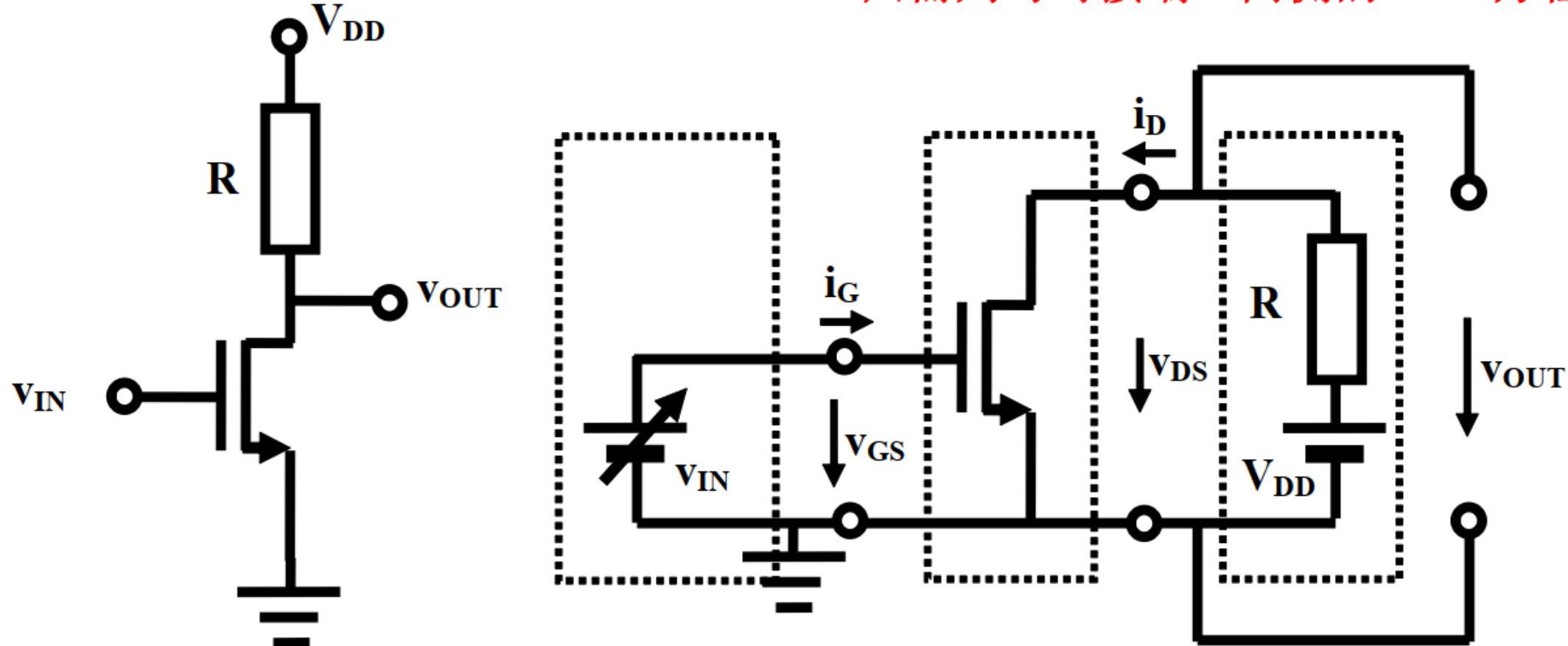
1.NMOS反相器



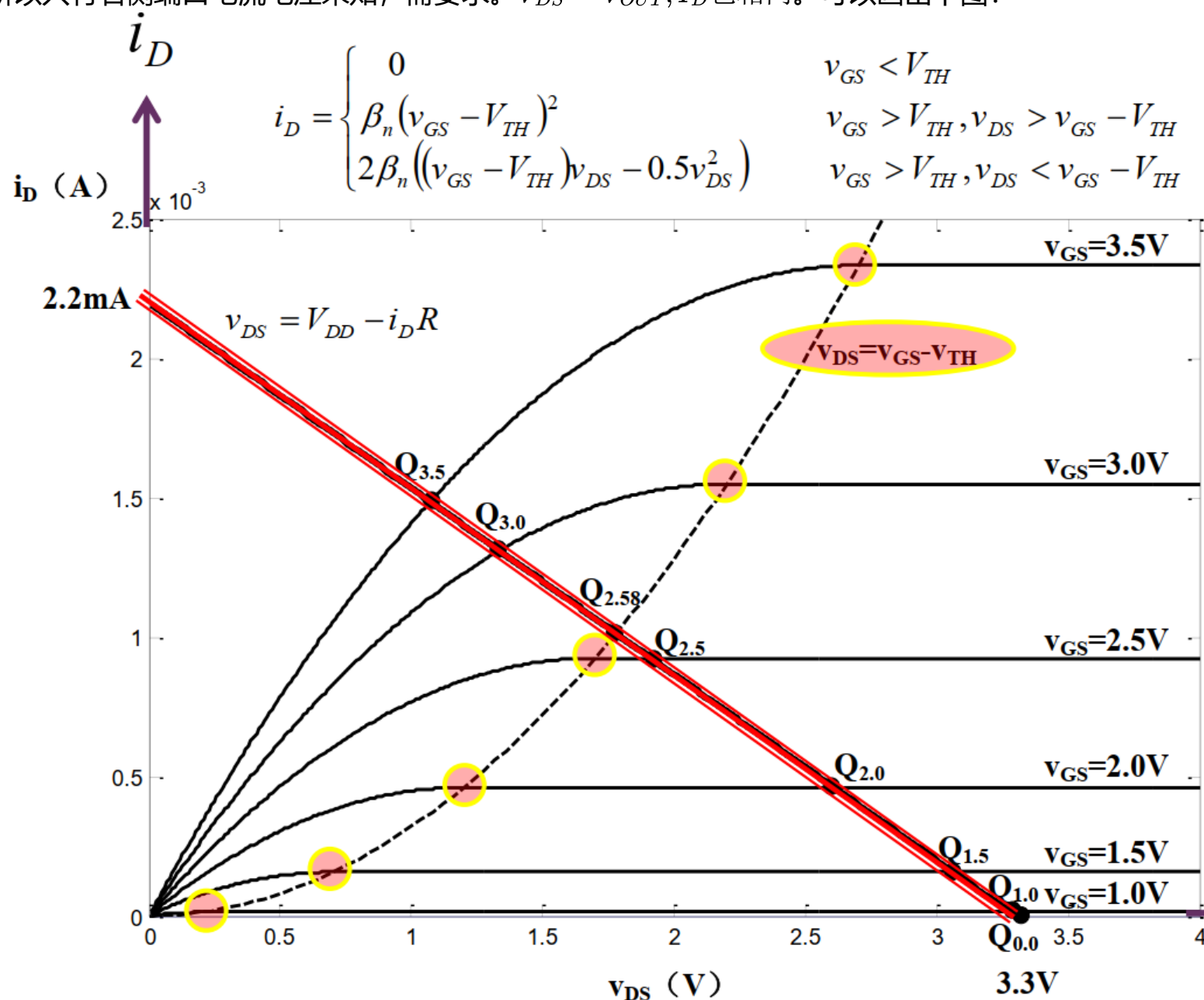
随着输入电压的增大， V_{GS} 逐渐变大，使得NMOS的电阻逐渐变小，分压变小，输出电压变小。这样的电压传递特性就称为反相特性。
后面若无特殊说明，分析按照如下数据： $V_{DD} = 3.3V, R = 1.5K\Omega, \beta_n = 320\mu A/V^2, V_{TH} = 0.8V$
根据NMOS的伏安特性关系可以写出下面分段函数：

$$i_D = \begin{cases} 0 & v_{GS} < V_{TH} \\ \beta_n(v_{GS} - V_{TH})^2 & v_{GS} > V_{TH}, v_{DS} > v_{GS} - V_{TH} \\ 2\beta_n((v_{GS} - V_{TH})v_{DS} - 0.5v_{DS}^2) & v_{GS} > V_{TH}, v_{DS} < v_{GS} - V_{TH} \end{cases}$$

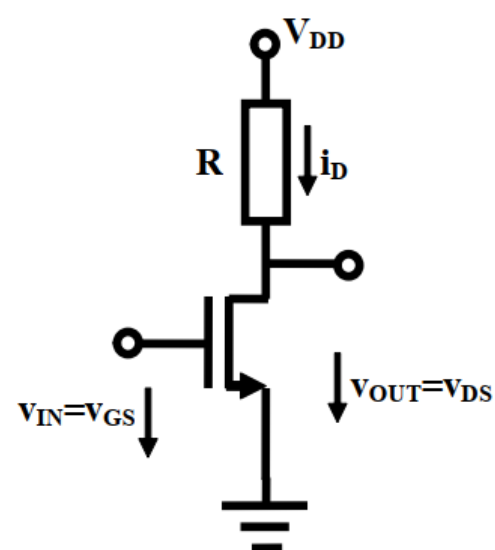
1.1 图解分析



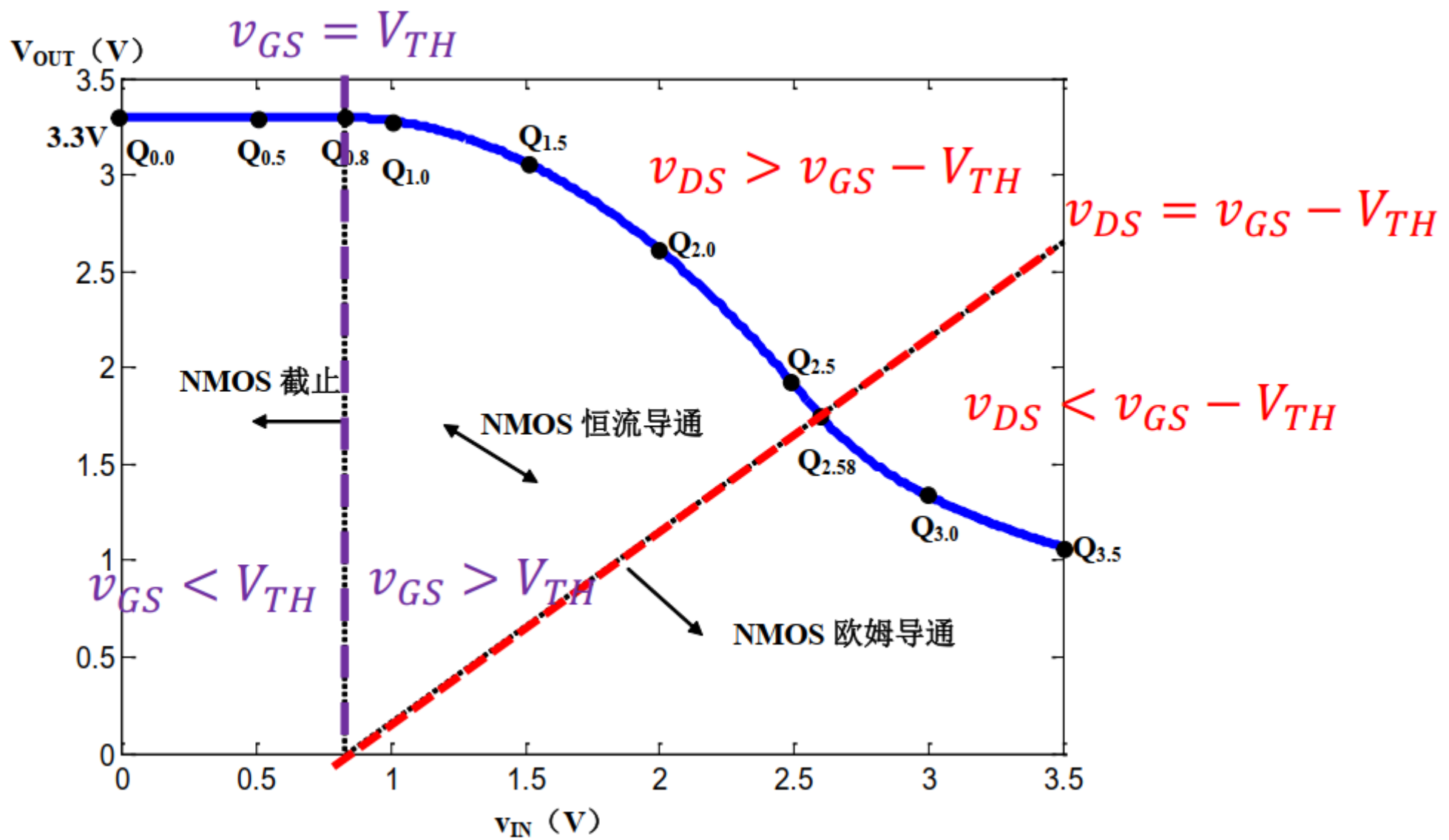
如图所示定义两套端口电流电压，然后可以发现左侧的 V_G 是 V_{IN} , I_G 是0
 所以只有右侧端口电流电压未知，需要求。 $V_{DS} = V_{OUT}$, I_D 也相同。可以画出下图：



在同一个vi平面上分别画出它们的曲线，交点就是联立方程的解



曲线的交点就是方程的解($I_D = f_{NMOS}(V_{IN}, V_{OUT}); V_{OUT} = V_{DD} - I_D R$)
 取点描线可以得到下面这个电压转移特性曲线：



PS：注意水平部分是 $0 \sim V_{TH} = 0.8V$ ，红色线段表示是横轴截距 $0.8V$ ，斜率为1的直线，和电压转移曲线的交点对应着恒流区和欧姆区的临界点。

1.2 原理分析

求出临界点：
显然从截止区到恒流区的临界点是 $V_{IN} = V_{TH} = 0.8V$ ；
从恒流区到欧姆区的临界方程是

$$\begin{aligned} V_{OUT} &= V_{DS} = V_{DS,sat} = V_{GS} - V_{TH} = V_{IN} - V_{TH}; \\ V_{OUT} &= V_{DD} - I_D R \\ I_D &= \beta_n (V_{GS} - V_{TH})^2 = \beta_n V_{OUT}^2 \end{aligned}$$

所以求解得到

$$v_{IN,02} = v_{GS} = v_{DS} + V_{TH} = \frac{-1 + \sqrt{1 + 4\beta_n R_D V_{DD}}}{2\beta_n R_D} + V_{TH}$$

代入数据计算得到 $V_{IN,02} = 2.58V$

- 1. $V_{IN} = V_{GS} < V_{TH} = 0.8V$ 时：
截止区，此时通过电流为0， $V_{OUT} = V_{DD}$
- 2. $V_{IN} > 0.8V$ 但 $< V_{IN,02} = 2.58V$ 时：
恒流导通，此时

$$\begin{aligned} V_{OUT} &= V_{DD} - I_D R \\ I_D &= \beta_n (V_{IN} - V_{TH})^2 \end{aligned}$$

呈现平方下降关系，此时下降速率比较快。

- 3. $V_{IN} > 0.8V$ 且 $> 2.58V$ 时

$$\begin{aligned} v_{OUT} &= V_{DD} - i_D R_D = V_{DD} - 2\beta_n R_D ((v_{IN} - V_{TH})v_{OUT} - 0.5v_{OUT}^2) \\ 0.5v_{OUT}^2 - \left(v_{IN} - V_{TH} + \frac{1}{2\beta_n R_D}\right)v_{OUT} + \frac{1}{2\beta_n R_D}V_{DD} &= 0 \end{aligned}$$

解得

$$v_{OUT} = \left(v_{IN} - V_{TH} + \frac{1}{2\beta_n R_D}\right) - \sqrt{\left(v_{IN} - V_{TH} + \frac{1}{2\beta_n R_D}\right)^2 - \frac{V_{DD}}{\beta_n R_D}}$$

分子有理化得到

$$V_{OUT} = \frac{\frac{V_{DD}}{R_D\beta_n}}{\left(V_{IN} - V_{TH} + \frac{1}{2R_D\beta_n}\right) + \sqrt{\left(V_{IN} - V_{TH} + \frac{1}{2R_D\beta_n}\right)^2 - \frac{V_{DD}}{R_D\beta_n}}}$$
$$V_{OUT} = \frac{2}{g_{ds0}R_D + 1 + \sqrt{(g_{ds0}R_D + 1)^2 - 4R_D\beta_nV_{DD}}}V_{DD} \approx \frac{1}{g_{ds0}R + 1}V_{DD} = \frac{r}{R + r}V_{DD}$$

其中 $g_{ds0} = 2\beta_n(V_{IN} - V_{TH})$; $r = 1/g_{ds0}$

所以综合得到

$$v_{OUT} = f(v_{IN}) = \begin{cases} V_{DD} & v_{IN} < 0.8V \\ \frac{V_{DD} - R\beta_n(v_{IN} - V_{TH})^2}{2} & 0.8V < v_{IN} < 2.58V \\ \frac{g_{ds0}R + 1 + \sqrt{(g_{ds0}R + 1)^2 - 4R\beta_nV_{DD}}}{g_{ds0}R + 1}V_{DD} & v_{IN} > 2.58V \\ \approx \frac{1}{g_{ds0}R + 1}V_{DD} = \frac{r}{R + r}V_{DD} & \begin{matrix} g_{ds0} = 2\beta_n(v_{IN} - V_{TH}) \\ r = 1/g_{ds0} \end{matrix} \end{cases}$$

$V_{IN} = V_{GS}$

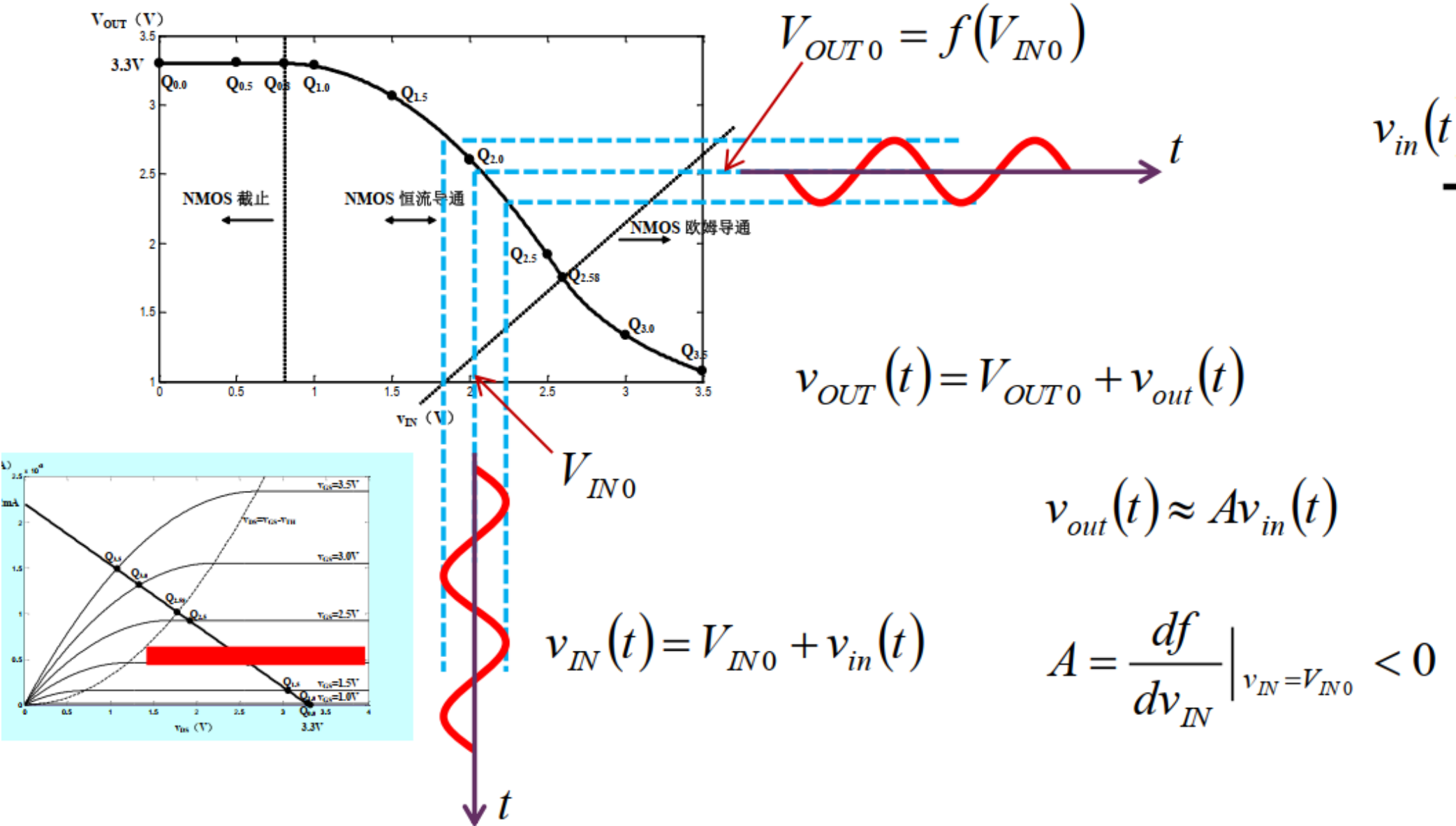
晶体管截止区，晶体管沟道等效为开路，获得全部分压

晶体管恒流区，晶体管沟道等效为压控恒流源，分压迅速下降

晶体管欧姆区，晶体管沟道可简单等效为线性电阻（化曲为直）分压下降速度变缓

功能分析：

- 反相放大器：
因为在恒流区 V_{OUT} 与 V_{IN} 呈现平方下降关系，所以在这个区域内微分电阻比较大，反相放大倍数比较大。



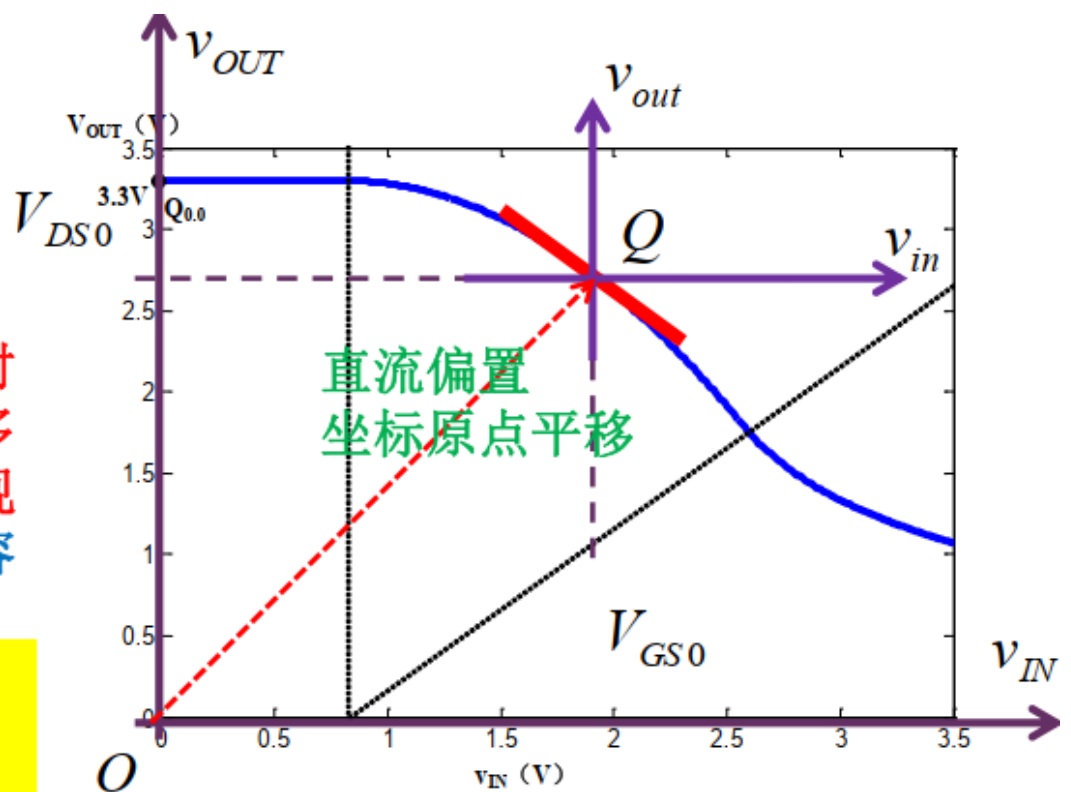
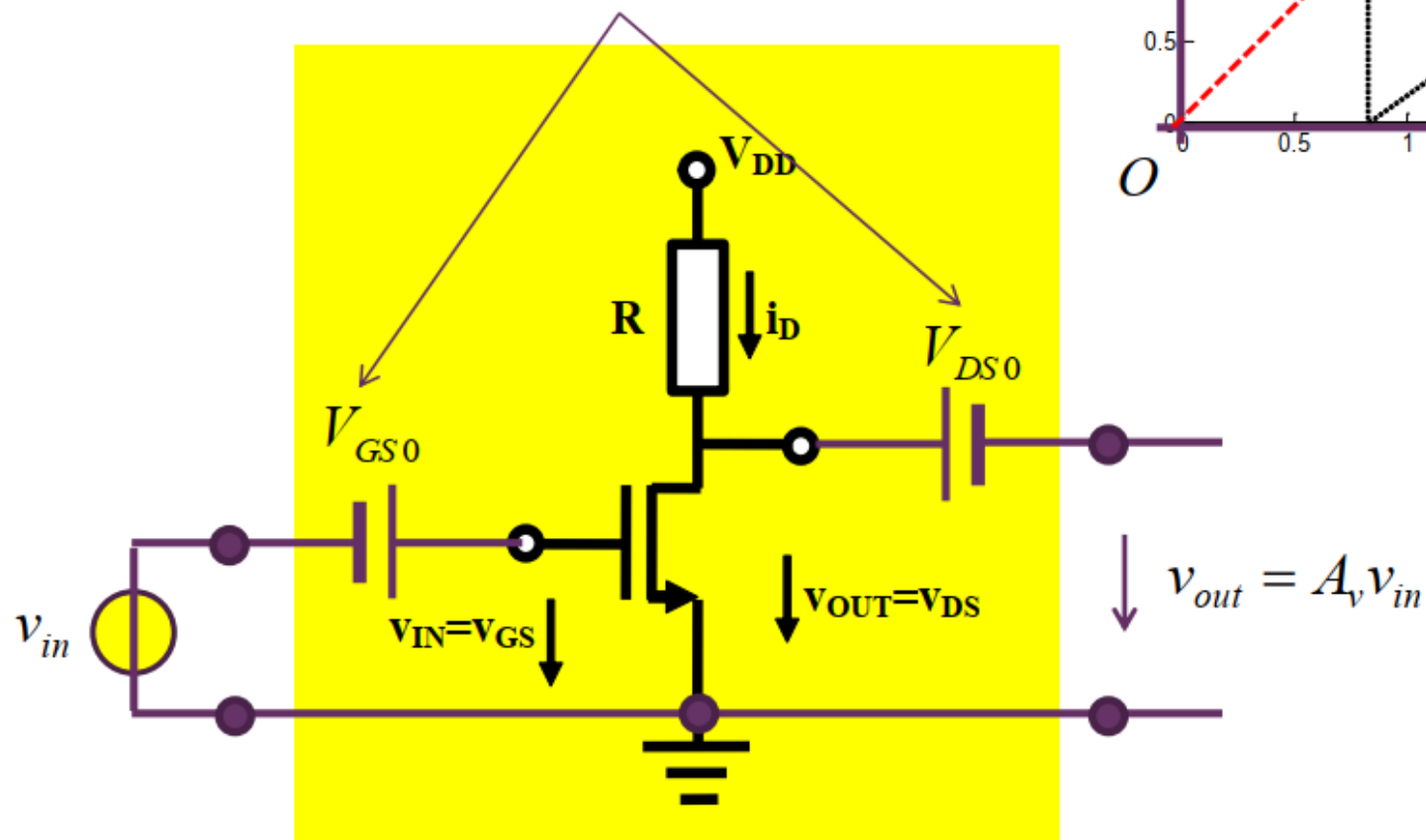
放大的主要是交流小信号。

适当的直流偏置是交流小信号放大器的设计要点。

16

适当的直流偏置DC bias 小信号放大器的设计要点

原则上，扣除直流分量后，新的封装端口对外就是交流小信号放大器：实际电路有很多方法去除直流分量，例如可以用大电容实现直流电压的自动偏移：耦合电容、隔直电容



$$v_{in} = v_{IN} - V_{GS0}$$

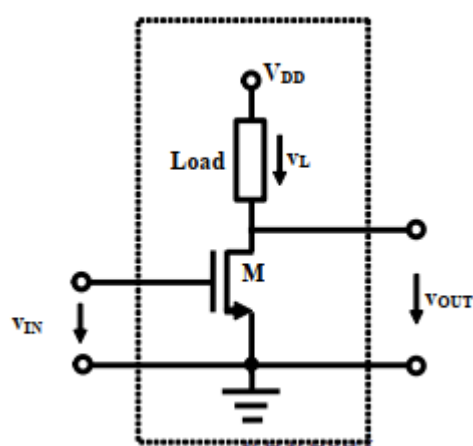
$$v_{out} = v_{OUT} - V_{DS0}$$

通过直流电压偏移，将小信号的坐标原点搬移到直流工作点，这就是直流偏置：直流偏置之后，对小信号而言，可实现线性放大

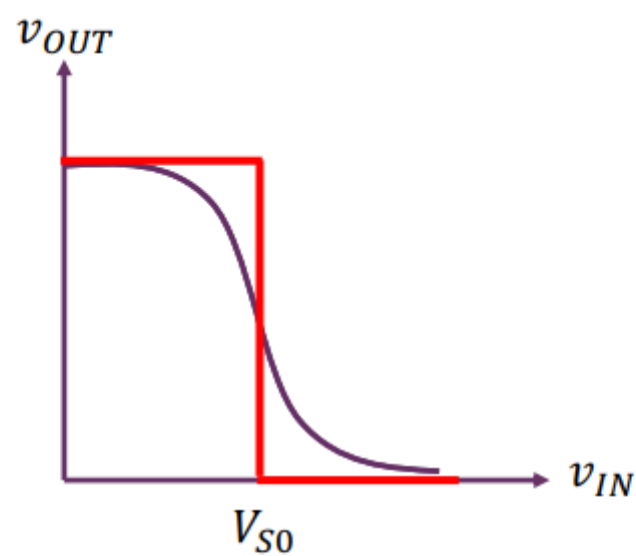
放大倍数也就是工作点的微分电阻（微分增益）

• 数字非门

根据反相特性，容易设计出数字非门。



开关等效



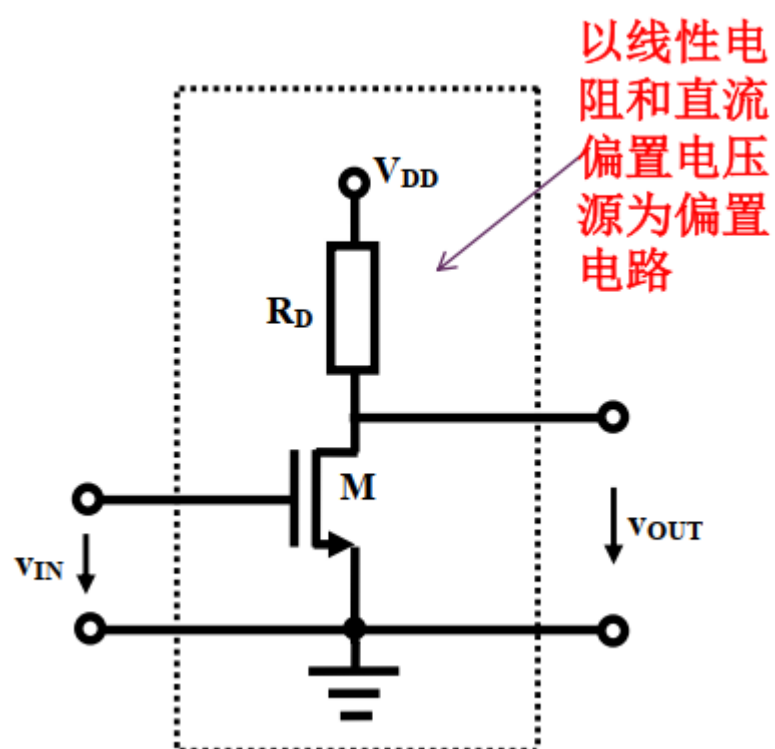
晶体管抽象为受控开关，本质上对反相转移特性曲线的二值离散化

$$v_{out} = \begin{cases} \text{低电平(抽象为零电压)} & v_{in} = \text{高电平} \\ \text{高电平(抽象为电源电压)} & v_{in} = \text{低电平} \end{cases}$$

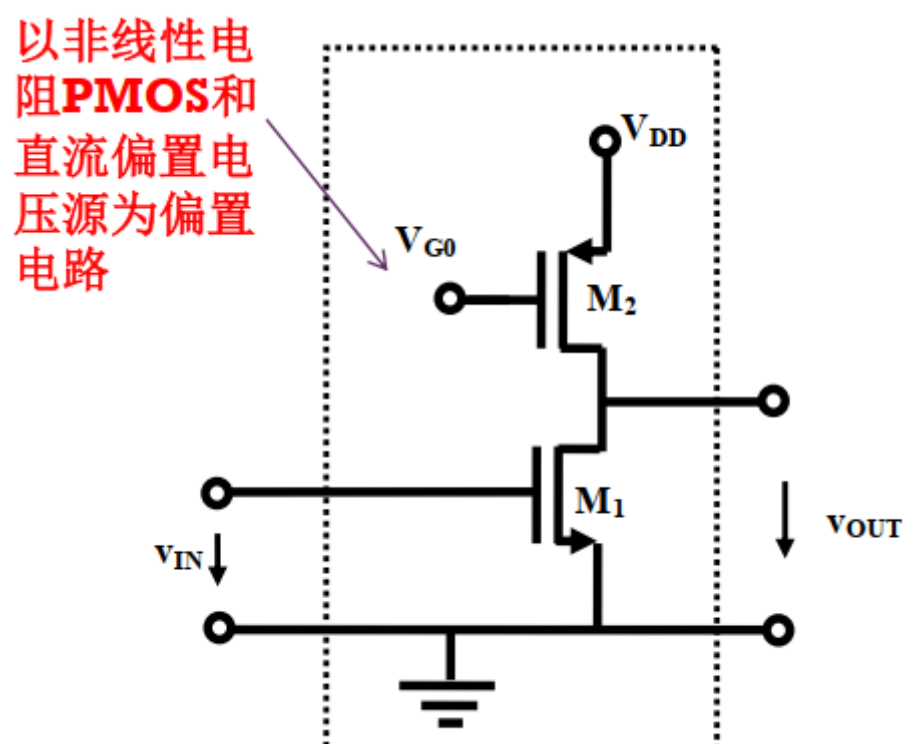
2.MOS反相器分段折线近似分析

2.1 两种偏置方式

- 线性电阻偏置

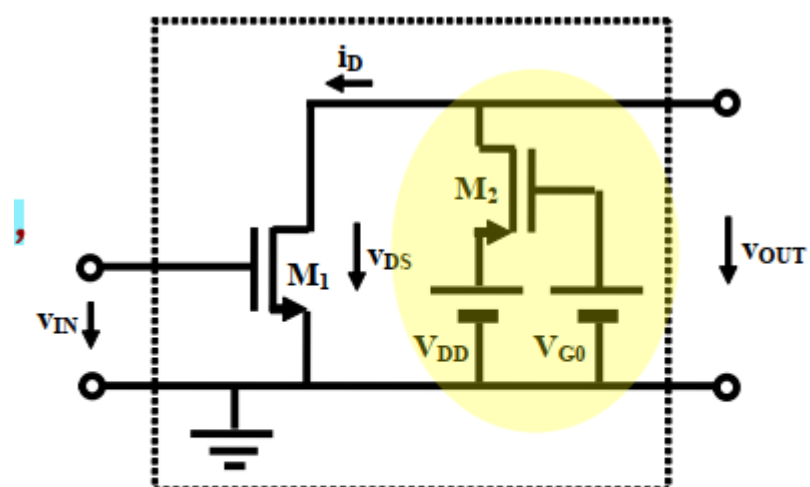
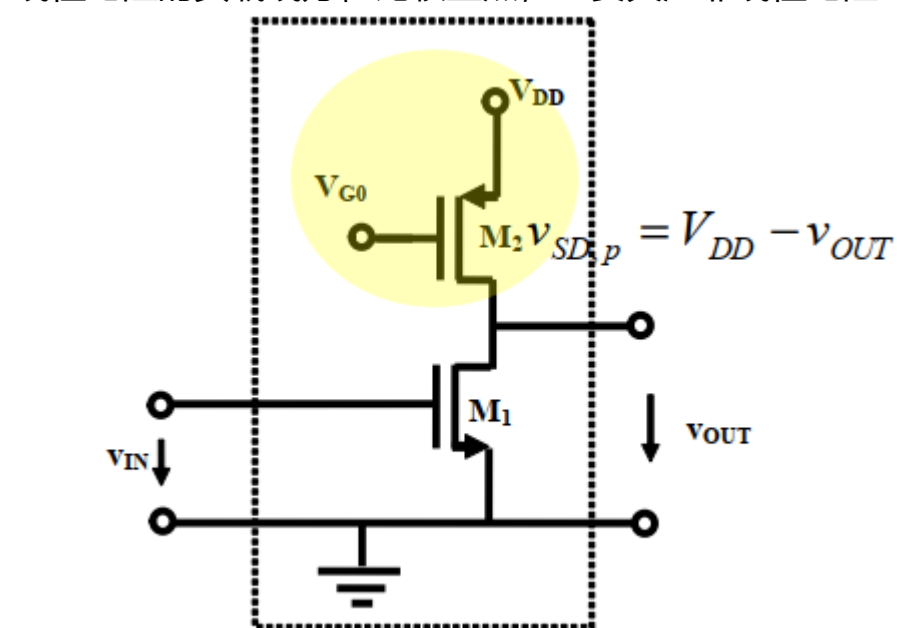


- 非线性电阻偏置 (CMOS)



负载线方程：

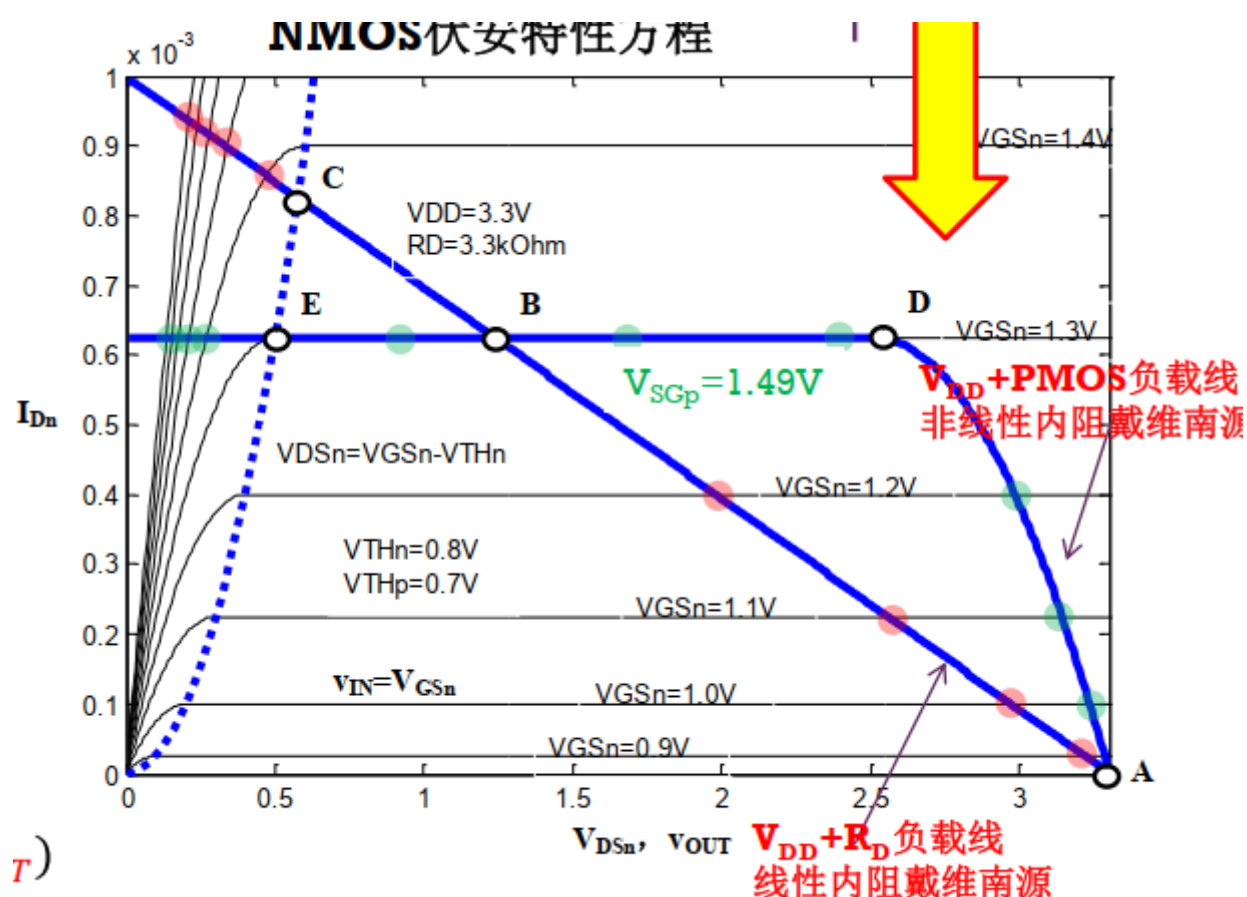
线性电阻的负载线方程比较显然，主要关注非线性电阻（PMOS）的负载线方程：



$$\begin{aligned} i_D &= i_{D,p} = f_{PMOS}(v_{SG,p}, v_{SD,p}) \\ &= f_{PMOS}(V_{DD} - V_{G0}, V_{DD} - v_{OUT}) \end{aligned}$$

图解

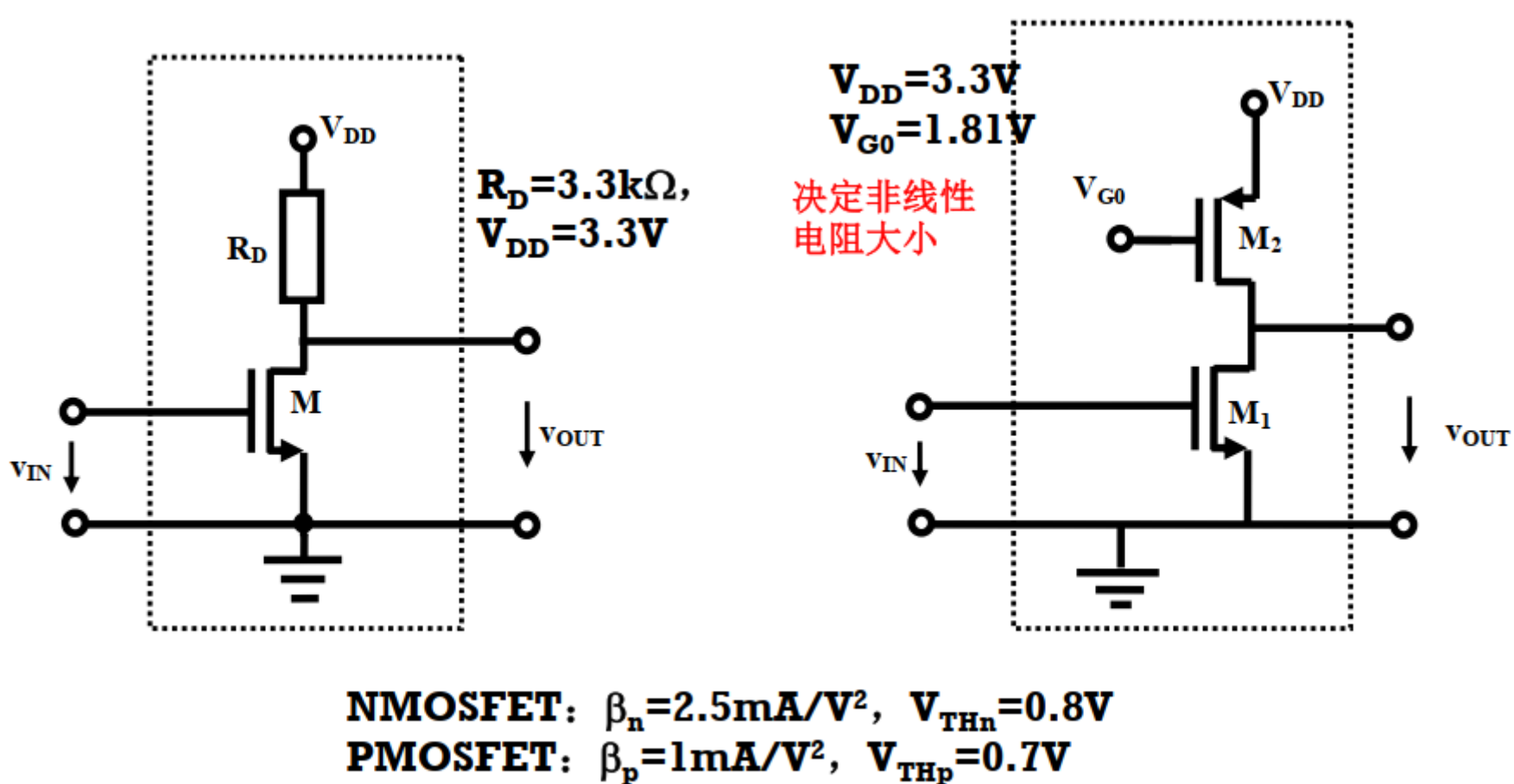
因为上图中的负载线方程自变量是 $V_{DD} - V_{OUT}$, 图像需要有一个沿着竖直方向的镜像以及水平方向的平移:



由子由致与系统基础 (A1) 与 由阴由致

A / 2 A / 2 0 2 A

分段折线近似分析：



截止区以及恒流区没有特别大的区别；主要是对欧姆区的折线近似分析：
 当 $V_{IN} > V_{IN,02}$ 时进入欧姆区，可以近似

$$V_{OUT} = \frac{r_{on}}{r_{on} + R_D}, r_{on} = \frac{1}{g_{ds0}} = \frac{1}{2\beta_n(V_{IN} - V_{TH})}$$

- 对于上面接PMOS
 - 当 $V_{IN} < V_{THn}$ 时, $V_{OUT} = V_{DD}$
 - 当 $V_{IN} > V_{THn}$ 时

最开始NMOS恒流导通，PMOS欧姆导通（因为NMOS刚开始 V_{GS} 非常小，导致电压非常大，超过饱和电压，处于恒流导通，此时PMOS的 V_{SD} 比较小, $< V_{SGp} = V_{DD} - V_{G0}$ ，处于欧姆导通）
 此时 $V_{OUT} = V_{DD} - I_{Dn}R_p$ ，而 $R_p = \frac{1}{2\beta_p(V_{SGp}-V_{THp})}$ 因此可以看作一个恒定的电阻。
 有

$$V_{OUT} = V_{DD} - \frac{\beta_n}{2\beta_p} \frac{(V_{IN} - V_{THn})^2}{V_{SGp} - V_{THp}}$$

呈现一个平方下降关系。

- 上面是PMOS欧姆导通，NMOS恒流导通；下面是两者都恒流导通
- PMOS处于恒流导通和欧姆导通分界的条件是 $V_{SDp} = V_{DD} - V_{OUT} = V_{SDp,sat} \geq V_{SGp} - V_{THp} = V_{DD} - V_{G0} - V_{THp}$ ，解出 $V_{OUT} \leq V_{G0} + V_{THp} = 2.51\text{V}$ 而且 $V_{SDn} = V_{OUT} \geq V_{IN} - V_{THn} = 0.5\text{V}$
 此时由于两个MOS都要处于恒流区，也就是两个恒流源串联，因此电流一定相等。
 即

$$\beta_n(V_{IN} - V_{THn})^2 = \beta_p(V_{DD} - V_{G0} - V_{THp})^2$$

解出 $V_{IN} = 1.3\text{V}$
 此时不考虑厄利效应，两个曲线有无数个交点，表现在电压转移特性曲线上就是 $V_{IN} = 1.3\text{V}$ 对应了一段竖直区域 (V_{OUT} 在 $0.5\text{V} \sim 2.51\text{V}$ 之间)。

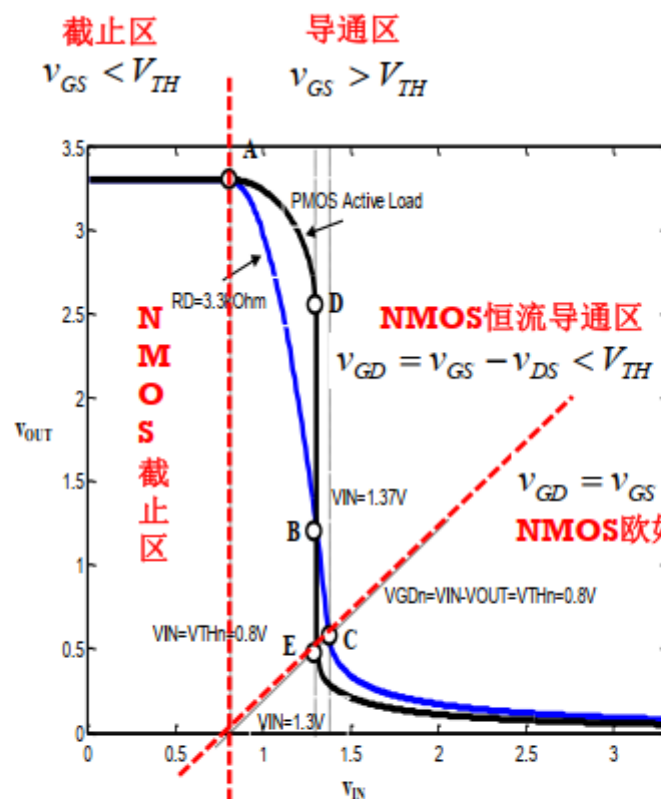
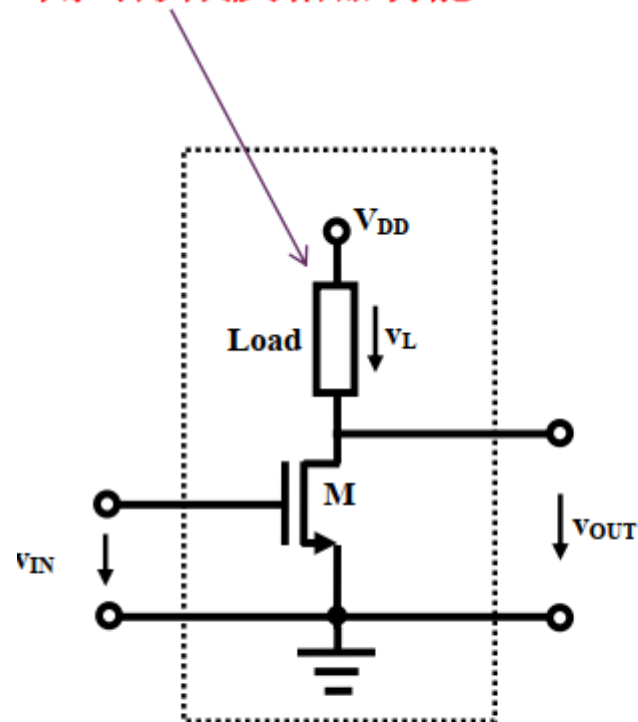
- 下面是NMOS欧姆导通，PMOS恒流导通
 此时 $g_n = 2\beta_n(V_{IN} - V_{THn})$ 所以

$$V_{OUT} = I_p R_n = \frac{\beta_p}{2\beta_n} \frac{V_{odp}^2}{(v_{IN} - V_{THn})}$$

2.2 CMOS反相器

NMOS反相器小结

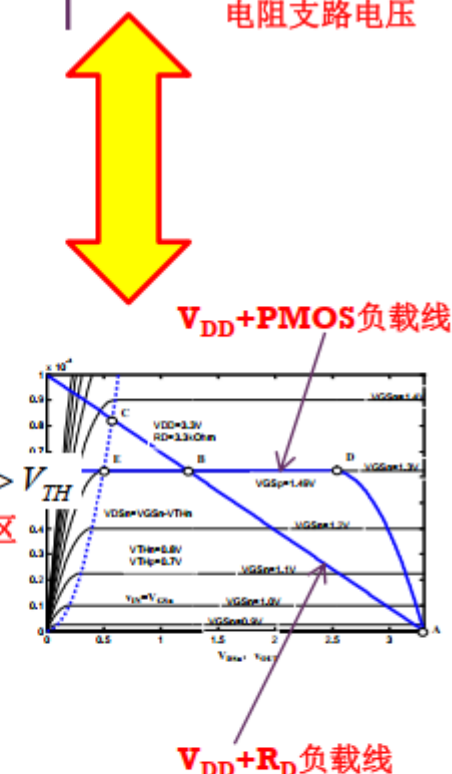
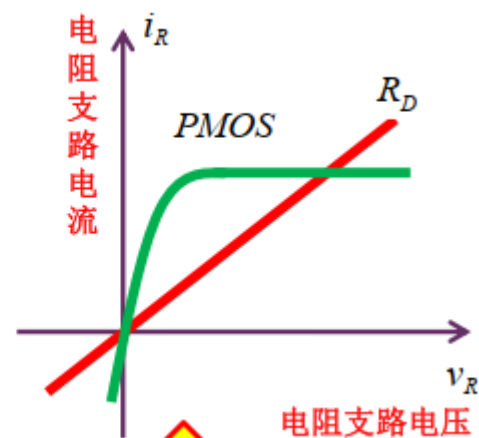
无论线性电阻或非线性电阻（如固定偏置的**PMOS**），只要是单调增电阻（随着支路电流的增加，支路电压是上升的）则可形成反相器功能



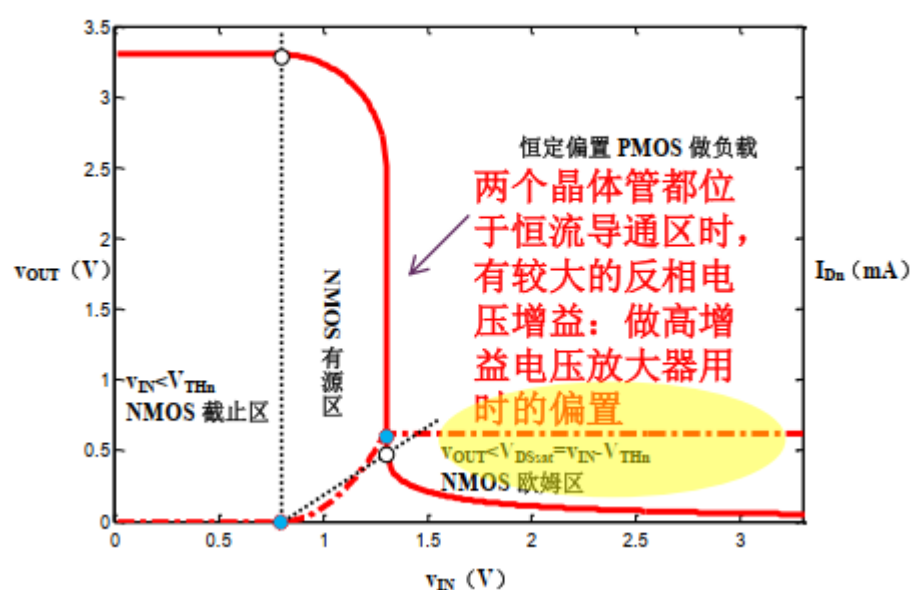
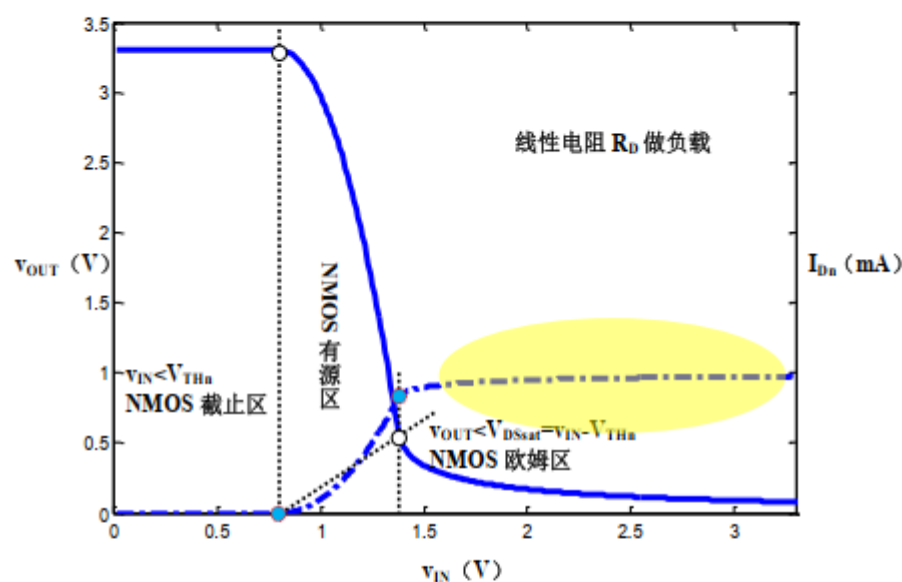
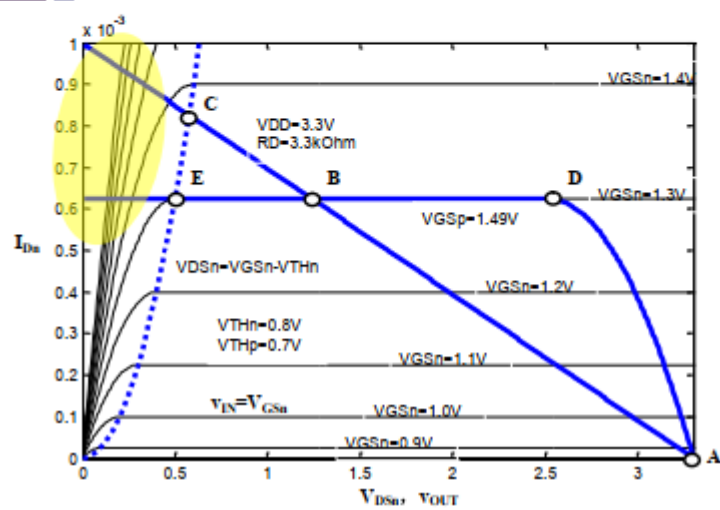
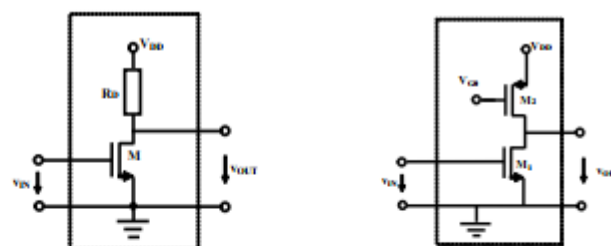
$$V_{GD} = V_{IN} - V_{OUT} = V_{TH}$$

$$V_{IN} = V_{TH}$$

输入-输出转移特性曲线明显分三个区对应**NMOS**的截止区、恒流区和欧姆区



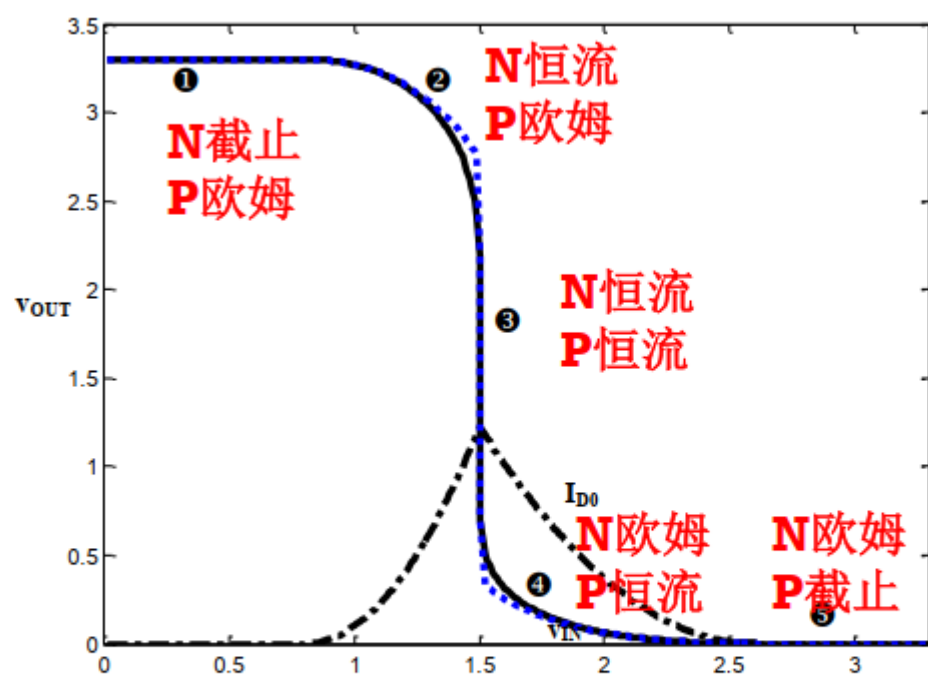
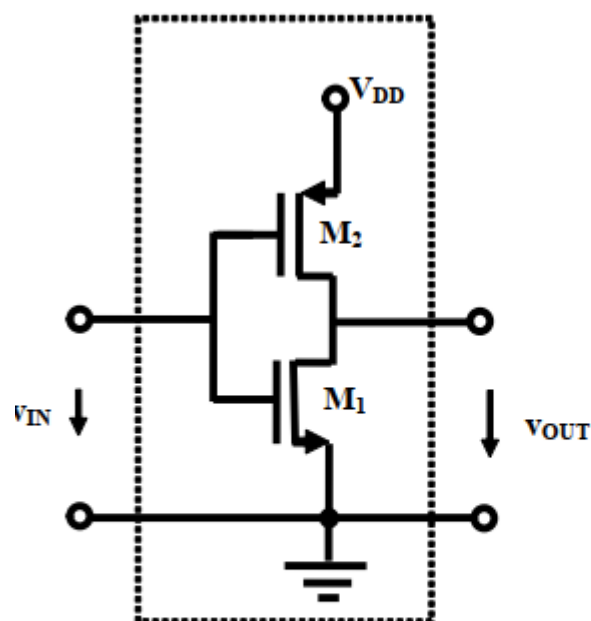
NMOS反相器的缺点



- 1、以**PMOS**为负载，有较大的电压增益（有源负载**active load**）
- 2、**NMOS**反相器做数字非门时，当其位于欧姆导通区时，电流趋于不变且较大，电路有较大的功耗；**PMOS**反相器同理

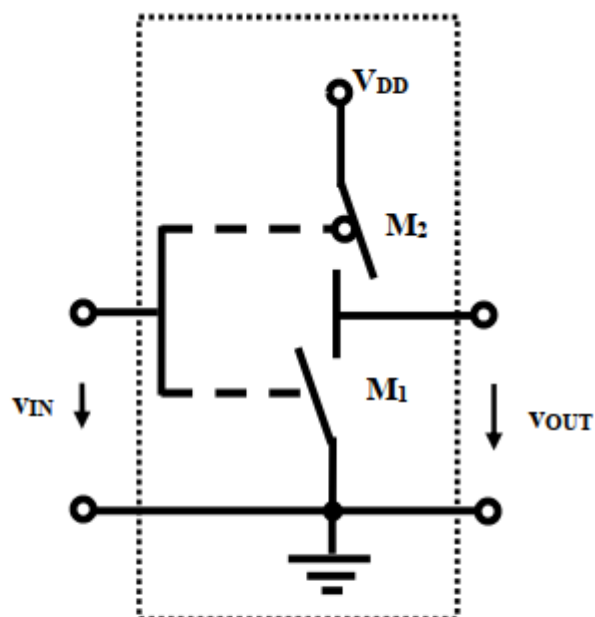
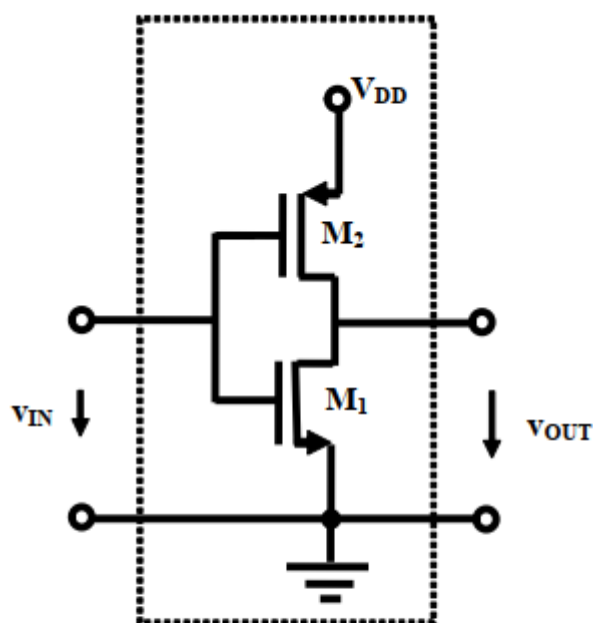
PMOS反相器分析留作作业

所以有CMOS替代NMOS/PMOS反相器



CMOS非门：工作在**①**区和**⑤**区，要么**NMOS**截止，要么**PMOS**截止，均无电流，均无静态功耗

开关模型：



PMOS和**NMOS**开关总是一个开，一个关，静态情况下，不存在电源到地的电流通路，因而静态功耗极低