



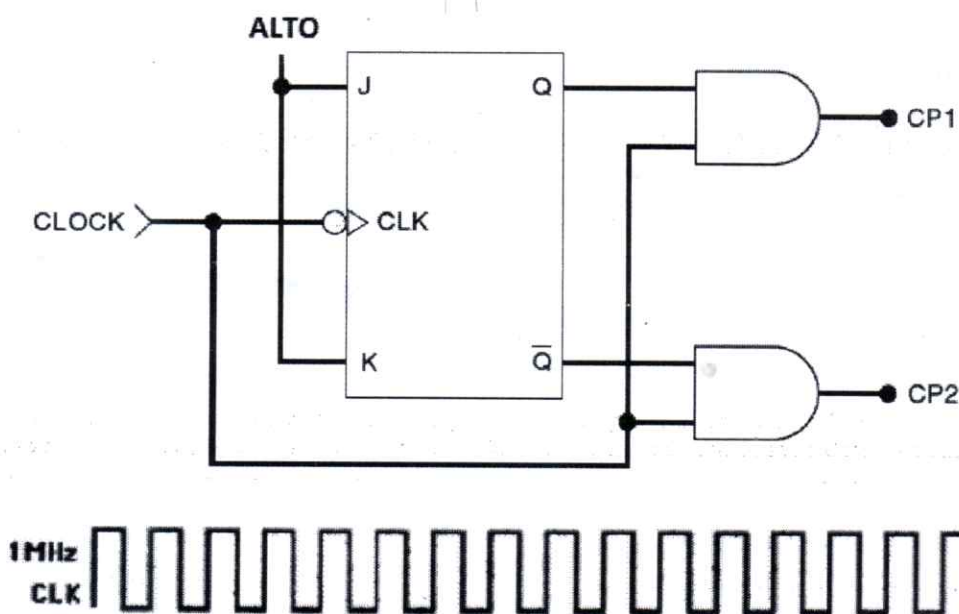
Segunda Avaliação

ALUNO	Guilherme Gomes Tavares		MATRÍCULA	
DISCIPLINA	Fundamentos de Sistemas Digitais		DATA DA PROVA	19/08/2025
PROFESSOR	Rafael Oliveira Vasconcelos		TIPO DE PROVA	Segunda Avaliação
TURMA		CÓDIGO DA TURMA	COMP0416	NOTA
				5,5

ATENÇÃO:

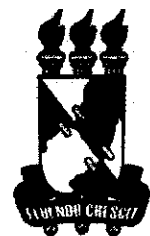
- Será atribuída nota zero ao aluno que devolver sua prova em branco.
- Ao aluno flagrado **utilizando meios ilícitos ou não autorizado pelo professor para responder a avaliação** será atribuída nota zero e, mediante representação do professor, responderá a Procedimento Administrativo Disciplinar, com base no Código de Ética.

- 2,3 1. (vale 3,0) O circuito da figura abaixo tem como função produzir sinais de clock não sobrepostos e de mesma frequência. Desenhe as formas de onda do clock, Q, $\sim Q$, CP1 e CP2 considerando que o sinal clock é uma onda quadrada. Considere ainda que t_{PLH} e t_{PHL} (atraso de propagação) sejam de 20ns para o flip-flop e de 10ns para as portas AND.



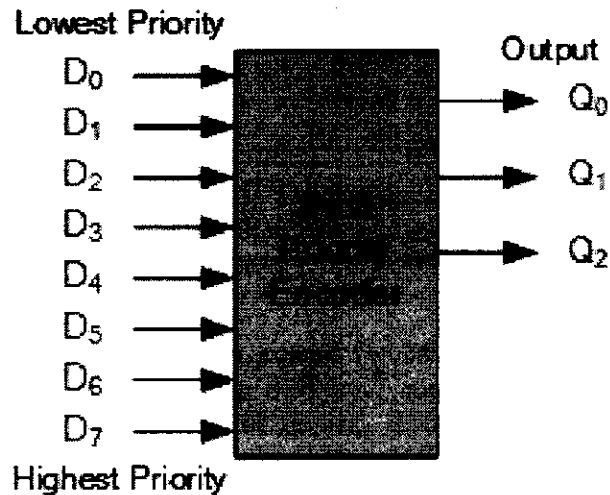
- ✓
✓
✓ 2. (vale 3,0) Um codificador é um circuito lógico combinacional que tem certo número de linhas de entrada, em que somente uma é ativada por vez, e produz um código de saída de N bits, dependendo de qual entrada está ativada. Um codificador digital de n bits contém 2^n linhas de entrada e n linhas de saída.

O **codificador de prioridade (priority encoder)** é um circuito lógico combinacional que contém 2^n linhas de entrada e n linhas de saída e representa a entrada de maior prioridade entre todas as linhas de entrada. A saída do codificador de prioridade corresponde à entrada atualmente ativa que possui a prioridade mais alta. Assim, quando uma entrada com prioridade mais alta estiver presente, todas as outras entradas com prioridade mais baixa serão ignoradas.



Segunda Avaliação

É usado para resolver problemas em codificadores binários, que geram saídas incorretas quando mais de uma linha de entrada está ativa em nível alto (1) ao mesmo tempo, este codificador prioriza cada nível de entrada e aloca o nível de prioridade para cada entrada.



Considerado as informações dadas, e sabendo que a entrada D_7 é a de maior prioridade e D_0 a de menor prioridade, faça o que se pede sobre a construção de um codificador de prioridade:

- (1,0) A tabela verdade do codificador de prioridade;
- (1,0) A expressão que controla o codificador de prioridade;
- (1,0) O circuito (utilizando portas lógicas) que implementa o comportamento do codificador de prioridade.