



Pontifícia Universidade Católica de Minas Gerais

Instituto de Ciências Exatas e Informática
Curso de Ciência da Computação

Professor: Cláudio Dias Campos campos@pucminas.br

ARQUITETURA DE COMPUTADORES I

CRONOGRAMA DAS AULAS (versão preliminar)

Mês	Dia	T	Dia	P	Descrição	OBS.
02						
			01	G00	Preparação para o início de atividades	
	01	A01			Apresentação da disciplina - Introdução	
	02	A02			Sistemas de numeração	
			05	G01	Guia 01	
	08	A03			Representação inteira	
	09	A04			Representação fracionária	
			12	G02	Guia 02	
	15	A05			Complementos	
	16	A06			Álgebra de proposições	
			19	G03	Guia 03	
	22	--			Feriado	
	23	A07			Modelo de computador - Representação de dados	
			26	G04	Guia 04	
03						
	01	A08			Circuitos lógicos combinacionais	
	02	A09			Simplificações de circuitos	
			05	G05	Guia 05	
	08	A10			Simplificações de circuitos	
	09	A11			Simplificações de circuitos	
			12	G06	Guia 06	
	15	A12			Arquitetura de microprocessadores - LU	
	16	A13			Arquitetura de microprocessadores - AU	
			19	G07	Guia 07	
	22	A14			Arquitetura de microprocessadores - ALU	
	23	A15			Circuitos lógicos sequenciais	
			26	G08	Guia 08	
	29	A16			Máquinas de estados finitos - FSM	
	30	A17			Máquinas de estados finitos - Mealy e Moore	
04						
			02	G09	Guia 09	
	05	A18			Máquinas de estados finitos - Autômato de pilha	
	07	--			Feriado	
			09	G10	Guia 10	
	12	A19			Verificação 01 - Circuitos combinacionais	20
	13	A20			Máquinas de estados finitos - Máquina de Turing	
			16	G11	Guia 11	
			18	R01	Recuperação/Refação 01a	(*)
	19	A21			Latches	
	20	A22			Flip-flops	
			23	G12	Guia 12	
			25	T01	Artigo	(*)
	26	A23			Contadores assíncronos	
	27	A24			Contadores síncronos	
			30	G13	Guia 13	

ARQUITETURA DE COMPUTADORES I

CRONOGRAMA DAS AULAS (versão preliminar)

Mês	Dia	T	Dia	P	Descrição	OBS.
05						
				ADA	A programar	(*)
	03	A25			Registradores (RTL)	
	04	A26			Registradores (Deslocamento)	
			07	G14	Guia 14	
	10	A27			Arquitetura de microprocessadores - Modelo	
	11	A28			Arquitetura de microprocessadores - Memória	
			14	G15	Guia 15	
	17	A29			Arquitetura de microprocessadores - Controle	
	18	A30			Arquitetura de microprocessadores - Desvios	
			21	G16	Guia 16	
	24	A31			Arquitetura de microprocessadores - Endereçamento	
	25	A32			Arquitetura de microprocessadores - Funções	
			28	P01	Guia 17	
	31	A33			Arquitetura de microprocessadores - Pilha	
06						
	01	A34			Arquitetura de microprocessadores - Integração	
			04	P01	Projeto 01	
	07	A35			Verificação 02 - Circuitos sequenciais	20
	14	A36			Software básico	
			11	R02	Recuperação/Refação 02a	(*)
	15	A37			Software básico	
					Divulgação de notas de atividades práticas + ADA	40
			18		A programar	
	21	A38			Verificação 03 - Todos os assuntos	20
	22	A39			Revisão	
			25	- -	A programar	
	28	A40			Verificação 04 - Reavaliação - Todos os assuntos	20
	29	A41			a programar	
					Divulgação de notas finais	
		02			Práticas investigativas (extra-classes)	
T		80		40	Totais	100

OBS.:

(*) - Entrega especial.

(ADA*) - A Avaliação de Desempenho Acadêmico será agendada para todas as disciplinas.

ARQUITETURA DE COMPUTADORES I

CRONOGRAMA DAS AULAS (versão preliminar)

AULA	DATA	DISTRIBUIÇÃO DE AULAS DE TEORIA
01	01/02	Apresentação da disciplina - Introdução
02	02/02	Sistemas de numeração
03	08/02	Representação inteira
04	09/02	Representação fracionária
05	15/02	Complementos
06	16/02	Álgebra de proposições
	22/02	Feriado
07	23/02	Modelo de computador - Representações de dados
08	01/03	Circuitos lógicos combinacionais
09	02/03	Simplificações de circuitos (VK-Maps)
10	08/03	Simplificações de circuitos (QM)
11	09/03	Simplificações de circuitos
12	15/03	Arquitetura de microprocessadores - LU
13	16/03	Arquitetura de microprocessadores - AU
14	22/03	Arquitetura de microprocessadores - ALU
15	23/03	Circuitos lógicos sequenciais
16	29/03	Máquinas de Estados Finitos (FSM)
17	30/03	Diagramas de Mealy e Moore
18	05/04	Autômato de pilha
	07/04	Feriado
19	12/04	Verificação de aprendizagem 01
20	13/04	Máquina de Turing
21	19/04	Latches e Flip-flops
22	20/04	Latches e Flip-flops
23	26/04	Contadores assíncronos
24	27/04	Contadores síncronos
25	03/05	Registradores (RTL)
26	04/05	Registradores (Deslocamento)
27	10/05	Arquitetura de microprocessadores - Modelo
28	11/05	Arquitetura de microprocessadores - Memória
29	17/05	Arquitetura de microprocessadores - Controle
30	19/05	Arquitetura de microprocessadores - Desvios
31	24/05	Arquitetura de microprocessadores - Endereçamento
32	25/05	Arquitetura de microprocessadores - Funções
33	31/05	Arquitetura de microprocessadores - Pilha
34	01/06	Arquitetura de microprocessadores - Integração
35	07/06	Verificação de aprendizagem 02
	08/06	Feriado
36	14/06	Software básico
37	15/06	Software básico
38	21/06	Verificação de aprendizagem 03
39	22/06	Revisão
40	28/06	Reavaliação - Verificação de aprendizagem 04
41	29/06	A programar
	02h	Práticas investigativas (extra-classes)
40	80 h-a	Aulas teóricas previstas e prática investigativa

Observações:

A proposta a seguir é passível de modificações, dependentes do aceite e sugestões do Colegiado do Curso e eventualidades. Lançamentos no SGA poderão ser alterados.

As avaliações e atividades práticas acompanharão o desenvolvimento da teoria.

As datas previstas para as avaliações **são provisórias. Não haverá qualquer avaliação, sem prévio anúncio em sala de aula e posterior confirmação.**

Exercícios entregues fora do prazo serão penalizados por um fator de depreciação mínimo de 0.50 semana em atraso, **até o limite de 03 semanas**, após o que **NÃO mais serão aceitos para fins de avaliação** somativa. No último mês letivo, o fator de depreciação será de 0.90, **para qualquer entrega fora do prazo**, independente do atraso.

Ao final de cada mês será providenciada a publicação de valores provisórios acumulados até então, para acompanhamento das atividades já avaliadas.

Proposta provisória para verificações de aprendizagem				
Teoria				pontos
	01	P1	avaliação somativa individual acumulativa	20
		P2	avaliação somativa individual acumulativa	20
		P3	avaliação somativa individual acumulativa	20
Subtotal			P1(20) + P2(20) + P3(20)	60
Prática				
	15	P4	atividades práticas semanais (15 no mínimo) e	20
		P5	outras atividades semanais, projetos e artigo	15
			Avaliação de Desempenho Acadêmico (ADA=05)	05
Subtotal			(P1+P2+P3)+(P4+P5)	100
		P6	reavaliação (repositiva/substitutiva, se necessária)	20
Subtotal		P7	P7=substituir(P6, menor(P1,P2,P3,P4,P5))	100
Total			(P6 P7)	100 pontos

As avaliações somativas e individuais serão aplicadas de forma incremental: parte menor do conteúdo já avaliado será revista, e a maior parte será do conteúdo mais recente.

A Avaliação de Desempenho Acadêmica (ADA) será aplicada em data e na forma indicada a ser definida, oportunamente, pela Coordenação de Curso. Os valores obtidos nessas avaliações serão incorporados em até 05 pontos.

A reavaliação poderá incluir o reaproveitamento parcial de valores obtidos anteriormente. Todos os pontos reunidos nessa etapa terão caráter substitutivo, independentemente do valor final ser superior ou inferior ao já obtido. O reaproveitamento de avaliações sobre atividades práticas, terão prioridade sobre outras formas de avaliação.

Em caso de perda de alguma avaliação (**e apenas nas condições previstas no Manual do Aluno**), comunicar imediatamente ao professor, e apresentar petição justificada; se aprovada, agendar a reposição (no prazo de uma semana, se possível). **Em qualquer outra situação, a avaliação correspondente terá valor igual a zero** e a reposição de pontos somente poderá ser obtida mediante o processo de reavaliação descrito acima.