Organización de las Computadoras

2023

Temario

- 1- Introducción
- 2- Un camino Posible (didáctico)
- 3- Tarea Implementación

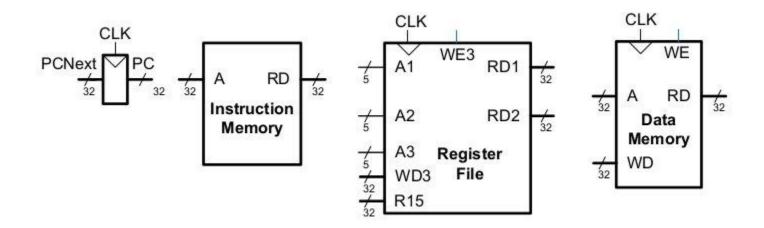
1- Introducción

Continuando con el desarrollo del procesador RV32I monociclo Los pasos a seguir serán:

- Construcción del camino de datos
- Construcción de la unidad de control

2- Un camino posible - El camino de datos

Ya tenemos los componentes que mantienen el estado del sistema: Contador de programa, Memoria de instrucciones, Banco de registros y Memoria de datos.

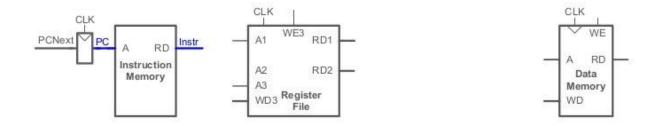


Mediante una instrucción de carga (lw) de tipo I, vamos a recrear las etapas del ciclo de ejecución. comenzando por la búsqueda de la instrucción (fetch).

	31	30	2	9	28	27	2	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
							im	nm	[1	1:0]						rs1			fu	ınc	t3		7	rd					Op	Co	de		
5								2000	12								5				3				5						7			

N° Bits

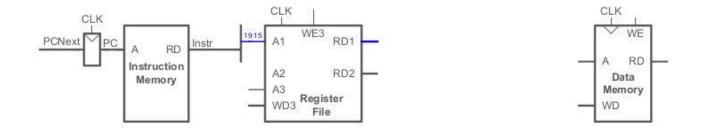
En esta instrucción tenemos los siguientes campos: Opcode y Funct3 (en rojo) qué van a la unidad de control. Los registros involucrados rs1 y rd (en azul). Y el campo inmediato (en lila).

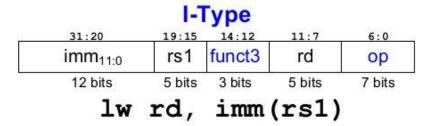


La búsqueda consiste en unir el contador de programa con la memoria de instrucciones.

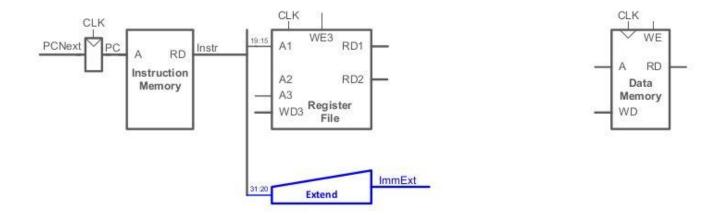
El paso siguiente es la decodificación.

1- En primer lugar leemos el registro fuente 1

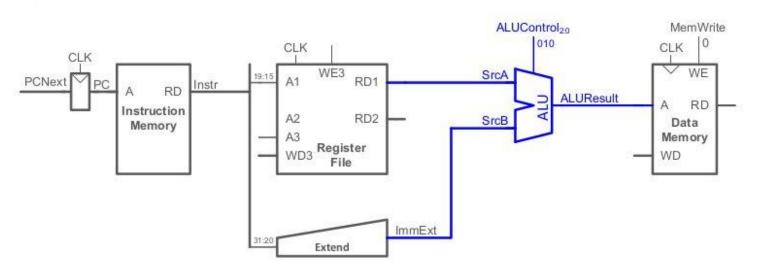




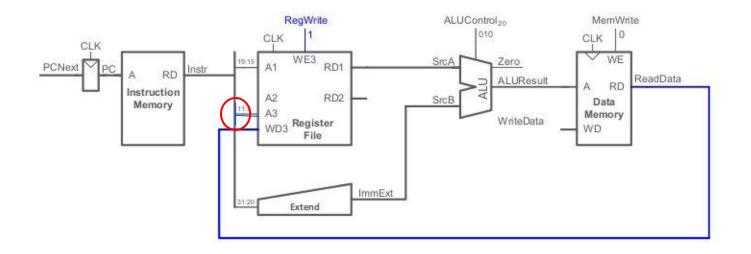
2- En segundo lugar calculamos el campo inmediato



3- Ahora, que contamos con los datos, podemos ejecutar.

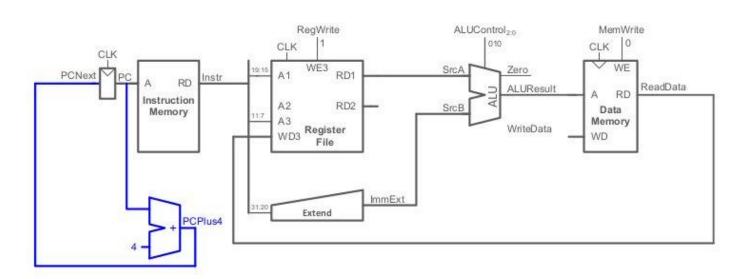


4- Por último realizamos la escritura posterior.



2- Un camino posible - Incrementar PC

5bis -Solo nos resta buscar la próxima instrucción



Preguntas ?

Mediante una instrucción de almacenamiento (sw) de tipo S, vamos a recrear las etapas del ciclo de ejecución. comenzando por la búsqueda de la instrucción (fetch).

	31 30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		imi	n [1	1:5]			1	rs2	П				rs1			fu	inc	t3	2	imr	n [4	4:0]				Op	Со	de		
N° Bits			7						5					5				3				5						7			-

En esta instrucción tenemos los siguientes campos:

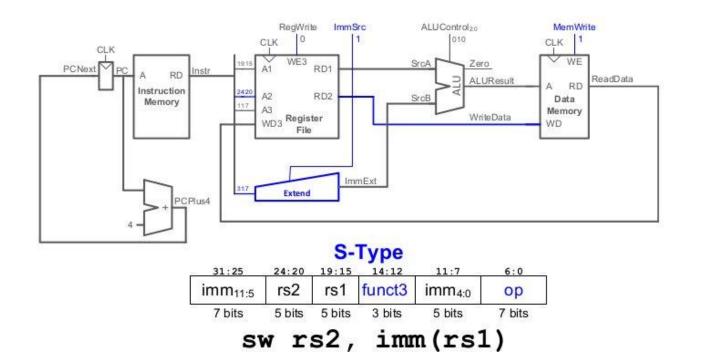
Opcode y Funct3 (en rojo) qué van a la unidad de control.

Los registros involucrados rs1 y rs2 (en azul).

Y el campo inmediato dividido [11:5] y [4:0] (en lila).

2.2- Un camino posible - Instrucción tipo S - Sw

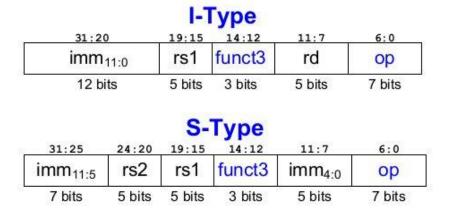
Continuando sobre lo que tenemos, agregaremos el camino para la instrucción Sw.



2.2- Un camino posible - La extensión de signo

Algo para tomar en cuenta son los distintos tipos de registros inmediatos y su diferente tratamiento. Por ahora tenemos estos.

ImmSrc	ImmExt	Instruction Type
0	{{20{instr[31]}}, instr[31:20]}	I-Type
1	{{20{instr[31]}}, instr[31:25], instr[11:7]}	S-Type



Preguntas ?

2.3- Un camino posible (Instrucción Tipo R)

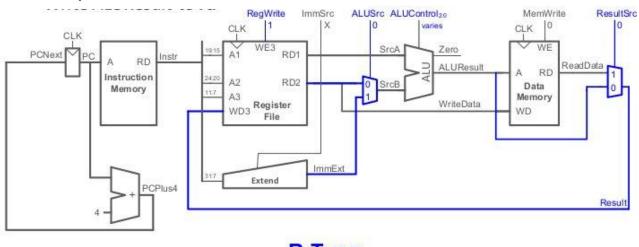
Manteniendo lo que tenemos hasta aquí, continuamos con el camino para una instrucción de tipo R.

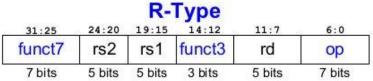
	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
			fı	unc	t7		8-8			rs2		7. S			rs1			fu	inc	t3			rd			- 38		Op	Co	de		
N° Bits				7			-8			5					5		- 0.		3				5		- 6				7			

Aquí se usan los tres registros del banco de registros.

2.3- Un camino posible - Instrucción tipo R

Básicamente tenemos todo, sin embargo debemos evitar los cortocircuitos. Para eso usamos multiplexores.





add rd, rs1, rs2

Preguntas ?

Mediante una instrucción condicional (beq) de tipo B, vamos a recrear las etapas del ciclo de ejecución. comenzando por la búsqueda de la instrucción (fetch).

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		10	im	m	10	5]				rs2					rs1	10		fı	inc	t3	in	nm	[4:	1]				Op	Со	de		
N° Bits	1	1		6	5					5					5		- 10		3			4	1		1	/			7			
	S7 %	im	m [12]				505					(X)				200				COS .			- 0	n - 22	im	m [11]				5.

En esta instrucción tenemos los siguientes campos:

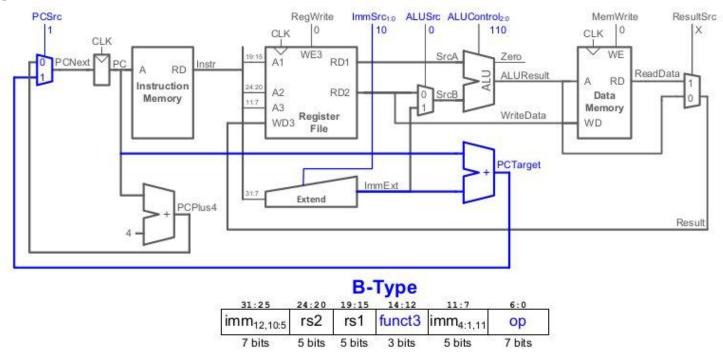
Opcode y Funct3 (en rojo) qué van a la unidad de control.

Los registros involucrados rs1 y rs2 (en azul).

Y el campo inmediato **dividido** [12],[11],[10:5] y [4:1] (en lila).

2.4- Un camino posible - Instrucción tipo B

¿Qué hace Branch? Compara y si son iguales bifurca. ¿A donde? A la dirección de label.

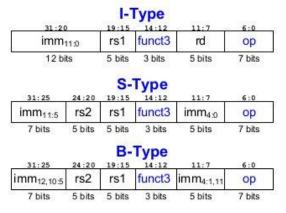


beg rs1, rs2, Label

2.4- Un camino posible - Instrucción tipo B

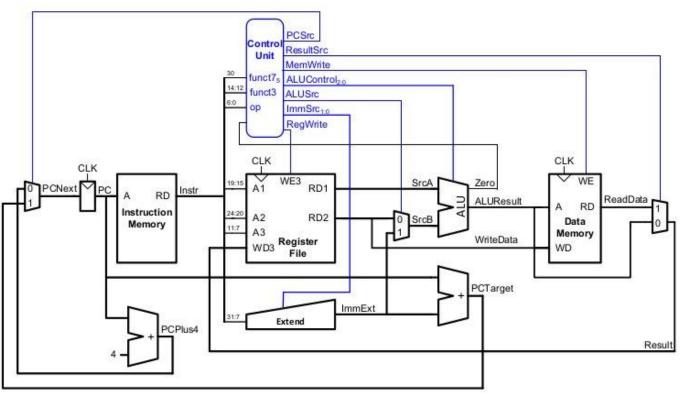
Y seguimos con los campos Inmediatos...

ImmSrc _{1:0}	ImmExt	Instruction Type
00	{{20{instr[31]}}, instr[31:20]}	I-Type
01	{{20{instr[31]}}, instr[31:25], instr[11:7]}	S-Type
10	{{19{instr[31]}}, instr[31], instr[7], instr[30:25], instr[11:8], 1'b0}	B-Type



Preguntas?

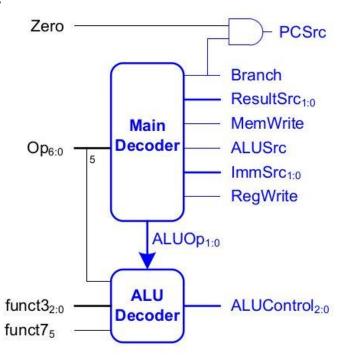
3- Control - La Unidad de Control



Algo tenía que controlar todo esto...

3- Control - Unidad de Control

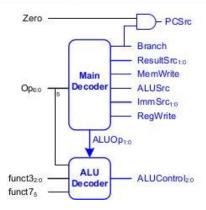
Un poco más en detalle.



3- Control - Unidad de Control

¿Cómo se construye? Mediante tabla de verdad.

op	Instruct	RegWrite	ImmSrc	ALUSre	MemWrite	ResultSrc	Branch	ALUOp
3	1w	1	00	1	0	1	0	00
35	sw	0	01	1	1	X	0	00
51	R-type	1	XX	0	0	0	0	10
99	beq	0	10	0	0	X	1	01



Preguntas?

5- Tarea

Los animo a recrear el RV32I monociclo con los componentes ya diseñados.

Gracias!