# Computer Architecture Lab1 Report

PB18111699 魏钊

1. **描述执行一条 XOR 指令的过程（数据通路、控制信号等）。**

控制信号：RegRead有效，AluSrc1选通寄存器，AluSrc2也选通寄存器，AluContrl输出XOR信号，MemToReg选通Result,RegWirte有效，其余信号无效。

数据通路：首先得到RD1和RD2的值，进去EX段经过ALU的计算，再经过MEM段和WB段选择器的选择写回寄存器。

1. **描述执行一条 BEQ 指令的过程·（数据通路、控制信号等）。**

控制信号：BranchType输出BEQ信号，RegRead有效，AluSrc1D选通寄存器，AluSrc2D也选通寄存器，ImmType为B立即数，根据rs1==rs2比较结果，决定是否跳转。

数据通路：首先在ID段得到RD1和RD2的值和PCE+Imm的值，将比较结果输入到EX段，EX段比较rs1和rs2的值，根据比较结果，决定是否改变NPC。

1. **描述执行一条 LHU 指令的过程（数据通路、控制信号等）。**

控制信号：RegRead有效，AluSrc1选通寄存器，AluSrc2选立即数，ImmType为I类立即数，AluContrl输出加信号，MemToReg选通Data,RegWirte有效,其他信号无效。

数据通路：首先在ID段得到RD1并扩展立即数，在EX段经ALU计算，算出地址，在MEM段读出数据，在WB段经过相关处理写回Reg。

1. **如果要实现 CSR 指令（csrrw，csrrs，csrrc，csrrwi，csrrsi，csrrci），设计图中还需要增 加什么部件和数据通路？给出详细说明。**

IF:无

ID：完善立即数扩展模块，加入 CSR 扩展的格式支持；添加 CSR 寄存器文件；控制单元需要额外生成 CSR 读写使能信号；将符号扩展后的 CSR送入 ID/EX 段寄存器

EX：在AluSrc2数据选择器处加入 CSR

MEM：无

写回通用寄存器和 CSR

1. **Verilog 如何实现立即数的扩展？**

有五类立即数。

•I-Type: sext(inst[31 : 20])

•S-Type: sext(inst[31 : 25]||inst[11 : 7])

•B-Type: sext(inst[31]||inst[7]||inst[30 : 25]||inst[11 : 8])

•U-Type: sext(inst[31 : 12] << 12)

•J-Type: sext(inst[31 : 12])

1. **如何实现 Data Memory 的非字对齐的 Load 和 Store？**

在 cache 内部使用字节交叉编址，按照地址 mod4 的余数将不同的字节映射到 4 个不同的存储体，根据 load 和 store 指令格式，选择相应的存储体进行存储。

1. **ALU 模块中，默认 wire 变量是有符号数还是无符号数？**

无符号。

1. **简述BranchE信号的作用。**

分支跳转使能，决定是否跳转，若有效NPC Generator将修改NPC为BrT,也作为冒险单元的一个输入信号，

1. **NPC Generator 中对于不同跳转 target 的选择有没有优先级？**

branch, Jalr > Jal (EX 段指令优先，因为不考虑乱序的情况下， EX 段指令靠前)

1. **Harzard 模块中，有哪几类冲突需要插入气泡，分别使流水线停顿几个周期？**

• Load-Use 型,停顿1个周期

• 分支和跳转，停顿2个周期

1. **Harzard 模块中采用静态分支预测器，即默认不跳转，遇到 branch 指令时，如何控制 flush 和 stall 信 号？**

• branch ID

• branch IF 下一条指令 IF

• branch EX 下一条指令 ID，下下条指令 IF，此时 branch 是否跳转已经确定，若不跳转则不需要 flush 和 stall；否则 Flush IF/ID 和 ID/EX.

1. **0 号寄存器值始终为 0，是否会对 forward 的处理产生影响？**

需要在实现转发控制信号的时候对源寄存器是 x0 的情况进行特殊判断（组成原理课本有提及），当某条运算指令写的是 x0 寄存器时，不能对后续指令转发运算结果，而是需要转发 0。