

Polytech Entertainment System

Ludovic Clolot - Dorian Reynier

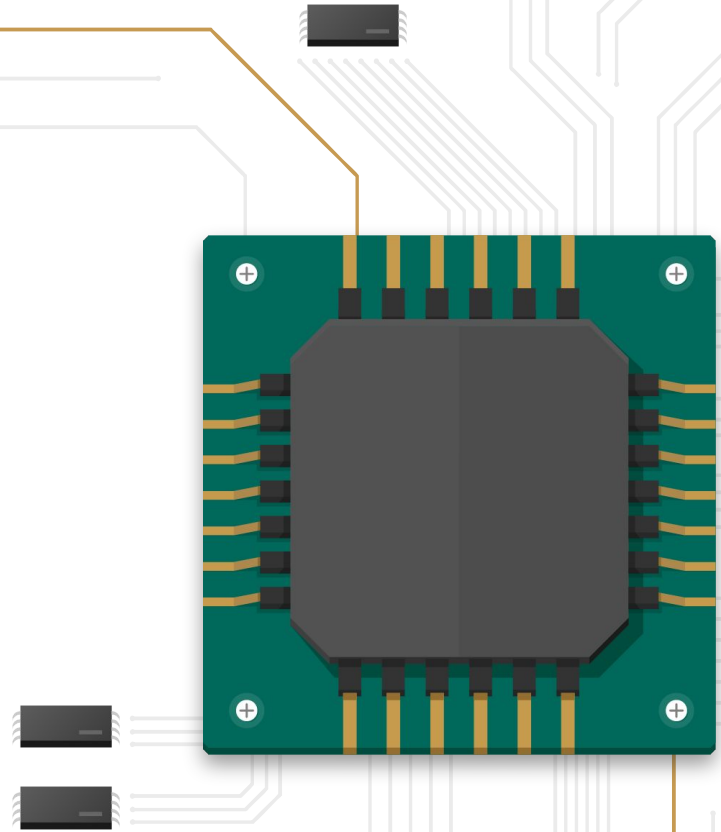


Table des matières

01

Presentation du
projet

02

Emulateur

03

Modélisation

04

Lecture des
données et sortie
vidéo

05

Manettes

06

Problèmes et
limites



01 Présentation du projet

La Nintendo Entertainment System

- Nes est une console de nintendo sortie en 1987.
- Conception : 6ans
- Coût total : 7 million de dollars.



Le directeur de Nintendo 1949-2002
Hiroshi Yamauchi



L'ingénieur électronicien, responsable du
développement Masayuki Uemura

Notre projet

- Support Arduino due -> STM32 nucleo
- Connections sans fil manette-console
- Manettes sur batterie
- Connectiques modernes (USB-C)
- Lecteur de cartouche
- Sortie VGA
- Mini écran

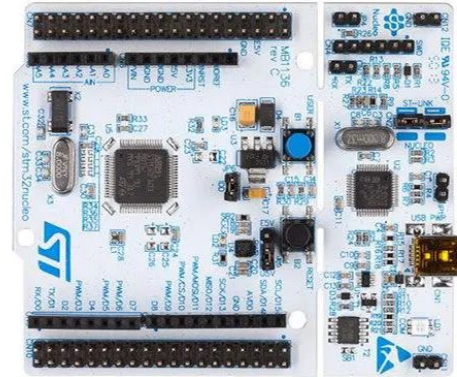
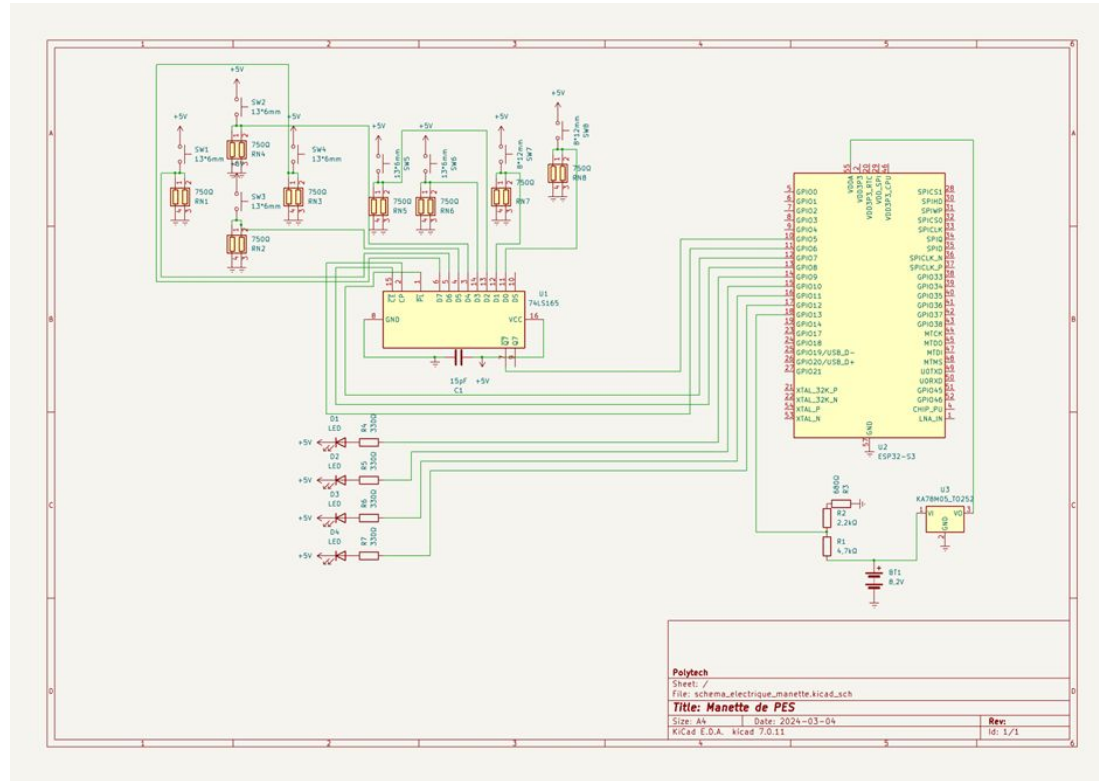
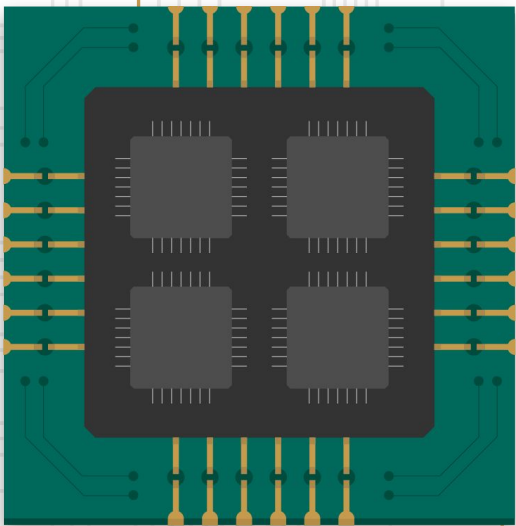


Schéma électrique de la manette





02 Emulateur

Développement de l'émulateur



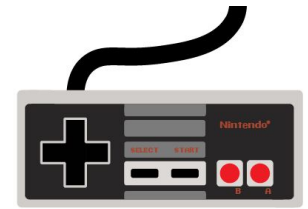
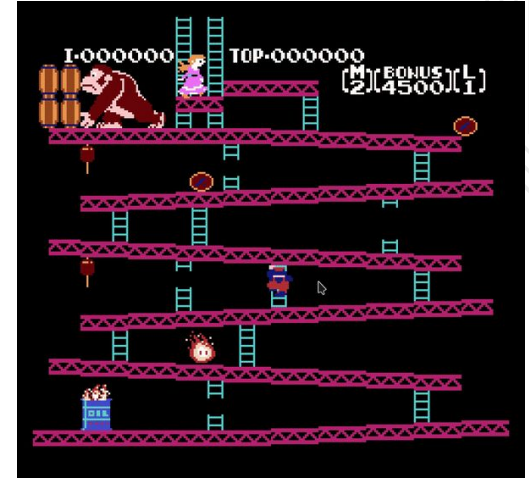
MOS Technology 6502



Nintendo, Ricoh RP2C02



Nintendo, Ricoh 2A03



Périphériques

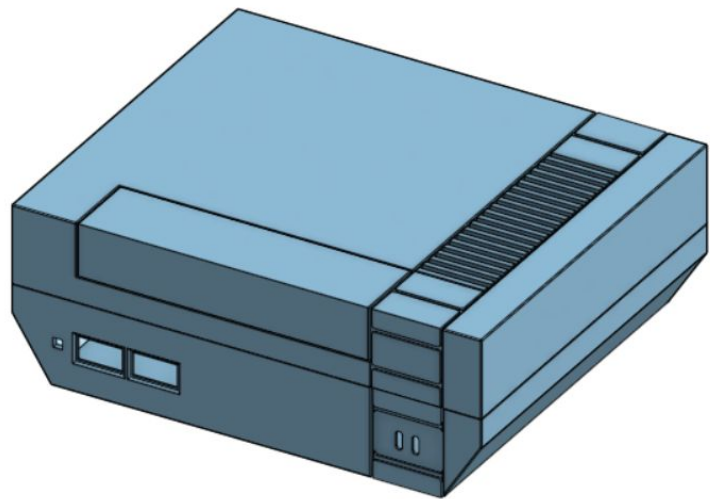
Assembleur 6502



Executable ARM



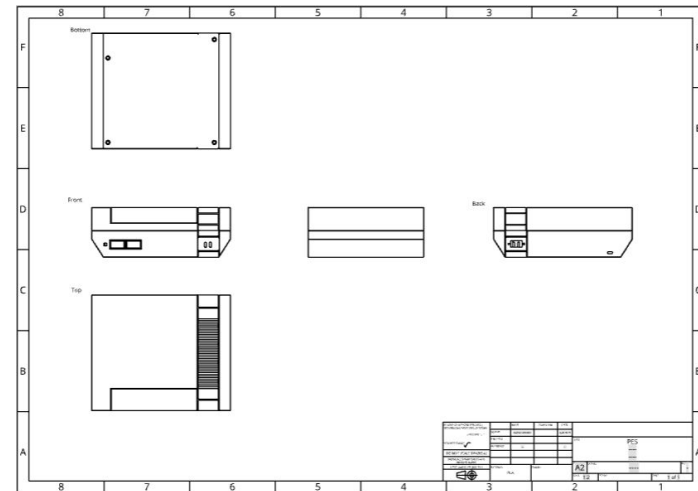
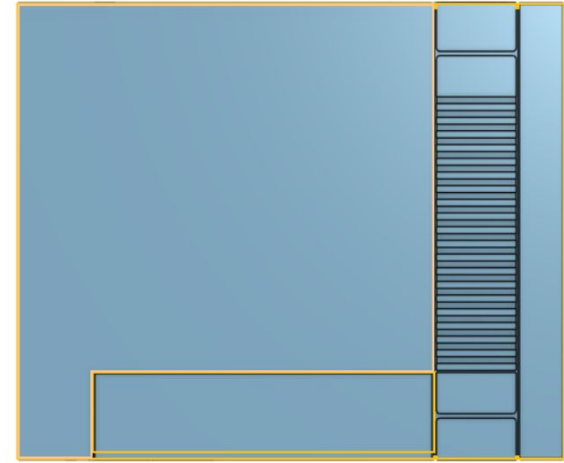
HI	LO-NIBBLE															
	-0	-1	-2	-3	-4	-5	-6	-7	-8	-9	-A	-B	-C	-D	-E	-F
0-	BRK impl	ORA X,ind				ORA zpg	ASL zpg		PHP impl	ORA #	ASL A			ORA abs	ASL abs	
1-	BPL rel	ORA ind,Y				ORA zpg,X	ASL zpg,X		CLC impl	ORA abs,Y				ORA abs,X	ASL abs,X	
2-	JSR abs	AND X,ind			BIT zpg	AND zpg	ROL zpg		PLP impl	AND #	ROL A		BIT abs	AND abs	ROL abs	
3-	BMI rel	AND ind,Y				AND zpg,X	ROL zpg,X		SEC impl	AND abs,Y				AND abs,X	ROL abs,X	
4-	RTI impl	EOR X,ind				EOR zpg	LSR zpg		PHA impl	EOR #	LSR A		JMP abs	EOR abs	LSR abs	
5-	EVC rel	EOR ind,Y				EOR zpg,X	LSR zpg,X		CLI impl	EOR abs,Y				EOR abs,X	LSR abs,X	
6-	RTS impl	ADC X,ind				ADC zpg	ROR zpg		PLA impl	ADC #	ROR A		JMP ind	ADC abs	ROR abs	
7-	BVS rel	ADC ind,Y				ADC zpg,X	ROR zpg,X		SEI impl	ADC abs,Y				ADC abs,X	ROR abs,X	
8-		STA X,ind			STY zpg	STA zpg	STX zpg		DEY impl		TXA impl		STY abs	STA abs	STX abs	
9-	BCC rel	STA ind,Y			STY zpg,X	STA zpg,X	STX zpg,Y		TYA impl	STA abs,Y	TXS impl			STA abs,X		
A-	LDY #	LDA X,ind	LDX #		LDY zpg	LDA zpg	LDX zpg		TAY impl	LDA #	TAX impl		LDY abs	LDA abs	LDX abs	
B-	BCS rel	LDA ind,Y			LDY zpg,X	LDA zpg,X	LDX zpg,Y		CLV impl	LDA abs,Y	TSX impl		LDY abs,X	LDA abs,X	LDX abs,Y	
C-	CPY #	CMP X,ind			CPY zpg	CMP zpg	DEC zpg		INY impl	CMP #	DEX impl		CPY abs	CMP abs	DEC abs	
D-	BNE rel	CMP ind,Y				CMP zpg,X	DEC zpg,X		CLD impl	CMP abs,Y				CMP abs,X	DEC abs,X	
E-	CPX #	SBC X,ind			CPX zpg	SBC zpg	INC zpg		INX impl	SBC #	NOP impl		CPX abs	SBC abs	INC abs	
F-	BEQ rel	SBC ind,Y				SBC zpg,X	INC zpg,X		SED impl	SBC abs,Y				SBC abs,X	INC abs,X	



03 Modélisation

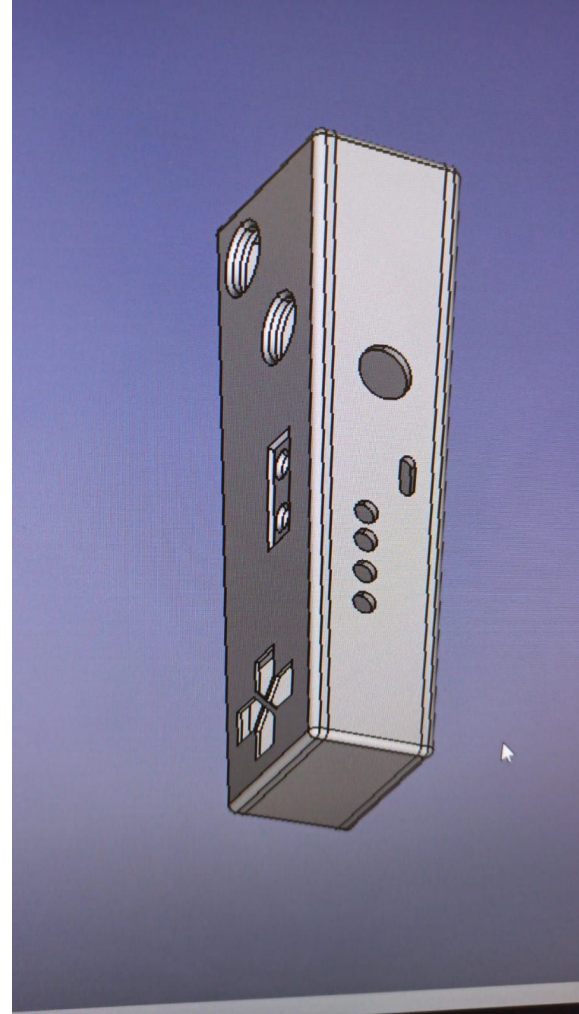
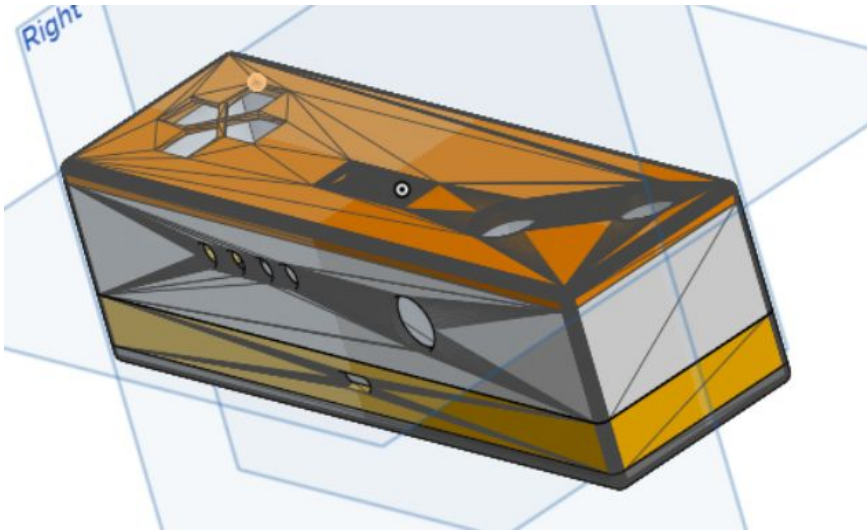
Dessin 3D

Dessin du boîtier sur on shape



Dessin 3D

Dessin des manettes sur on shape





04

Lecture des données et sortie vidéo

Lecture des données



Connecteur cartouche 72 pins

```

Reading data at address : 0xA58D
Result : 000000a9
Reading data at address : 0x854F
Result : 00000004
Reading data at address : 0x8000
Result : 00000020
Reading data at address : 0xFFFF
Result : 000000ff
Reading data at address : 0xABCD
Result : 0000000a
Reading data at address : |
    
```

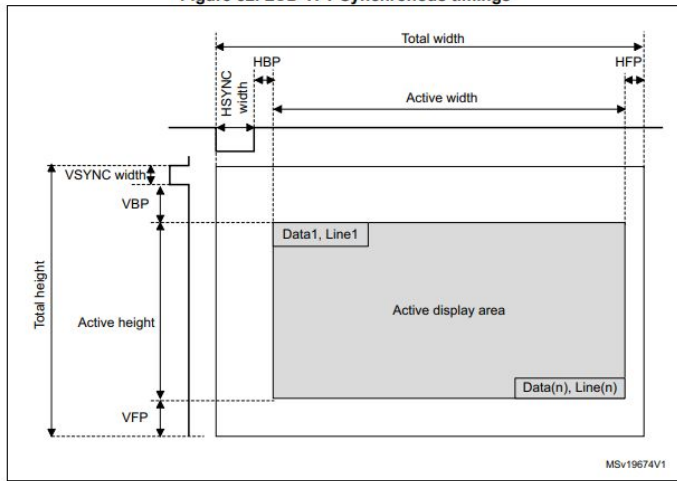
Test de fonctionnement en ligne de commande

(front/top)			(back/bottom)
NES	Cart		NES
+5V --	36	72	-- GND
CIC toMB <-	35	71	<- CIC CLK
CIC toPak ->	34	70	<- CIC +RST
PPU D3 <>	33	69	<> PPU D4
PPU D2 <>	32	68	<> PPU D5
PPU D1 <>	31	67	<> PPU D6
PPU D0 <>	30	66	<> PPU D7
PPU A0 ->	29	65	<- PPU A13
PPU A1 ->	28	64	<- PPU A12
PPU A2 ->	27	63	<- PPU A10
PPU A3 ->	26	62	<- PPU A11
PPU A4 ->	25	61	<- PPU A9
PPU A5 ->	24	60	<- PPU A8
PPU A6 ->	23	59	<- PPU A7
CIRAM A10 <-	22	58	<- PPU /A13
PPU /RD ->	21	57	-> CIRAM /CE
EXP 4	20	56	<- PPU /wR
EXP 3	19	55	EXP 5
EXP 2	18	54	EXP 6
EXP 1	17	53	EXP 7
EXP 0	16	52	EXP 8
/IRQ <-	15	51	EXP 9
CPU R/W ->	14	50	<- /ROMSEL (/A15 + /M2)
CPU A0 ->	13	49	<> CPU D0
CPU A1 ->	12	48	<> CPU D1
CPU A2 ->	11	47	<> CPU D2
CPU A3 ->	10	46	<> CPU D3
CPU A4 ->	09	45	<> CPU D4
CPU A5 ->	08	44	<> CPU D5
CPU A6 ->	07	43	<> CPU D6
CPU A7 ->	06	42	<> CPU D7
CPU A8 ->	05	41	<- CPU A14
CPU A9 ->	04	40	<- CPU A13
CPU A10 ->	03	39	<- CPU A12
CPU A11 ->	02	38	<- M2
GND --	01	37	<- SYSTEM CLK

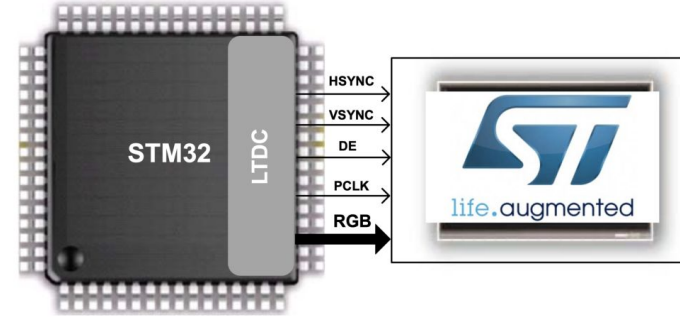


Module MicroSD SDIO

Figure 82. LCD-TFT Synchronous timings



Sortie vidéo



VGA Signal 640 x 480 @ 60 Hz Industry standard timing

General timing

Screen refresh rate	60 Hz
Vertical refresh	31.46875 kHz
Pixel freq.	25.175 MHz

Horizontal timing (line)

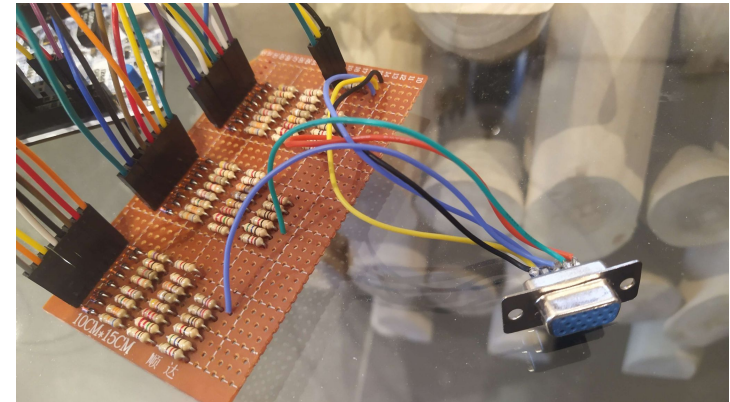
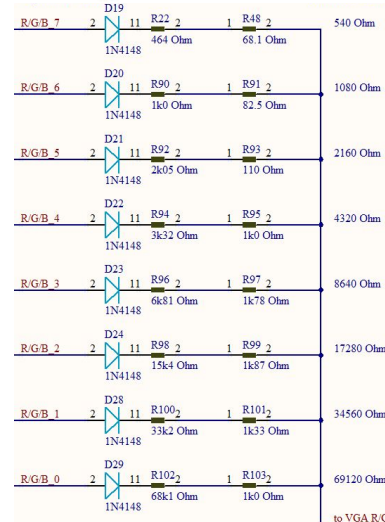
Polarity of horizontal sync pulse is negative.

Scanline part	Pixels	Time [µs]
Visible area	640	25.422045680238
Front porch	16	0.63555114200596
Sync pulse	96	3.8133068520357
Back porch	48	1.9066534260179
Whole line	800	31.777557100298

Vertical timing (frame)

Polarity of vertical sync pulse is negative.

Frame part	Lines	Time [ms]
Visible area	480	15.253227408143
Front porch	10	0.31777557100298
Sync pulse	2	0.063555114200596
Back porch	33	1.0486593843098
Whole frame	525	16.683217477656



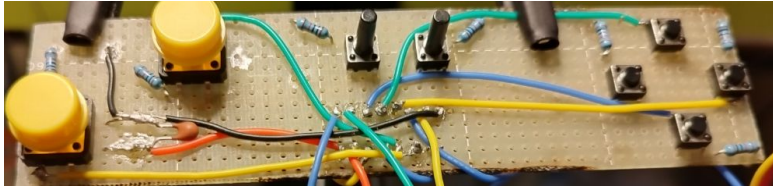
Adaptateur LTDC <-> VGA



05 Manettes

Manettes

PCB



Batteries

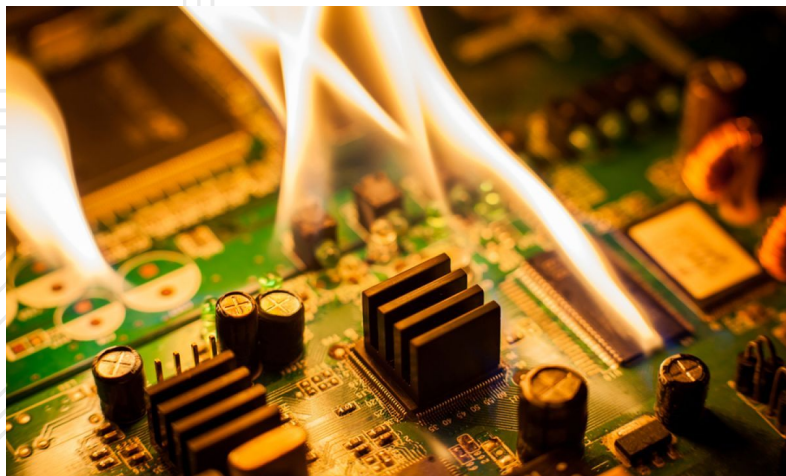


Sans fil (bluetooth)



Niveau de batterie





06 Problèmes et limites

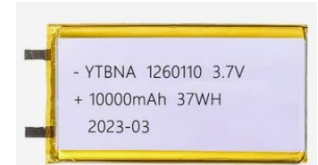
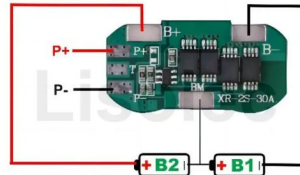
Problèmes lié aux composants

- La pcb ne marchait pas (problème toujours inconnu car pcb recommencé trois fois et le shift register a cessé de fonctionner entre temps.
- Bouton neuf non fonctionnel
- Problème de connection Bluetooth
- Cartes ESP32 non signé et sans carte adaptée ans l'IDE...

Problèmes d'approvisionnement

Les composants mettant beaucoup de temps a arrivé, des concession ont étaient faites:

- Trop grosses batteries des 18650 au lieu de batteries lithium plates
- Pas de carte de charge 2s...



Support Inconnu

Il a fallu apprendre le fonctionnement des microprocesseurs stm32 sur le tas, des fausses pistes nous ont fait perdre beaucoup de temps



Limitations techniques

La carte STM32 Nucleo-144 ne possède pas toutes les fonctionnalités nécessaires à l'aboutissement du projet, de plus, l'utilisation de méthodes non conventionnelles comme le détournement de certains contrôleurs (comme LTDC) nous a confrontés à des problèmes inconnus

Absences de librairies

Abandon de l'Arduino IDE par soucis techniques, nécessité de développer nos propres librairies et drivers avec comme seul support la documentation de ST

6.3.1 RCC clock control register (RCC_CR)

Address offset: 0x00

Reset value: 0x0000 XX83 where X is undefined.

Access: no wait state, word, half-word and byte access

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved		PLLSAI RDY	PLLSAI ON	PLLI2S RDY	PLLI2S ON	PLLRD Y	PLLON	Reserved				CSS ON	HSE BYP	HSE RDY	HSE ON
		r	r/w	r	r/w	r	r/w					r/w	r/w	r	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HSICAL[7:0]								HSITRIM[4:0]					Res.	HSI RDY	HSION
r	r	r	r	r	r	r	r	r/w	r/w	r/w	r/w	r/w		r	r/w

Conclusion

- Malgré tout les problèmes et le manque de temps due à la deadline, ce fut super experience.
- Le projet est finie dans le cadre du cours mais nous continuerons à l'améliorer (conception d'une vraie PCB sur logiciel de conception de circuit imprimé, amélioration de la sortie vidéo, ajout d'une sortie de son...)

