

Diseño de circuito combinatorio mediante el uso de un sensor ultrasónico, actuador y visualizador

Ludwin Ramos Briceño *Ingeniería en Computadores, Instituto Tecnológico de Costa Rica*

Cartago, Costa Rica

Email: lujorabri@estudiantec.cr

Resumen—Palabras clave: Arduino, Sensor, actuador, visualizador, Karnaugh, Booleanas.

I. INTRODUCCIÓN

Dentro del diseño digital se encuentra la lógica combinatoria, el cual no es más que una manera de diseñar un circuito digital, que se caracteriza porque las salidas solo dependen de los valores de las entradas, combinando estos para determinar una salida. Estos circuitos digitales no tienen memoria o no dependen de un valor o respuesta anterior, puede ocurrir que una salida de un circuito sea la misma que otro diferente, a su vez se caracterizan porque su funcionalidad puede ser especificada, descrita mediante una tabla de verdad, o mediante una ecuación Booleana. [1].

La **Figura 1** muestra el digrama de bloques del sistema a implementar, el cual se conforma de cuatro principales etapas. El arduino, que tendrá como función convertir la señal de analógica a digital proveniente del sensor ultrasónico. El circuito combinatorio, estará conformado a su vez por dos diferentes partes: un encodificador y un decodificador. El encodificador tomará 3 bits en código Gray provenientes del arduino y tendrá como salida 3 bits en código binario en exceso 3 circular. El decodificador por su parte se encargará de habilitar un actuador en dos rangos diferentes del código Gray (más adelante serán especificados estos rangos). Un desacople y un accionador, que tienen como función desacoplar electricamente el sistema y a su vez será un elemento de potencia respectivamente, estos dos conformarán un actuador. Por último, se tendrá dos visualizadores en diferentes partes del sistema, que permitirá mostrar un resultado al usuario, uno ubicado en el arduino que mostrará un valor decimal correspondiente al número binario que se retroalimenta del circuito combinatorio al arduino (dado por el encodificador) y un segundo de igual forma que representará el número binario proveniente del circuito combinatorio por medio de leds.

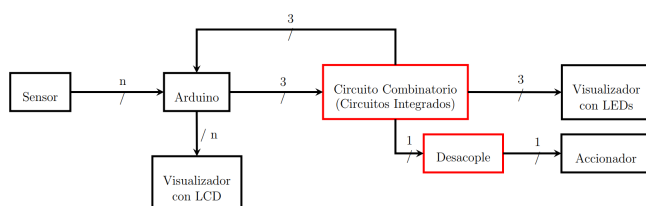


Figura 1: Diagrama de bloques del sistema.

Para este trabajo el circuito combinatorio es creado mediante el uso de circuitos integrados de compuertas lógicas, donde se está utilizando la tecnología de la familia TTL. En este caso el uso de una sola familia de circuitos integrados es de considerar, ya que el tiempo de respuesta o salida pueden llegar a variar para dichos circuitos, lo que podría tener impacto en el resultado final en caso de combinar las dos familias. Esto debido a que la familia TTL implementa transistores en su interior BJT, mientras que la familia CMOS utiliza transistores MOSFET, que tiene como principal diferencia el uso del efecto de campo, teniendo una velocidad de conmutación mayor que los BJT, lo que podría conllevar a resultados inesperados si se combinaran.

Por otra parte, los actuadores son elementos o circuitos que reciben una señal eléctrica o digital, para efectuar una acción en concreto; es decir, que depende de la señal de entrada para ejecutar cierta tarea, accionar o intervenir en el proceso aportando la energía necesaria al sistema para modificar su estado o el valor de la magnitud física a controlar. Los actuadores en general depende del contexto de aplicación, sin embargo para este trabajo se utilizará como representación de un actuador, un motor en DC que más adelante será especificado.

Por último, los visualizadores son elementos del circuito que permiten el muestreo de algún dato o salida referente a lo que se esté realizando en el circuito, para que pueda ser leído de forma legible y entendible por el usuario acorde a la entrada proporcionada por este, sin necesidad de conocer el funcionamiento interno del sistema. En este caso se estará utilizando un display de siete segmentos que permitirá la visualización de números, del mismo modo se tendrá un conjunto de tres leds que permitirá representar una cadena de tres bits de un número binario.

Con lo anterior, en este trabajo se presentará como primera instancia el proceso de diseño del sistema, donde se mostrará los materiales utilizados así como el proceso de desarrollo matemático, reducción y construcción. Posteriormente se presentará el análisis de los resultados obtenidos y finalmente se expondrán las conclusiones con base a los resultados finales y se describirán las recomendaciones asociadas a dichos resultados.

II. ALGORITMO DESARROLLADO

La **Tabla I** muestra un enlistado de los principales componentes requeridos para realización los procedimientos que se describirán más adelante.

Cantidad	Descripción
1	Arduino
2	Protoboard
1	Sensor ultrasónico
1	Integrado SN74LS04 (NOT)
1	Integrado SN74LS08 (AND)
1	Integrado SN74LS32 (OR)
1	Integrado SN74LS86 (XOR)
3	Leds
1	Transistor 2N2222A
1	Motor DC
1	Display siete segmentos

Tabla I: Principal equipo requerido

Los procedimientos se clasificarán en dos partes, el primero será un preanálisis donde se realizará el procedimiento matemático y reducción, mientras que el segundo será la simulación así como la construcción del sistema.

A. Preanálisis

De acuerdo al contexto presentado anteriormente, se procederá a realizar la reducción del circuito combinatorio (encodificador y decodificador), el cual constituyen la lógica combinatoria del sistema:

A1. Encodificador

Este submódulo del sistema tiene como entrada 3 bits en código de Gray (provenientes del arduino), y la idea fundamental es dar como salida un código binario en exceso tres circular; es decir, que según el número de 3 bits dado en código Gray (que tiene correspondencia a un numero decimal), se suma 3 a dicho valor de entrada y se proporciona como salida el resultado en código binario, tal como se puede observar en la **Tabla II**.

Referencia			Entradas			Salidas		
Decimal	Binario		Gray			Exceso 3		
-	-		A	B	C	A'	B'	C'
0	0	0	0	0	0	0	1	1
1	0	0	1	0	0	1	0	0
2	0	1	0	1	1	1	0	1
3	0	1	1	0	1	0	1	0
4	1	0	0	1	1	1	1	1
5	1	0	1	1	1	0	0	0
6	1	1	0	1	0	0	0	1
7	1	1	1	1	0	0	1	0

Tabla II: Tabla de verdad del encodificador.

Ahora bien, mediante la **Tabla II** es posible obtener las ecuaciones booleanas que describen cada una de las salidas, por medio del método de simplificación de los mapas de Karnaugh.

		B C			
		00	01	11	10
A	0	0	1	1	1
	1	0	0	0	1

Figura 2: Mapa de Karnaugh para la salida A'.

		B C			
		00	01	11	10
A	0	1	0	0	1
	1	1	0	0	1

Figura 3: Mapa de Karnaugh para la salida B'.

		B C			
		00	01	11	10
A	0	0	1	1	1
	1	0	0	0	1

Figura 4: Mapa de Karnaugh para la salida c'.

A2. Decodificador

B. Construcción

III. ANÁLISIS Y RESULTADOS

IV. CONCLUSIONES

REFERENCIAS

- [1] D. Harris and S. Harris, *Digital design and computer architecture: Arm Edition*. Morgan Kaufmann Pub, 2015.