

南开大学电子信息与光学工程学院

数字逻辑 实验报告

实验序号 —

实验名称 门电路及其参数测量

网络空间安全 学院 信息安全 系

姓名 陆皓皓 学号 2211044 实验台号 20

实验日期及时间 2023年10月16日 星期 一 实验地点 B401

一. 实验目的:

1. 学习使用基本逻辑门电路, 掌握各种门电路之间的转换方法。
2. 学习测试逻辑门电路的参数的方法。

二. 实验仪器及元器件

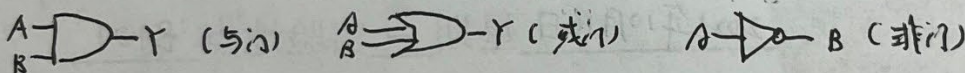
实验仪器	型号	备注
恒压直流电源		4.0V, 0.5A
实验箱		
示波器		
万用表		

电子元器件	规格	数量
7400		1
导线		若干

三. 实验原理:

集成逻辑门电路是最基本的数字电路元件, 目前使用比较普遍的分别有双极型TTL逻辑门电路, CMOS型逻辑门电路, 以及之后所开发的一些与TTL兼容的CMOS逻辑门电路, 比如74HCT系列。

最基本的逻辑门电路有三种: 与门, 或门和非门, 对应的逻辑符号为:



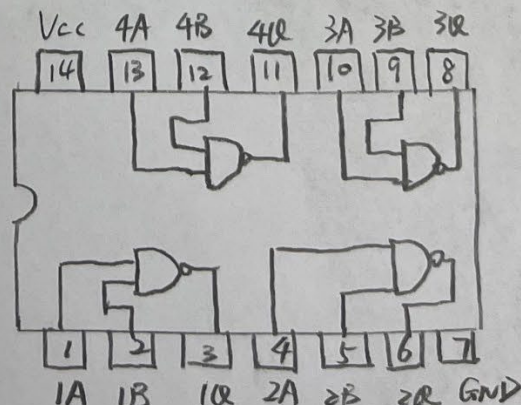
逻辑电路的表示方法有三种: 逻辑表达式法, 真值表法和卡诺图法。其中, 逻辑表达式法比较直观, 可以直接看出电路的逻辑功能; 真值表法可以直接看出电路输出结果; 卡诺图法一般用于化简表达式。

在电子电路中, 用高、低电平分别表示二值逻辑的1和0两种状态, 对于门电路的输入, 都有一定的门限值: 输入信号幅度高于高电平门限值, 输入为高电平, 逻辑状态为1; 输入信号幅度低于低电平门限值, 输入为低电平, 逻辑状态为0; 输入信号幅度高于低电平门限值, 输入为低电平, 逻辑状态为1; 输入信号幅度低于高电平门限值, 输入为高电平, 逻辑状态为0。对于TTL电路, 其高低电平门限值分别为2.4V与0.4V。

如果以输出的高电平表示逻辑状态1, 以低电平表示逻辑状态0, 称这种表示方法为正逻辑; 反之, 若以输出的高电平表示逻辑状态0, 以低电平表示逻辑状态1, 则称为负逻辑。在数字电路中我们一般采用正逻辑。

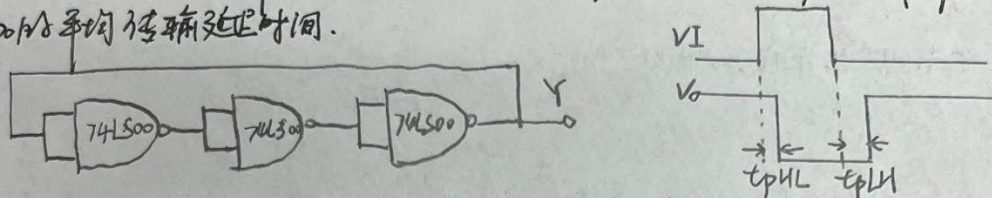
对任何与或表达式进行二次求反, 可得与非表达式, 尽管这种方法构成的电路不一定最简, 但具有器件少的特点。

电子电路中, 最基本的与非门电路为7400, 它包含四个独立的二输入端与非门, 称为四二输入端与非门。其内部结构如图1所示, 其中A、B为输入端, C为输出端, V_{CC} 为正向电压, GND为接地电压。

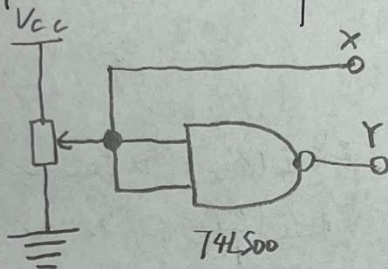


四. 实验内容、步骤与要求:

1. 用实验箱检测 7400 中每个与非门的逻辑功能是否正常。
2. 用 7400 实现非、或、或非、异或逻辑功能, 写出逻辑表达式并给出化简过程; 在实验箱上连接电路并验证逻辑功能, 将结果填入真值表。
3. 传输延迟时间 是衡量门电路开关速度的一个重要指标, 如图所示, $t_{pd} = \frac{t_{pHL} + t_{pLH}}{2}$ 其中 t_{pHL} 与 t_{pLH} 分别为导通延迟时间与截止延迟时间。用示波器测量 7400 的平均传输延迟时间, 实验电路如下图所示。电路输出的波形的周期 $T = 6t_{pd}$, 则 $t_{pd} = \frac{T}{6}$, t_{pd} 即为 7400 的平均传输延迟时间。



4. 用示波器的 XY 模式测量 7400 的电压传输曲线, 画出曲线, 记录并在曲线上标出 V_{OH} , V_{OL} , V_{off} , V_{on} 。测试电路如下所示, 其中 V_{OH} , V_{OL} 为与非门的输出高电平和低电平, V_{off} 为关门电平, 指保持输出为高电平的最大输入低电平; V_{on} 为开门电平, 指保持输出为低电平的最小输入高电平。(在 Y-T 模式下观察与非门的输出随输入变化更直观)



五. 实验结果: (包括测量数据、曲线、图形等)

1. 安装完毕后分别在输入端接入 1, 2, 输出端接入 3, 测试是否能实现与非逻辑。同理完成剩余三个。

2. ①非: $\bar{A} = \overline{A \cdot A}$

①电路: $A \rightarrow \text{NAND gate} \rightarrow \bar{A} (F)$

①真值表:

A	F
1	0
0	1

②或: $F = A + B = \overline{\overline{A \cdot A} \cdot \overline{B \cdot B}} = \overline{\bar{A} \cdot \bar{B}} = A + B$ (化简)

②电路: $A, B \rightarrow \text{NAND gates} \rightarrow \text{NAND gate} \rightarrow F$

③真值表

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

③真值表:

A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

④异或

$$F = AB + \bar{A}\bar{B} = (A+B)(\bar{A}+\bar{B}) = (A+B)\bar{A}\bar{B}$$

$$= \overline{\overline{A \cdot \bar{A} \cdot B} \cdot \overline{B \cdot \bar{A} \cdot B}}$$

$$(\quad = \overline{\overline{A \cdot \bar{A} \cdot B} + \overline{B \cdot \bar{A} \cdot B}} = (A+B) \cdot \bar{A}\bar{B})$$

④电路:

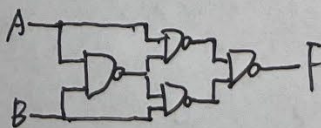
④真值表

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

⑤或非: $F = \overline{A+B} = \overline{A \cdot A \cdot B \cdot B} = \overline{\bar{A} \cdot \bar{A} \cdot \bar{B} \cdot \bar{B}}$

⑤电路

$A, B \rightarrow \text{NAND gates} \rightarrow \text{NAND gate} \rightarrow F = \overline{\bar{A} \cdot \bar{B}} = \overline{\bar{A+B}} = A+B$



3. 经过测量得:

$$x_1 = -73.900 \text{ ns}$$

$$x_2 = -31.700 \text{ ns}$$

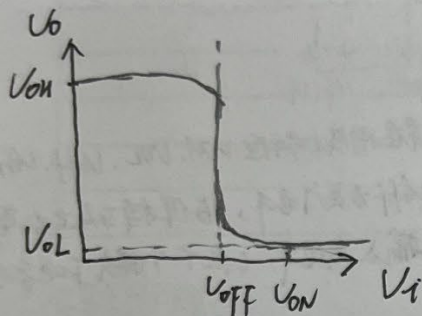
$$\Delta x = x_2 - x_1 = (-31.700 + 73.900) \text{ ns} = 42.200 \text{ ns}$$

$$T = \Delta x = 42.2 \text{ ns}$$

$$t_{pd} = \frac{T}{6} = \frac{42.2 \text{ ns}}{6} = 7.03 \text{ ns}$$

→ 测量得到的 t_{pd} 为 7.03 ns 。

4. 使用示波器 X-Y 模式测量出余晖，曲线如下所示:



测得的数据如下所示:

$$\text{高 } V_{OH} = 4.01 \text{ V}$$

$$\text{低 } V_{OL} = 3.44 \text{ mV} \approx 0 \text{ V}$$

$$\text{开电压 } V_{ON} = 2.522 \text{ V}$$

$$\text{关电压 } V_{off} = 2.025 \text{ V}$$

六. 实验思考题:

对于TTL电路, 输入端悬空相当于什么^电平? 在实际接线中应当如何处理, 为什么?

答: 输入端悬空相当于高电平。

在实际接线中, 若TTL中为或非门, 需要将其接地处理。

若TTL中为与非门, 则需要将其悬空或者接高电平。