

南开大学电子信息与光学工程学院

数字逻辑

实验报告

实验序号 四

实验名称 组合逻辑电路设计

网络安全 学院 信息安全 系

姓名 陆皓皓 学号 2211044 实验台号 20

实验日期及时间 2023年11月6日 星期 一 实验地点 B401

一. 实验目的:

1. 掌握基本门电路进行组合逻辑电路设计的方法。
2. 掌握中规模集成电路设计组合电路的方法。

二. 实验仪器及元器件

实验仪器	型号	备注
直流稳压电源		4.0V, 0.5A
实验箱		

电子元件	规格	数量
7400		2
7486		1
74153		1
74138		1
7420		1
导线		若干

三. 实验原理:

根据逻辑功能的不同特点, 可以把数字电路分成两大类: 组合逻辑电路和时序逻辑电路。

在组合逻辑电路中, 任意时刻的输出仅仅取决于当前时刻的输入, 与电路原来的状态无关, 这就是组合逻辑电路在逻辑功能上的共同特点。组合逻辑电路的逻辑功能一般有三种表示方式: 逻辑图、函数表达式和真值表。

对于组合逻辑电路, 通常采用的分析方法是: 从电路的输入到输出逐级写出表达式, 得到表示输出和输入关系的函数表达式。最后用公式化简或卡诺图化简, 使逻辑关系简单明了。

逻辑电路的设计一般遵循下列步骤:

1. 根据逻辑功能描述进行逻辑抽象, 确定输入和输出变量。

2. 列出真值表, 由真值表得出最简逻辑表达式。

3. 选定所使用的器件的类型。

4. 根据器件的逻辑功能, 化简或变换最简表达式。

5. 根据化简变换后的逻辑表达式画出逻辑电路连接图。

前面所述所做的编码译码电路和数据选择器, 都属于组合逻辑电路。

竞争冒险: 在数字电路中, 任何一个门电路的输入信号同时发生方向变化其输出端就可能产生脉冲信号。由于经过不同的路径传输到达某一汇合点的时间有先有后的现象, 称之为竞争, 由于竞争的现象引起的电路输出发生瞬间错误的现象, 就称为冒险。有竞争不一定有冒险, 但出现了冒险就一定有竞争。由于从输入到输出的过程中, 不同回路上的门电路不同或者门电路平均延迟时间的差异, 使信号从输入经不同回路传输到输出端的时间不同。因此原因, 可能使逻辑电路产生错误输出。通常把这种现象称为竞争冒险。防止竞争冒险的方法: 1. 输出端接入滤波电容。 2. 输出端引入延迟脉冲。

3. 增加冗余项, 修改逻辑设计。 4. 引入封锁脉冲。

四. 实验内容、步骤与要求:

1. 用7400设计一个无弃权四人表决器, 在四人或三人表决时通过, 否则不通过, 要求按组合电路设计需写出真值表、卡诺图、逻辑函数表达式、逻辑电路图; 并用实验方法验证电路设计结果。

要求: (1) 用2个7400 (8个二输入与非门) 实现最简设计; (2) 改善设计电路, 使对称性完好, 无竞争冒险现象。

2. 用与非门7400和异或门7486实现一位全加器。 $\{co, sum\} = a + b + ci$;

3. 用双四选一数据选择器74153来实现三表决电路 (不用门电路, 当输入3个1或2个1时输出为1, 否则输出为0)。

4. 设计一个密码锁。密码锁的密码可以由设计者自行设定, 密码流有4位二进制数 $A_3A_2A_1A_0$ 的密码输入端为一个开锁钥匙信号 B 的输入端, 当 $B=1$ (有钥匙插入) 且输入密码正确时, 允许开锁信号输出 $Y_1=1$ (开锁), 报警信号输出 $Y_2=0$; 当 $B=1$ 但是密码不正确时, $Y_1=0, Y_2=1$; 当 $B=0$ 时, 无论密码是否正确, $Y_1=Y_2=0$ 。

提示: 1. 设定四位密码 P_3, P_2, P_1, P_0 。

2. 判断密码的对错就是判断两个二进制数 $P_3P_2P_1P_0$ 与 $A_3A_2A_1A_0$ 是否相等。

3. 备用芯片: 7400, 7420, 7486, 74138, 74153, 可以选择其中的一种或者多种芯片来完成设计。

五. 实验结果: (包括测量数据、曲线、图形等)

1. 真值表:

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

卡诺图:

AB \ CD	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	1	1	1
10	0	0	1	0

逻辑已化简式:

$$\begin{aligned}
 F &= ABCD + ABC\bar{D} + AB\bar{C}D + A\bar{B}CD + \bar{A}BCD \\
 &= ABC + ACD + ABD + BCD \quad (\text{由卡诺图化简得}) \\
 &= D(AB + AC) + B(AC + CD) \\
 &= D \cdot \overline{AB - AC} + B \cdot \overline{AC - CD} \\
 &= \overline{D \cdot \overline{AB - AC} - B \cdot \overline{AC - CD}} \quad (\text{与非门实现})
 \end{aligned}$$

逻辑电路图:



