

南开大学电子信息与光学工程学院

数字逻辑

实验报告

实验序号 五

实验名称 双稳态触发器

网络空间安全 学院 信息安全 系

姓名 陆皓喆 学号 2211044 实验台号 20

实验日期及时间 2023年11月13日 星期 一 实验地点 B401

一. 实验目的:

1. 学习掌握基本RS触发器, D触发器和JK触发器的逻辑功能和测试方法。
2. 初步了解时序逻辑电路特征。



## 二. 实验仪器及元器件

实验仪器	型号	备注
直流稳压电源		
信号发生器		
示波器		
实验箱		

电子元器件	规格	数量
7400		1
7474		1
7476		1
导线		若干

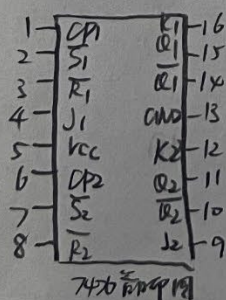
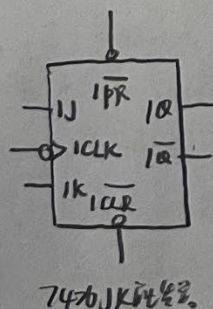
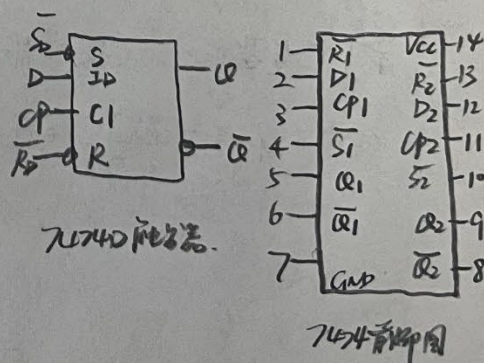
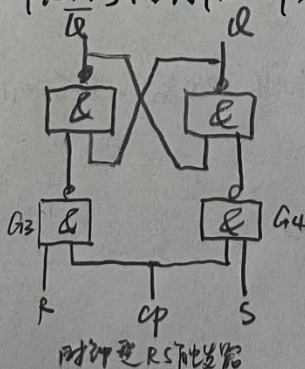
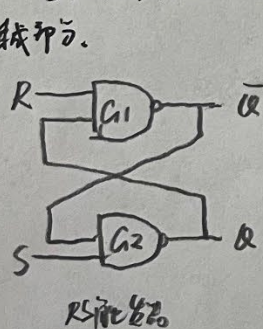
## 三. 实验原理:

触发器是时序逻辑电路的基本单元,能够存储一位二进制信号。它是一种具有记忆功能的时序器件,输出状态不仅与输入信号有关,还与输入信号的次序有关。触发器必须具备以下两个基本特点:

1. 具有两个能自行保持的稳定状态,用来表示逻辑状态的0和1。
2. 根据不同的输入信号以及次序,可以置成1或0的状态。

本次实验内容主要包括RS触发器、JK触发器和D触发器。RS触发器分为基本RS触发器、时钟型RS触发器、同步RS触发器、主从RS触发器;JK触发器可以置0、置1、全0能触发器、保持、翻转。D触发器也可以置0、置1。T触发器可以实现保持与翻转。

基本RS触发器是各种触发器电路中结构形式最简单的一种,同时,它又是许多复杂电路结构触发器的一个组成部分。





#### 四. 实验内容、步骤与要求:

1. 用7400构成基本RS触发器和时钟型RS触发器(即同步RS触发器), 输出端连接LED灯, 输入端R、S用逻辑开关控制, 做出其状态表。
2. 7474为D触发器, 连接电路, 验证其逻辑功能, 在CP端输入连续脉冲(TTL方波), 观察记录  $D=1$ ,  $D=0$ ,  $D=\bar{Q}$  时的输出波形, 将时钟信号与输出波形对照, 观察触发翻转时刻, 解释D触发器的特点。
3. 7476为JK触发器, 连接电路, 在CP端输入连续脉冲, 分别设置  $J=1, K=0$ ;  $J=0, K=1$ ;  $J=1, K=1$  时, 7476 对应的输出波形, 并将时钟信号与输出波形对照, 观察出发翻转时刻, 解释JK触发器特点。
4. 用D触发器7474实现两位二进制加法计数器。
5. 如何连接电路将D触发器与JK触发器相互转换。
6. 用7400和7474做一个单脉冲产生电路, 每按一次按钮S, 电路输出一个脉冲, LED灯闪一下。

#### 五. 实验结果: (包括测量数据、曲线、图形等)

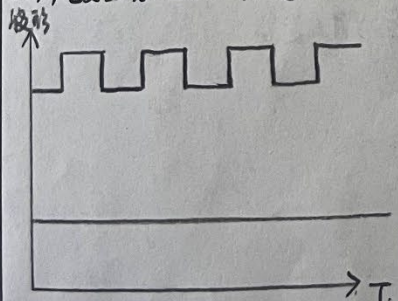
1. 连接完电路图, 输出正常, 实现D触发器的功能。状态表如下:

现态	次态			
	$RS=00$	$RS=01$	$RS=11$	$RS=10$
0	0	0	0	1
1	0	0	1	1

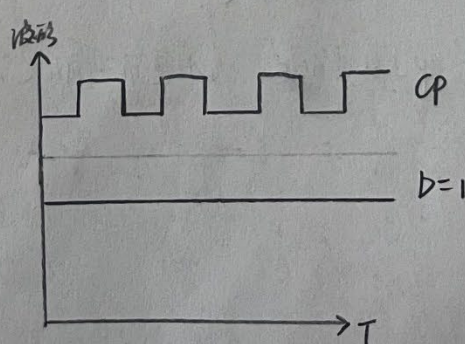
(CP=1)

当CP=0时, 不触发时钟波形, 次态都等于现态。

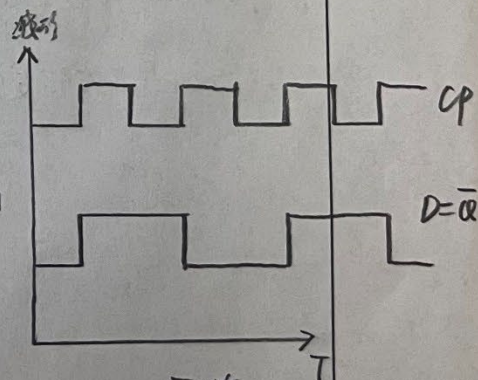
2. D触发器为上升沿触发。



$D=0$  状态。



$D=1$  状态。

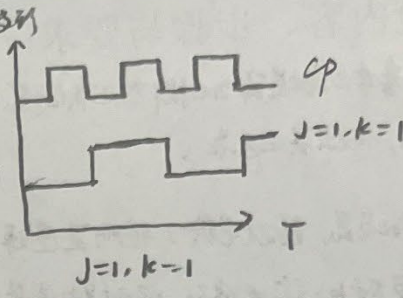
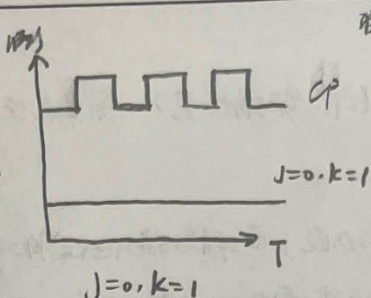
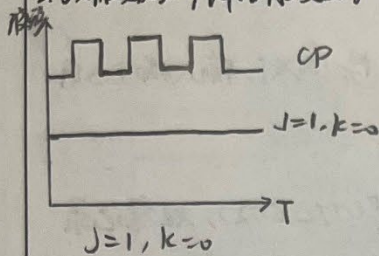


$D=\bar{Q}$  状态。

当  $D=\bar{Q}$  状态时, 波形图在CP为上升沿时才会变化, 所以D触发器为上升沿触发器。

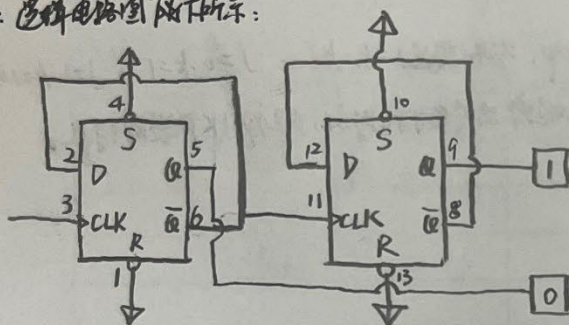


3. JK触发器为下降沿触发器。

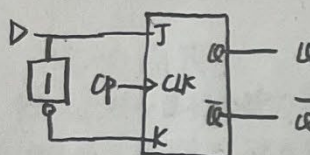


如图,  $J=1, K=1$  时, 波形图在 CP 下降沿时能发生变化, 因此为下降沿触发器。

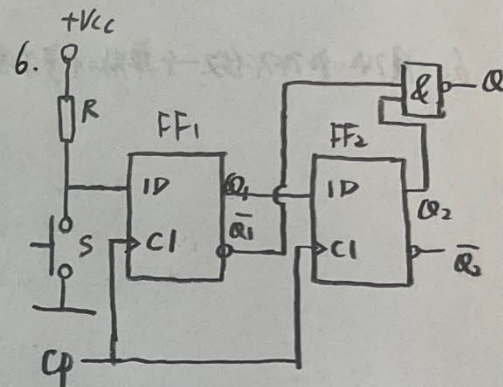
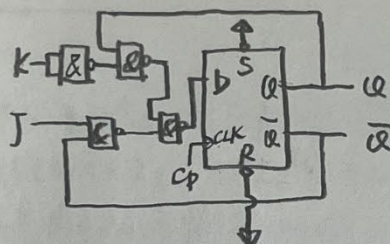
4. 逻辑电路图如下所示:



5. ① JK触发器转D触发器



② D触发器转JK触发器



## 六. 实验思考题:

1. 用与非门构成的基本RS触发器的约束条件是什么? 同或非门构成的基本RS触发器约束条件是否一样?

与非门的约束条件是  $R+S=1$ , 跟或非门的约束条件不一样, 或非门的约束条件为  $R \cdot S = 0$ .

2. 7474和7476是正沿触发还是负沿触发?

7474是正沿触发, 即上升沿触发; 7476是负沿触发, 即下降沿触发。