

南开大学电子信息与光学工程学院

数字逻辑

实验报告

实验序号

三

实验名称

编码译码电路

网络空间安全

学院

信息安全系

姓名

陆皓喆

学号

2211044

实验台号

20

实验日期及时间

2023年10月30日

星期

一

实验地点

8401

一. 实验目的:

1. 熟悉编码器、译码器的工作原理和使用方法。
2. 掌握中规模集成编码器、译码器的逻辑功能及使用。
3. 熟悉数码管的工作原理及使用方法。

二. 实验仪器及元器件

实验仪器	型号	备注
电源		4.0V, 0.4A
实验箱		

电子元器件	规格	数量
74147		1
CD4511		1
74138		1
7400		1
7420		1
导线		若干

三. 实验原理:

在数字系统中, 编码器如译码器都是采用组合逻辑电路。

一. 编码

为了区分不同的事件, 往往将不同的事件用不同的二进制代码表示, 这就是编码的含义。在二值逻辑电路中, 信号都是以高电平或低电平的形式给出的, 因此, 编码器的逻辑功能就是把输入的每一个高、低电平信号编成一个对应的二进制代码。

编码器分为普通编码器和优先编码器: 对于普通编码器, 任何时刻只允许输入一个编码信号, 否则输出将会发生混乱; 在优先编码器, 允许同时输入多个编码信号, 但只对其中优先级最高的一个进行编码。

本实验中使用的74147就是个十线-四线优先编码器。管脚图如图3-1所示。其中 $I_1 \sim I_9$ 为输入端, A、B、C、D为输出端。输入端均为低电平有效。

二. 译码

译码器的逻辑功能与编码器相反, 它是将每个输入的二进制代码译成对应的输出高、低电平信号。一般有以下几种:

1. 二进制译码器, 般具有 n 个输入端, 2^n 个输出端, 为一个或多个使能输入端。2. 二进制译码器, 用于不同代码之间的转换, 如二-十进制译码器。3. 显示译码器, 是用译码器驱动各种数字、文字或符号的显示器, 如BCD-七段显示译码器。CD4511是BCD锁存/七段译码器/驱动器, 是常用的显示译码器件, 管脚图如图3-3所示。

LT: 测试输入端, LT=0时, 译码输出全为1, 不管输入ABCD状态如何, 七段均点亮全部显示, 用于检测七段数码管是否有物理损坏。BI: 抑制消隐输入控制端, 又称灭灯输入端, 当BI=0时, 不管其他输入端状态是否怎样, 七段数码管都处于消隐, 也就是不显示的状态。LE: 锁存使能端, 当LE=0时, 允许译码输出, LE=1时译码器锁存当前状态, 输出保持LE=0时的数值。ABCD: BCD码输入端。QA~QG: 七段输出, 高电平有效。

译码器广泛应用于实现组合逻辑电路, 比如用一张十进制译码器74138为门电路实现一位二进制加法运算。

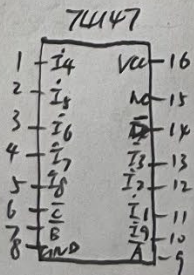


图3-1

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	L
X	X	X	X	X	X	L	H	H	L	H	H	L
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	L
X	X	L	H	H	H	H	H	H	H	L	H	L
L	H	H	H	H	H	H	H	H	H	H	L	L

图3-2 74147功能表

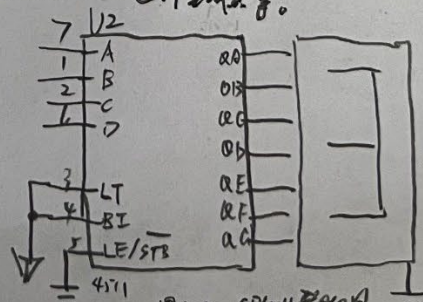
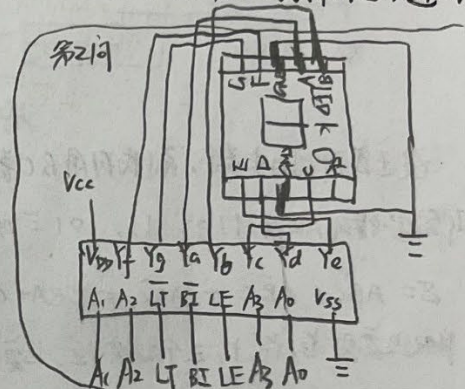
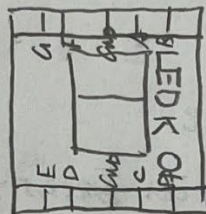
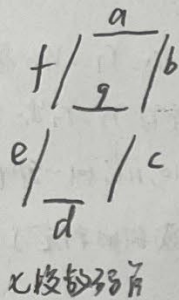


图3-3 CD4511管脚图

四. 实验内容、步骤与要求:

1. 熟悉74LS147逻辑功能, 用实验验证其功能并作出真值表。
 2. 熟悉显示译码器CD4511的逻辑功能, 将其与七段数码管连接好, 观察输入BCD码时数码管显示结果并记录下来, 观察LT、BI的功能。
- LT=0, BI=X, LE=X时, 全亮; LT=1, BI=0, LE=X时, 消隐; LT=1, BI=1, LE=0时, 显示0-9。
3. 将74LS147, 74LS00, CD4511和七段数码管连接起来, 做成一个完整的编码、译码和显示电路, 改变输入状态观察显示结果并记录。
 4. 用译码器实现多函数输出。用1片74138和1片7420设计A、B、C三变量的两组输出函数 Z_1 和 Z_2 , 即当A、B、C中有奇数个1时, 输出 $Z_1=1$, 否则 $Z_1=0$; 当A、B、C的值(十进制数)为偶数时(不为0), 输出 $Z_2=1$, 否则 $Z_2=0$ 。要求列出 Z_1 、 Z_2 的逻辑表达式, 用74138和7420实现其功能。
 5. 用74138设计判决电路。判决电路由一名主裁判和两名副裁判来决定比赛成绩, 在主裁判同意并且两名副裁判中至少有一名同意的条件下, 比赛成绩才被认可。

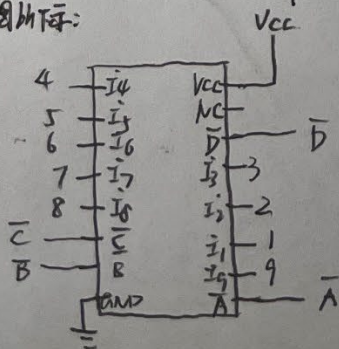


五. 实验结果: (包括测量数据、曲线、图形等)

1. 接入74LS147, 验证其功能, 真值表如下:

1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	H	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

引脚图如下:



2. 接入电路后, 测试出真值表如下所示:

A ₃	A ₂	A ₁	A ₀	Y _a	Y _b	Y _c	Y _d	Y _e	Y _f	Y _g	输出
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	1	0	0	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	0	0	1	1	9

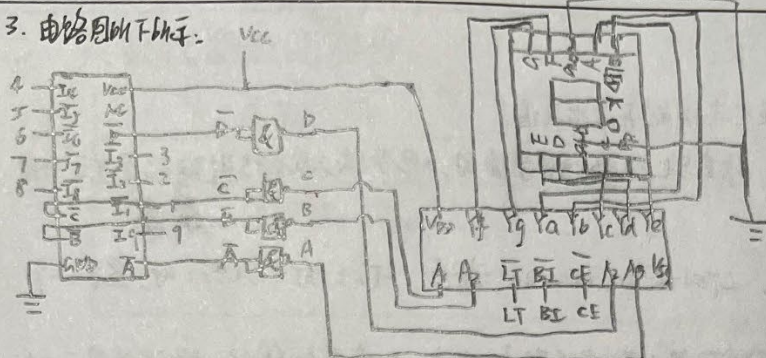
同时, 当输入LT=0, BI=X, LE=X时, 全亮, 输出0;

当输入LT=1, BI=0, LE=X时, 消隐; 无输出

LT=1, BI=1, LE=0时, 显示0-9 (如上所示)

结果符合预期。

3. 电路图如下所示:



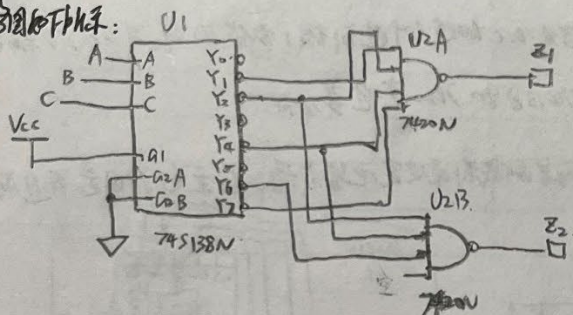
真值表如下所示:

1	2	3	4	5	6	7	8	9	输出
X	X	X	X	X	X	X	X	0	9
X	X	X	X	X	X	X	0	1	8
X	X	X	X	X	X	0	1	1	7
X	X	X	X	X	0	1	1	1	6
X	X	X	X	0	1	1	1	1	5
X	X	X	0	1	1	1	1	1	4
X	X	0	1	1	1	1	1	1	3
X	0	1	1	1	1	1	1	1	2
0	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	0

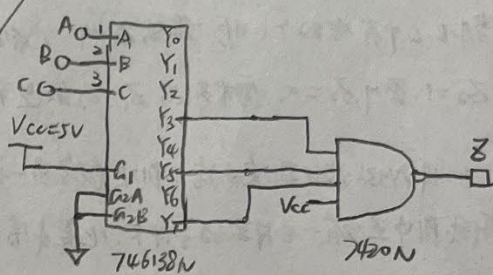
$$4. Z_1 = \overline{ABC} + \overline{A}BC + A\overline{B}C + ABC = (\overline{ABC}) \cdot (\overline{ABC}) \cdot (\overline{ABC}) \cdot (ABC)$$

$$Z_2 = \overline{ABC} + \overline{A}BC + A\overline{B}C = (\overline{ABC}) \cdot (\overline{ABC}) \cdot (\overline{ABC})$$

电路图如下所示:



电路图如下所示:



5. 没主表利用A来表, 副表利用BC表.

则需要得到ABC为110, 111, 101三种情况

$$Z = ABC + \overline{A}BC + A\overline{B}C = CBA + C\overline{B}A + \overline{C}BA = \sum m(3, 5, 7)$$

所以只需要Y3, Y5, Y7三个接体柱, 且有一个为0, 那么就输出1.

(如题所示, Y3, Y5, Y7, Vcc接在7420V的输入端, 只要Y3, Y5, Y7出一个Low电位, 即出现110, 111, 101一种情况, 就输出1, 完成题目的判定)

六. 实验思考题: $Z = m_3 + m_5 + m_7 = \overline{m_3} \cdot \overline{m_5} \cdot \overline{m_7}$

用CD4511设计一个译码显示电路, 要求显示的数字闪烁, 即亮一下灭一下.

利用BI输入端的信号延迟输入来控制消隐输入BI, 就可以实现显示的数字进行闪烁.

逻辑电路图如下所示: 通过非门的组合来完成信号的延迟.

