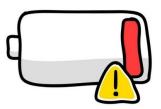


#### Laurea Magistrale in Ingegneria Elettronica Anno Accademico 2018/2019

#### Sistemi Elettronici a basso consumo

prof. Maurizio Zamboni, prof. Mariagrazia Graziano



### Relazione Laboratori

Raffaele Tuzzo 263722

Giulio Pecoraro 266391

Luigi Massari 265396

### Contents

1	Lab	oratorio 1:	
	Pov	ver Estimation: probabilistic techniques	1
	1.1	Probability and Activity Calculation: Simple Logic Gates $$	1
	1.2	Probability and Activity Calculation: Simple Logic Gates	3

#### 1. Laboratorio 1:

# Power Estimation: probabilistic techniques

## 1.1 Probability and Activity Calculation: Simple Logic Gates

Durante la prima parte dell'esercitazione è stata calcolata la probabilità di avere '1' logico in uscita di alcuni gate elementari, con la relativa Switching Activity.

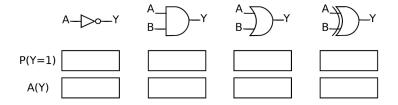


Figure 1.1: Probabilità e Switching Activity stimati manualmente

La probabilità di '1' logico è stata stimata semplicemente andando a valutare il rapporto fra il numero di possibili combinazioni con '1' logico diviso il numero di combinazioni totali. Invece per il calcolo della Switching Activity è stata utilizzata la formula vista a lezione:

$$A = P_1P_0 + P_1P_0 = 2P_1(1 - P_1)$$

 $\alpha$  Dove  $P_1$ e  $P_0$ sono le probabilità di avere '1' e '0' logici in uscita dalla mia

porta.

In seguito, tramite il programma *ModelSim* è stato analizzato il numero di toogle delle varie porte utilizzando un testbench sviluppato appositamente dai docenti. Si è andato a variare il numero di colpi di clock, come richiesto dalla traccia ed in seguito si sono comparati i valori ottenuti dalla simulazione con ciò che si era calcolato manualmente.

Tramite appositi comandi di Modelsim (**-power report**), sono stati stilati dei report relativi ad una stima delle commutazioni delle varie porte, della quale se ne riporta un esempio in Figura 1.2. Questi report consentono di stimare l'attività delle porte come verrà descritto in seguito.

Pow	er Report	Node	Tc	Тi	Time At
1	Time At 0	Time At X			
		/tbprob/clk	20000	0	5000000
ps	5000000 ps	0 ps			
		/tbprob/reset	1	0	1000
ps	9999000 ps	0 ps			
		/tbprob/ld	1	0	2000
ps	9998000 ps	0 ps			
		/tbprob/dout(15)	4924	0	4929000
ps	5071000 ps	0 ps			
		/tbprob/dout(14)	4923	0	4928500
ps	5071500 ps	0 ps			
		/tbprob/dout(13)	4922	0	4928000
ps	5072000 ps	0 ps			
		/tbprob/dout(12)	4922	0	4928000
ps	5072000 ps	0 ps			

Figure 1.2: Probabilità e Switching Activity stimati manualmente

Si riportano nella tabella 1.1, i risultati ottenuti dalle varie simulazioni.

Tc(CK)	Tc(INV)	Tc(AND)	Tc(OR)	Tc(XOR)
20	1	?	4	4
200	43	40	42	44
2000	533	418	352	470
20000	4916	3606	3784	4876

Table 1.1: Risultati simulazione

Dai seguenti valori è facile ricavare i valori di Switching Activity simualte, in quanto si possono stimare da:

$$A = \frac{Tc(PORT)}{T_{CLK}}$$

Come ci si aspettava, essendo la Switching Activity il numero di toogle avvenuti in un periodo, i valori delle simulazioni vengono molto simili ai

valori calcolati analiticamente. Aumentando il tempo di simulazione, i valori di Switching Activity diventano sempre più precisi, arrivando ad avere un errore tra 0.01-0.5.

# 1.2 Probability and Activity Calculation: Simple Logic Gates