Nome, cognome, matricola

Calcolatori Elettronici (12AGA) – esame del 11.2.2020

Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande).

Non è possibile consultare alcun tipo di materiale. Tempo: 15 minuti.

!!!! Attenzione: il compito è su 2 facciate !!!!

1	Si consideri un sistema sequenziale caratterizzato da 24 segnali di ingresso 18 segnali di uscita 76 stati. Se si utilizza il modello di Huffman per la sua implementazione, quanti sono i segnali di ingresso della logica combinatoria?					
2	Si consideri un contatore binario in avanti su 5 bit.	Il contatore assume il valore 32	A			
	Assumendo che il contatore abbia il valore 31, che	Il contatore assume il valore 0	В			
	cosa succede all'arrivo di un nuovo fronte sul segnale	Il contatore si ferma al valore 31 e smette di contare sino a che non	C			
	di conteggio?	viene resettato				
		Il contatore assume il valore 30	D			
_						
3	Quante porte NOR sono necessarie per realizzare un		A			
	flip-flop SR asincrono?	2	В			
		6	C			
		10	D			
4		10.00 1				
4	Quale vantaggio presenta una cache set associative	Maggiore semplicità di progettazione	A			
	rispetto ad una cache direct mapped?	Minor costo hardware	В			
		Minore tempo di accesso	С			
		Maggior valore della hit ratio media	D			
-	C' '1 '1 M M M (II '4 (ADAII)	T NOMES AT A 12 TO				
5	Si consideri la Memory Management Unit (MMU),	La MMU è un blocco di logica che traduce gli indirizzi logici in	A			
	utilizzata per supportare il meccanismo della Memoria Virtuale. Quale delle seguenti affermazioni è <u>falsa</u> ?	indirizzi fisici	D			
	virtuale. Quale delle seguenti affermazioni e <u>faisa</u> ?	La MMU contiene il Translation Lookaside Buffer (TLB)	В			
		La MMU contiene la Memory Address Table (MAT)	C D			
		La MMU è interposta tra CPU e cache	שן			
6	Si consideri una cache con le seguenti caratteristiche · 64 linee da 16 byte · direct mapping · write-through. Assumendo che gli indirizzi emessi dal processore siano su 32 bit, in quale linea è memorizzata la parola con indirizzo esadecimale 6692 0A12?					
7	Quale delle seguenti tecnologie (o combinazione di	RAM	A			
	tecnologie) di memoria viene normalmente utilizzata	Flash/dischi magnetici	В			
	per realizzare la memoria secondaria in un sistema					
	general-purpose?	ROM	C D			

8	Qual è il principale vantaggio della micro- programmazione verticale rispetto a quella	a					
	orizzontale?	Maggiore semplicità nel progetto dell'unità di controllo	В				
		Maggior numero di istruzioni supportate	С				
		Minore dimensione della memoria di microcodice	D				
9	Quando un processore MIPS esegue la generica istruzione jal lab, dove viene salvato l'indirizzo di						
	ritorno?	Nel registro \$v0	В				
		Nella variabile lab	С				
		Nel registro \$ra	D				
10	Si scriva un frammento di codice in Assembler MIPS che, date due variabili con segno su 32 bit VAR1 e VAR2, scriva in una terza variabile VAR3 (sempre con segno e su 32 bit) il valore 1 se VAR1 > VAR2, -1 altrimenti.						

Risposte corrette

1	2	3	4	5	6	7	8	9	10
31	В	В	D	<u>C</u>	33	В	D	D	

Esempio di soluzione per la domanda #10:

li \$t3, -1
li \$t4, 1
lw \$t0, VAR1
lw \$t1, VAR2
bgt \$t0, \$t1, salta
sw \$t3, VAR3
j fine
salta:
sw \$t4, VAR3
fine:

	Compito A									
	Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale - Tempo: 40 minuti.									
11	Si consideri un sistema a processore che utilizza un DMA Controller per gestire la comunicazione con un dispositivo di output. Si disegni lo schema di connessione tra CPU, DMA Controller, memoria e dispositivo periferico, riportando i relativi segnali di interconnessione. Si descrivano le operazioni eseguite dal sistema a partire dal momento in cui esso programma il DMA Controller per eseguire il trasferimento di un blocco di dati dalla memoria al periferico e fino al termine dell'operazione di trasferimento, assumendo che venga utilizzato il meccanismo del trasferimento a blocchi (burst transfer).									
12	Si descrivano le caratteristiche di un processore RISC.									

Nome, cognome, matricola

13	Si progetti un circuito combinatorio minimo avente 4 ingressi a, b, c e d e un'uscita u che va a 1 se e solo se è vera l'espressione (a=c) OR (b!=d). Nella risposta si richiede di riportare 1. La tavola di verità
	2. La mappa di Karnaugh
	3. La relativa copertura
	4. Il circuito minimo.
14	C: d:: 121:4-44 d:2
14	i Si disegni i architettura di un unita di controllo microprogrammata che utilizza la microprogrammazione orizzontale e se ne
14	Si disegni l'architettura di un'unità di controllo microprogrammata che utilizza la microprogrammazione orizzontale e se ne descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non esistano microistruzioni di salto, si dimensionino il μPC e il μIR.
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non
14	descriva il funzionamento. Assumendo che la memoria di microcodice sia composta da 250 parole da 180 bit ciascuna e che non

Nome, Cognome, Matricola:

Esercizio di programmazione

sino a 12 punti – è possibile consultare solamente il foglio consegnato con l'instruction set MIPS - tempo: 60 minuti – scrivere in stampatello

Si vuole realizzare un programma in linguaggio MIPS per comprimere un vettore di byte contenente numeri interi senza segno, utilizzando il seguente algoritmo di compressione:

- gli elementi del vettore di partenza sono quantizzati
- una sequenza di elementi uguali (dopo la quantizzazione) è sostituita con un unico elemento.

Esempio: si supponga che l'intervallo di quantizzazione sia 10, ossia il vettore quantizzato contenga solo multipli di 10. I vettori dopo la quantizzazione e finale, rispettivamente, sono riportati di seguito.

vettore iniziale	14	16	18	134	24	22	23	149	140	141	145	146
vettore quantizzato	10	10	10	130	20	20	20	140	140	140	140	140
vettore finale	10	130	20	140								

Si richiede di implementare la procedura comprimi che implementa l'algoritmo di compressione descritto. La procedura riceve in input:

- 1. indirizzo del vettore di byte senza segno da comprimere
- 2. numero di elementi nel vettore da comprimere
- 3. indirizzo di un vettore di byte non inizializzato, che conterrà i valori compressi.

La procedura restituisce il numero di elementi nel vettore di byte compresso.

La procedura scandisce ogni elemento del vettore. Ad ogni iterazione del ciclo, richiama la procedura quantizza (il cui codice è fornito sotto) per ottenere il valore quantizzato dell'elemento corrente. Dopo aver ottenuto il valore quantizzato, la procedura comprimi lo confronta con l'ultimo elemento inserito nel vettore compresso. Il nuovo valore quantizzato è inserito nel vettore compresso solo se diverso.

La procedura quantizza riceve come unico argomento l'elemento corrente (l'intervallo di quantizzazione è definito tramite costante) e restituisce il valore quantizzato; la sua implementazione è fornita sotto.

Di seguito un <u>esempio</u> di programma chiamante e il codice della procedura quantizza:

```
.data
vettore:
                        .byte 14, 16, 18, 134, 24, 22, 23, 149, 140, 141, 145, 146
                        .space 12
vettoreCompresso:
INTERVALLO QUANT = 10
        .text
        .globl main
        .ent main
main:
        subu $sp, $sp, 4
        sw $ra, ($sp)
        la $a0, vettore
        li $a1, 12
        la $a2, vettoreCompresso
        jal comprimi
        lw $ra, ($sp)
        addu $sp, $sp, 4
        jr $ra
        end main
quantizza:
```

divu \$t0, \$a0, INTERVALLO_QUANT mulou \$v0, \$t0, INTERVALLO QUANT

jr \$ra

Soluzione proposta

```
comprimi:
                  subu $sp, $sp, 24  # salvataggio registri
                  sw $ra, ($sp)
                  sw $s0, 4($sp)
                  sw $s1, 8($sp)
                  sw $s2, 12($sp)
                  sw $s3, 16($sp)
                  sw $s4, 20($sp)
                  move $s0, $a0
                  move $s1, $a1
                  move $s2, $a2
                  li $s3, 0
                                   # numero di elementi nel vettore compresso
inizioCiclo:
                  1bu $a0, ($s0)
                  jal quantizza
                  beqz $s3, nuovoValore # prima iterazione
                  beq $s4, $v0, fineCiclo
nuovoValore:
                  move $s4, $v0
                  sb $s4, ($s2)
                  addi $s2, $s2, 1
                  addi $s3, $s3, 1
fineCiclo:
                  addi $s0, $s0, 1
                  subu $s1, $s1, 1
                  bnez $s1, inizioCiclo
                  move $v0, $s3
                                   # valore di ritorno e ripristino registri
                  lw $ra, ($sp)
                  lw $s0, 4($sp)
                  lw $s1, 8($sp)
                  lw $s2, 12($sp)
                  lw $s3, 16($sp)
                  lw $s4, 20($sp)
                  addu $sp, $sp, 24
                  jr $ra
```