

Calcolatori Elettronici (12AGA) – esame del 2.7.2015 - A

Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande).
Non è possibile consultare alcun tipo di materiale. Tempo: 15 minuti.

1	Si consideri una memoria RAM indirizzabile alla parola composta da 2^{14} parole, ciascuna di 30 bit. Quanti bit di indirizzo entrano nella memoria?			
2	Che cosa contiene il μ IR in un'unità di controllo microprogrammata?	L'indirizzo della microistruzione corrente	A	
		L'indirizzo della successiva microistruzione	B	
		I segnali di controllo uscenti dalla memoria di microcodice	C	
		Il codice operativo dell'istruzione corrente	D	
3	Si consideri un sistema che utilizza il meccanismo della memoria virtuale: quando si verifica il Page Fault?	Quando la pagina richiesta dal processore non si trova in cache	A	
		Quando la pagina richiesta dal processore non si trova in memoria secondaria	B	
		Quando la pagina richiesta dal processore non si trova in memoria principale	C	
		Quando il processore non ha i diritti per accedere alla pagina richiesta	D	
4	Si consideri un processore RISC. Quale delle seguenti affermazioni è vera?	Un processore RISC ha un'elevata latenza dell'interrupt	A	
		Un processore RISC ha un'unità di controllo microprogrammata	B	
		Un processore RISC possiede un numero elevato di registri	C	
		Un processore RISC dispone di un elevato numero di modi di indirizzamento	D	
5	Dove è memorizzata la Interrupt Vector Table?	In una RAM	A	
		In una ROM	B	
		Nella cache	C	
		Nell'Interrupt Controller	D	
6	Quale delle seguenti istruzioni x86 ha un codice macchina composto da 4 byte?	STC	A	
		MOV AX, BX	B	
		ADD [BX], 3752	C	
		SUB VAR, 8211	D	
7	Si consideri un sistema a microprocessore dotato di una memoria di 1Kbyte e di una cache direct-mapped composta di 4 linee da 16 byte ciascuna. Assumiamo che i blocchi inizialmente contenuti nelle 4 linee della cache siano i seguenti: 24, 57, 18, 31. Si determini il blocco contenuto in ciascuna delle 4 linee della cache dopo che il processore ha fatto accesso in memoria all'indirizzo 0010100010, riportando il risultato nel disegno a lato.	<div><div>PRIMA</div><div><div>Linea 0</div><div>24</div></div><div><div>Linea 1</div><div>57</div></div><div><div>Linea 2</div><div>18</div></div><div><div>Linea 3</div><div>31</div></div></div> <div><div>DOPO</div><div><div>Linea 0</div><div></div></div><div><div>Linea 1</div><div></div></div><div><div>Linea 2</div><div></div></div><div><div>Linea 3</div><div></div></div></div>		
8	Si desidera utilizzare la porta B di un 8255 in modo che sia collegata in input e scateni una richiesta di interrupt ogni volta che la periferica connessa rende disponibile un nuovo dato. In quale modo va programmata tale porta?	Modo 0	A	
		Modo 1	B	
		Modo 2	C	
		È indifferente	D	
9	Si consideri una variabile così definita: VAR DB ? Assumendo che la variabile contenga un valore compreso tra 0 e 99, si scriva il frammento di codice che visualizza il contenuto della variabile utilizzando l'istruzione INT 21h.			

Risposte corrette

1	2	3	4	5	6	7	8	9
14	C	C	C	A	C		B	

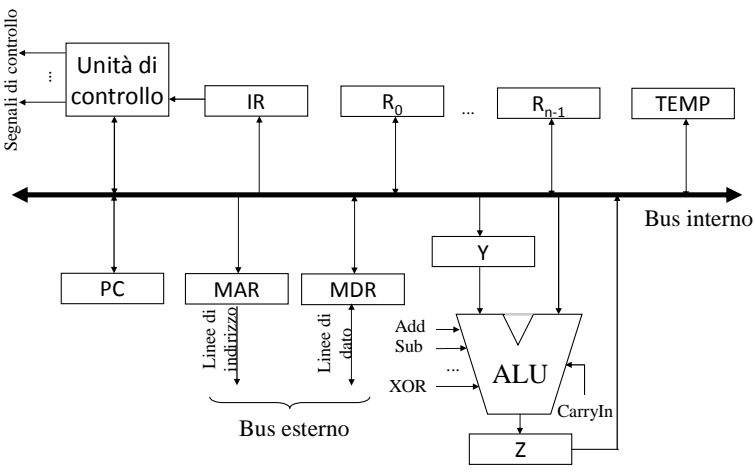
Domanda 7

	PRIMA		DOPO
Linea 0	24	Linea 0	24
Linea 1	57	Linea 1	57
Linea 2	18	Linea 2	10
Linea 3	31	Linea 3	31

Domanda 9 (esempio di soluzione)

```
MOV BL, 2
MOV AX, 0
MOV CL, 10
MOV AL, VAR
DIV CL
ADD AL, '0'
XCHG AH, BL
INT 21H
MOV AL, BL
ADD AL, '0'
INT 21H
```

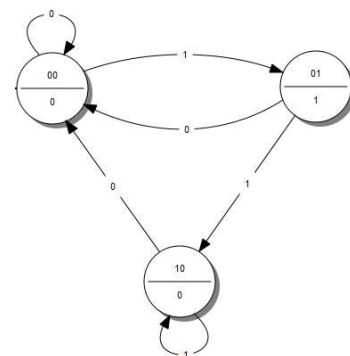
Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale -
Tempo: 40 minuti.

10	<p>Si scrivano le microistruzioni eseguite da un processore avente l'architettura in figura durante l'esecuzione dell'istruzione ADD R1, R2, [R3]</p> <p>Tale istruzione somma il contenuto di R2 al contenuto della cella di memoria il cui indirizzo è scritto in R3, e scrive il risultato in R1.</p> 
11	<p>Si disegni l'architettura di un sommatore di tipo Ripple Carry Adder; si disegni poi l'architettura di un sommatore di tipo Carry Lookahead. Infine, si illustrino vantaggi e svantaggi delle due soluzioni.</p>

12 Si disegni la cella che memorizza un bit in una RAM Statica e quella analoga in una RAM Dinamica. Si elenchino vantaggi e svantaggi delle due soluzioni.

13 Si progetti il circuito sequenziale sincrono corrispondente al seguente diagramma di stato utilizzando FF di tipo D. In particolare

- si indichi se il circuito è di tipo Mealy o Moore
- si scrivano le espressioni booleane dell'uscita e degli ingressi dei FF
- si disegni il circuito logico corrispondente.



Nome, cognome, matricola

Esercizio di programmazione

sino a 12 punti – è possibile consultare qualunque materiale cartaceo - tempo: 60 minuti

Data una matrice di *byte* di DIMX righe e DIMY colonne, contenente valori 1 o 0, si scriva una **procedura valuta1** in grado di contare il numero di colonne di soli valori 1 presenti.

Ad esempio, nel caso

```
0,0,1,0,0,1,1,0,1,0
0,1,1,0,0,0,1,0,1,1
1,1,0,0,1,0,1,0,1,0
1,0,1,0,0,1,1,0,1,0
1,1,1,1,1,1,1,1,1,1
1,1,1,0,0,1,1,1,1,1
1,1,1,0,1,1,1,1,1,0
1,1,0,1,1,1,1,0,1,0
```

sono presenti 2 colonne che soddisfano la richiesta.

La procedura riceve tramite *stack* i parametri su cui deve lavorare nel seguente modo:

- *offset* della matrice
- numero di righe (DIMX)
- numero di colonne (DIMY).

Il risultato deve essere restituito tramite *stack*. Di seguito un esempio di programma chiamante:

```
[...]
PUSH OFFSET matrice
PUSH DIMX
PUSH DIMY
PUSH 0                ; spazio per valore di ritorno
CALL valuta1
POP AX
ADD SP, 6
[...]
```