Nome,	cognome, m	natricola .	 	 	

Calcolatori Elettronici (12AGA) - esame del 7.9.2017 - A

Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande). Non è possibile consultare alcun tipo di materiale. Si utilizzi esclusivamente il foglio fornito. Tempo: 15 minuti.

Sempre 1 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AV = 0.0101, DV = 0.0701, CV = 0.0101, DV = 0.2001.				
Gli indirizzi delle procedure di servizio del Le priorità delle procedure di servizio dell' Gli indirizzi delle procedure di servizio dell' Gli indirizzi delle periferiche che possono si interrupt 3 Si consideri una cache direct mapped composta da 128 linee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? 5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 7 Quale dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 1 processore produce un'eccezione di tipo 1 processore produce un'eccezione di tipo 1 processore produce un'eccezione di tipo	1	da 32 bit ciascuna. Quanti bit di indirizzo possiede la		
Gli indirizzi delle procedure di servizio del Le priorità delle procedure di servizio dell' Gli indirizzi delle procedure di servizio dell' Gli indirizzi delle periferiche che possono si interrupt 3 Si consideri una cache direct mapped composta da 128 linee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? 5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 7 Quale dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 1 processore produce un'eccezione di tipo 1 processore produce un'eccezione di tipo 1 processore produce un'eccezione di tipo				
Gli indirizzi delle procedure di servizio del Le priorità delle procedure di servizio dell' Gli indirizzi delle procedure di servizio dell' Gli indirizzi delle periferiche che possono si interrupt 3 Si consideri una cache direct mapped composta da 128 linee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? 5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 7 Quale dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 1 processore produce un'eccezione di tipo 1 processore produce un'eccezione di tipo 1 processore produce un'eccezione di tipo	2	Che cosa contiene la Interrunt Vector Table?	L codici delle procedure di servizio dell'interrunt	A
Le priorità delle procedure di servizio dell' Gli indirizzi delle priferiche che possono si interrupt		Che cosa contiene la interrupt vector rubie.		В
Si consideri una cache direct mapped composta da 128 Iinee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? I				
Si consideri una cache direct mapped composta da 128 Innee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? Instruction) per i processori CISC? Un numero variabile sempre maggiore di I K, dove K è il numero di stadi di pipeline Un numero variabile ma normalmente mine Sempre I Via di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? RAM ROM Flash Disco ottico This processore prima dell'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Il processore produce un'eccezione di tipo Via pr			Le priorità delle procedure di servizio dell'interrupt	C
Si consideri una cache direct mapped composta da 128 linee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? Si Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? Un numero variabile sempre maggiore di 1 K, dove K è il numero di stadi di pipeline Un numero variabile ma normalmente min Sempre 1 Un numero variabile ma normalmente min Sempre 1 Un numero variabile ma normalmente min Sempre 1 Vi numero di parole) della memoria che il sistema può gestire? Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? RAM ROM Flash Disco ottico This processore prima dell'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Il processore produce un'eccezione di tipo Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX Si criva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX Si consideri l'istruzione in CX, assumendo che AL e BX Si consideri l'istruzione in CX, assumendo che AL e BX Si consideri l'istruzione in CX, assumendo che AL e BX Si consideri l'istruzione in CX, assumendo che AL e BX Si consideri l'istruzione in CX, assumendo che AL e BX Si consideri l'attributo in CX, assumendo che			Gli indirizzi delle periferiche che possono scatenare un	D
linee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? 5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 12 bit 19 bit 24 bit 10 bit 24 bit			interrupt	
linee contenenti 32 byte di dato ciascuna. Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? 5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 12 bit 19 bit 24 bit 10 bit 24 bit	3	Si consideri una cache direct mapped composta da 128	7 bit	A
Assumendo che gli indirizzi emessi dal processore siano su 24 bit, qual è la dimensione del campo tag associato a ogni linea? Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? Un numero variabile sempre maggiore di 1 K, dove K è il numero di stadi di pipeline Un numero variabile ma normalmente min Sempre 1 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Il processore produce un'eccezione di tipo Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX				В
24 bit, qual è la dimensione del campo tag associato a ogni linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? 5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 1				C
linea? 4 Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? Iog N I Iog N I				-
indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro? Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? Un numero variabile sempre maggiore di 1 K, dove K è il numero di stadi di pipeline Un numero variabile ma normalmente mini Sempre 1 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX		linea?		D
N, quanti segnali di bus grant saranno pilotati dall'arbitro? Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX	4			A
5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 1 Un numero variabile sempre maggiore di I K, dove K è il numero di stadi di pipeline Un numero variabile sempre la Un numero variabile sempre maggiore di I K, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I K, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I N, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I N, dove K è il numero di stadi di pipeline Un numero variabile sempre la In numero variabile sempre di I N, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I		indipendenti. Assumendo che le possibili unità master siano	2N	В
5 Quale valore assume il parametro CPI (Clocks Per Instruction) per i processori CISC? 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 1 Un numero variabile sempre maggiore di I K, dove K è il numero di stadi di pipeline Un numero variabile sempre la Un numero variabile sempre maggiore di I K, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I K, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I N, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I N, dove K è il numero di stadi di pipeline Un numero variabile sempre la In numero variabile sempre di I N, dove K è il numero di stadi di pipeline Un numero variabile sempre maggiore di I		N, quanti segnali di bus grant saranno pilotati dall'arbitro?	log N	С
Instruction) per i processori CISC? K, dove K è il numero di stadi di pipeline Un numero variabile ma normalmente mino Sempre 1			1	D
Instruction) per i processori CISC? K, dove K è il numero di stadi di pipeline Un numero variabile ma normalmente mino Sempre 1	5	Quala valora assuma il navamatra CDI (Claster De-	Un numero voriobile compre maggiore di 1	
Un numero variabile ma normalmente mino Sempre I 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX				A
Sempre 1 6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX		Instruction) per i processori CISC?	1 1	В
6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX			Un numero variabile ma normalmente minore di 1	C
6 Si consideri un sistema a processore che utilizza il meccanismo dell'Isolated I/O. Assumendo che il processore piloti 20 bit di indirizzo e che gli indirizzi associati alle periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può gestire? 7 Quale delle seguenti tipologie di memoria può essere utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX			Sempre 1	D
utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX		periferiche siano 512, qual è la dimensione massima (numero di parole) della memoria che il sistema può		
utilizzata per implementare la memoria secondaria in un sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX	7	Quale delle seguenti tipologie di memoria può essere	RAM	A
sistema general-purpose? 8 Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h 9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX				В
Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX				
Si consideri l'istruzione DIV CL. Quale valore sarà presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX		sistema general purpose.		С
presente in AL dopo l'esecuzione dell'istruzione, assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX			Disco ottico	D
assumendo che il contenuto in esadecimale dei registri del processore prima dell'esecuzione fosse quello riportato di seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX	8		7h	A
seguito? AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX		assumendo che il contenuto in esadecimale dei registri del	31h	В
AX = 0310h, BX = 0070h, CX = 0010h, DX = 0300h Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX			30h	С
9 Si scriva un frammento di codice in Assembler x86 che esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX				
esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX		AA 0510ll, BA 0070ll, CA 0010ll, BA 0500ll	Il processore produce un'eccezione di tipo "Divisione per 0"	D
1	9	esegue la somma tra i valori presenti nei registri AL e BX e scrive il risultato in CX, assumendo che AL e BX		

Risposte corrette

1	2	3	4	5	6	7	8	9
10	В	В	A	A	1M	С	В	

Domanda 9 (esempio di soluzione)

CBW ADD AX, BX MOV CX, AX

	Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale - Tempo: 40 minuti.
10	Si disegnino le architetture di un contatore asincrono e di uno sincrono, elencando vantaggi e svantaggi di ciascuno.
11	Si disegni la struttura di una RAM con organizzazione a vettore e quella di una RAM con organizzazione a matrice, descrivendone il funzionamento; si elenchino poi vantaggi e svantaggi delle due tipologie di organizzazione.

12	Si descriva il meccanismo della memoria virtuale, illustrando in particolare
	• il processo di traduzione degli indirizzi logici in fisici, dettagliando quali passi sono svolti in hardware e quali in software
	• i vantaggi derivanti dall'adozione di tale meccanismo.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.
13	Si descriva l'architettura e il funzionamento di un'unità di controllo microprogrammata, chiarendo le differenze tra le versioni con microprogrammazione orizzontale e verticale.

Nome, cognome, matricola

Esercizio di programmazione

Sino a 12 punti. È possibile consultare solamente l'instruction set Intel fornito. Tempo: 60 minuti

Sia data una matrice byte contenente valori positivi, di dimensione fissata dalle due costanti (strettamente positive) NRIGHE e NCOLONNE. Si scriva una procedura **contaColonne** in linguaggio Assembly 8086 in grado di contare in quante colonne della matrice la somma degli elementi di valore pari è superiore alla somma degli elementi di valore dispari.

La procedura riceve l'offset della matrice tramite stack e restituisce nel registro AX il numero di colonne in cui la somma degli elementi pari è superiore alla somma degli elementi dispari.

Non è ammesso l'uso di variabili.

Di seguito un esempio di programma chiamante:

Nell'esempio, il valore del registro AX dopo la chiamata della procedura contaColonne è 4.