

REGISTRADORES - REGISTERS

Objetivos

- Trabalhar com dispositivos de armazenamento chamados de registradores.
- Diferenciar os registradores série dos paralelos.
- Cascadear circuitos comerciais para obter equivalentes mais complexos.
- Promover a transferência entre registradores.
- Manipular circuitos registradores comerciais.

REGISTRADORES:

Aplicação:

- Os flip-flops podem ser agrupados para formar circuitos isolados com uma aplicação específica e limitada, chamados de subsistemas seqüenciais.
- Os subsistemas formam sistemas maiores, como o computador.

REGISTRADORES:

- Três subsistemas seqüenciais fundamentais são: os registradores, os contadores e as memórias.
 - **Registrador** é um subsistema seqüencial constituído basicamente por *flip-flops*, e serve para a manipulação e armazenamento de dados.
 - Os **contadores** pode contar transições de um determinado sinal.
- As **memórias** são dispositivos com capacidade de armazenamento com grande número de *bits*.

REGISTRADORES:

- Permite armazenamento de informação binária com comprimento pequeno: 4, 5, 8, 32, 64, 1024 *bits*.
- Utiliza-se *flip-flops* e *latches* através de arranjos convenientes para obter: informações em paralelo, série , cascadeamento, comunicação entre registradores, etc.

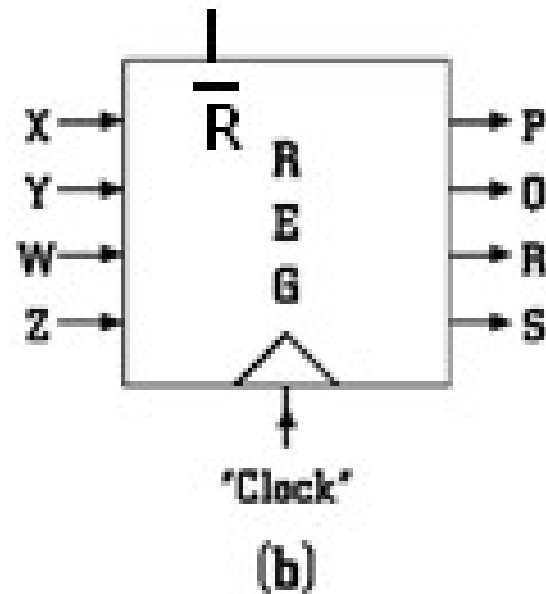
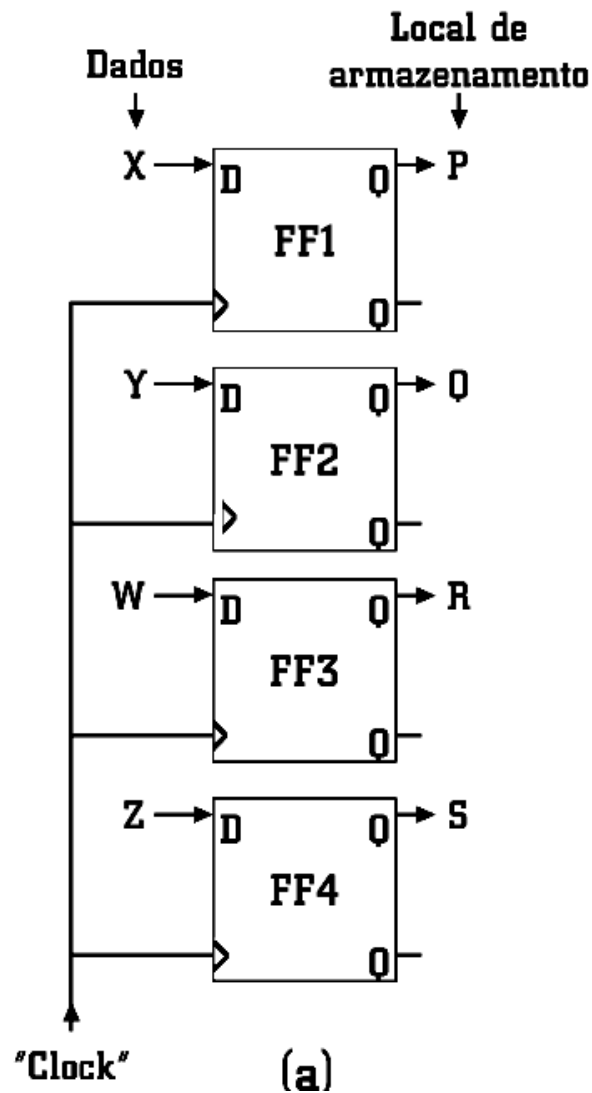
REGISTRADORES:

Configurações básicas

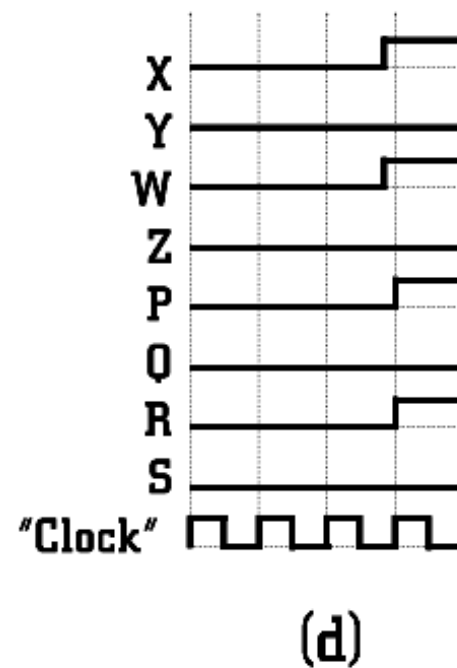
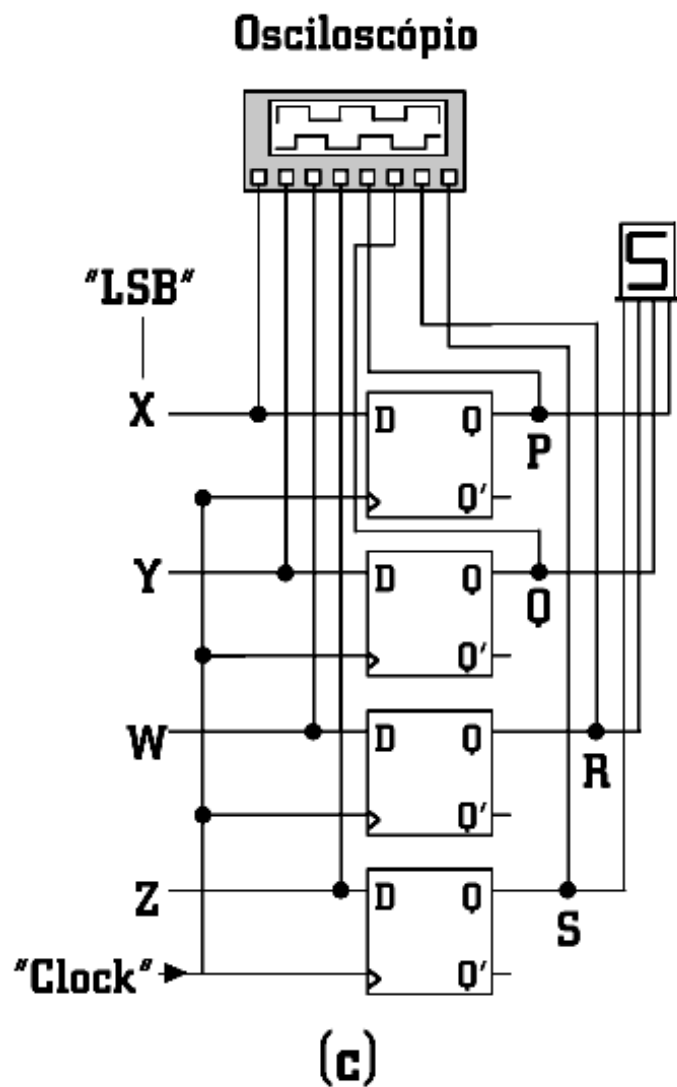
Modo paralelo: mais de um bit que compõem os dados são recebidos e/ou transmitidos simultaneamente, em mais de uma linha.

Modo serial: os dados são recebidos e/ou transmitidos um bit por vez, em uma única linha;

REGISTRADOR PARALELO

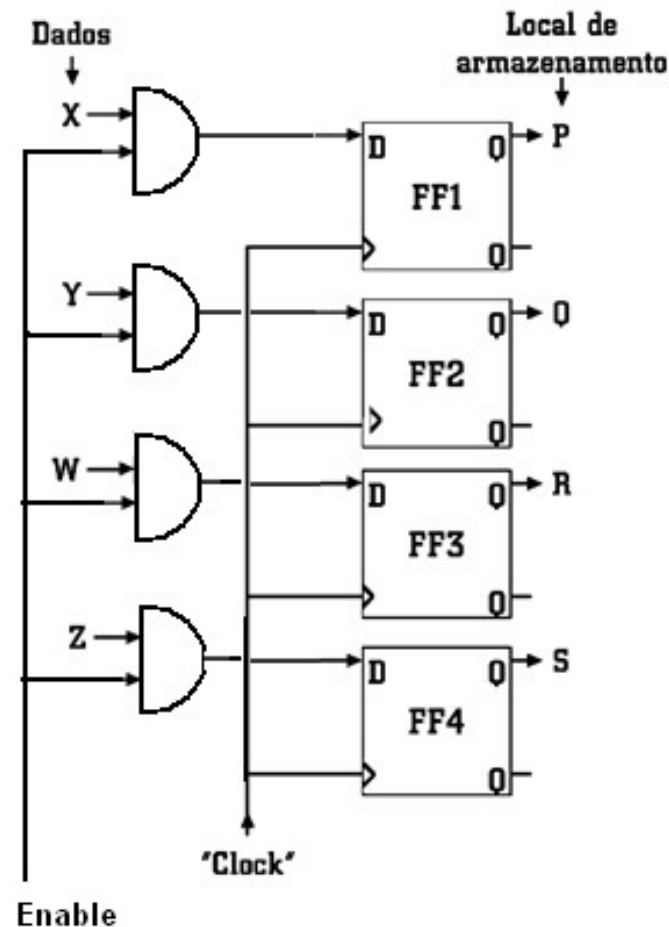


REGISTRADOR PARALELO

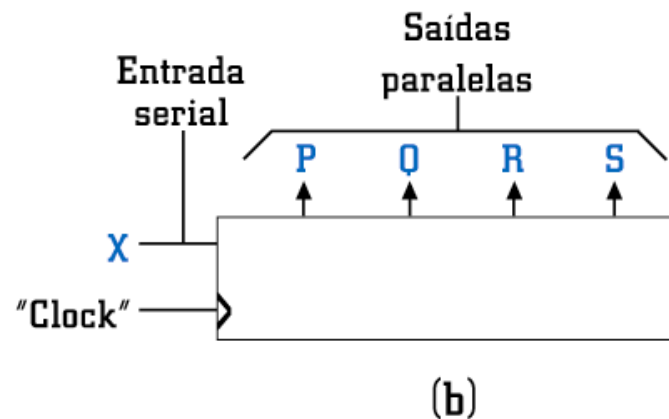
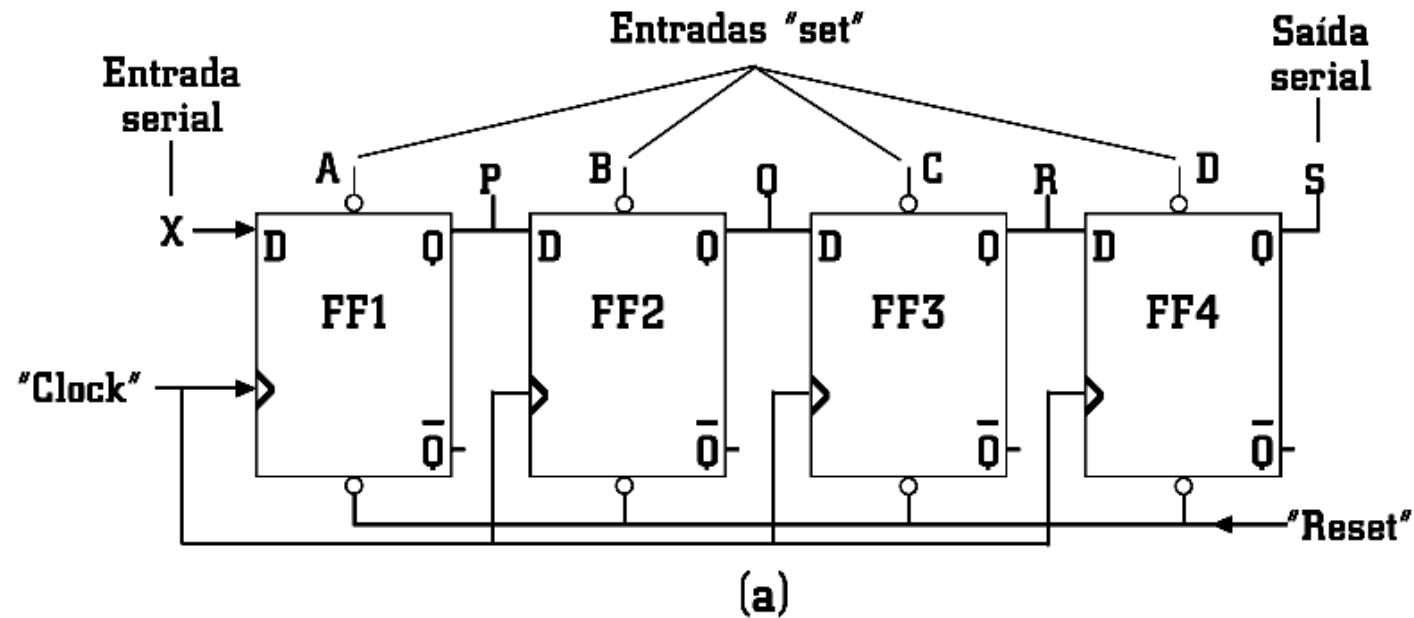


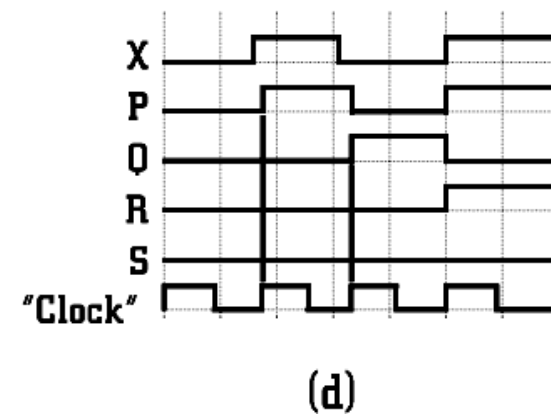
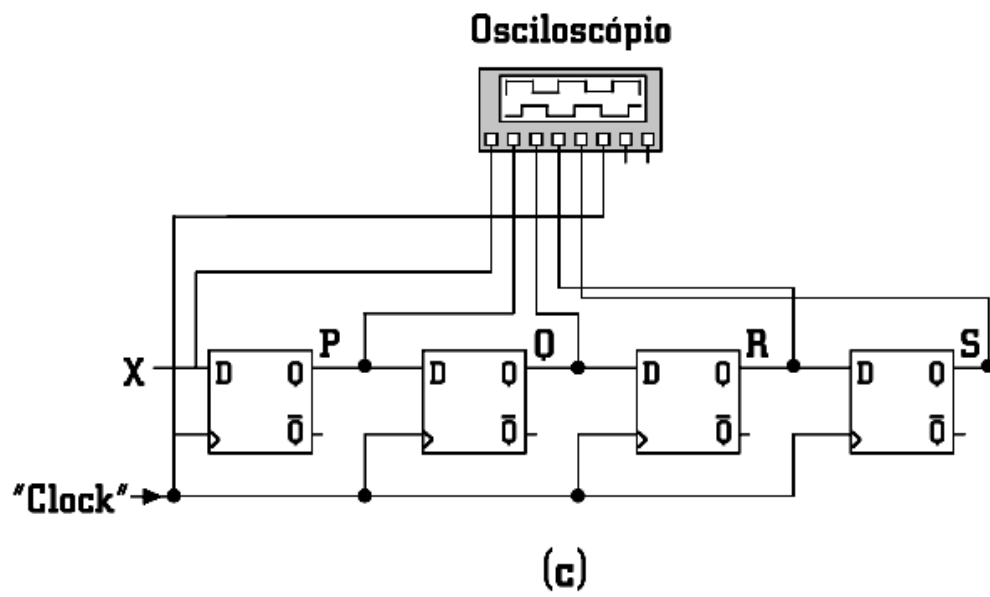
REGISTRADOR PARALELO

- ENTRADA DE CONTROLE: *Enable*
 - ✓ autoriza ou não o armazenamento de dados na transição de *clock*.

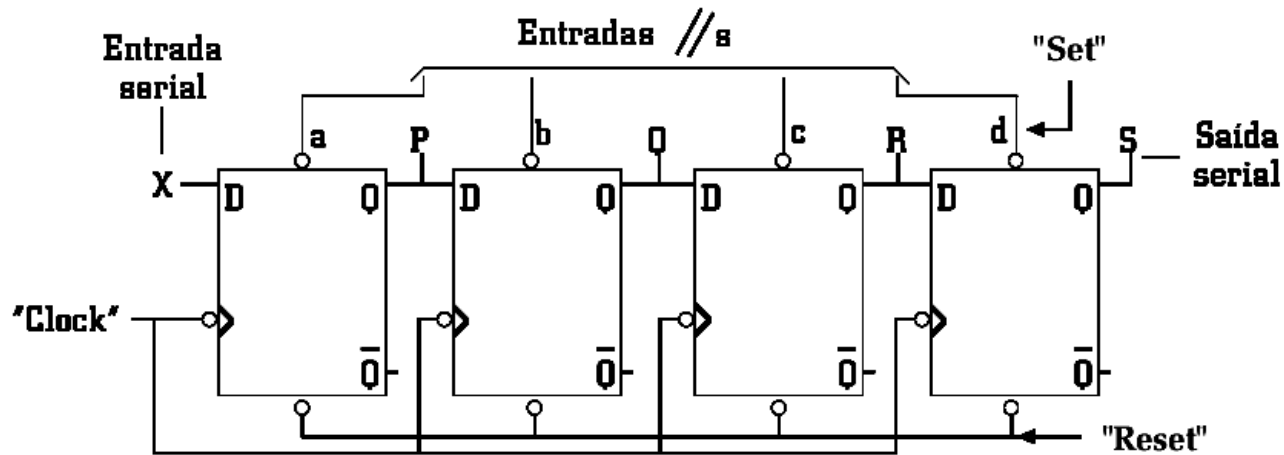


REGISTRADOR SÉRIE





NOTAÇÕES



Entrada série (“serial-in”)

Entradas paralelas (“parallel-in”)

Saída série (“serial-out”)

Saída paralela (“parallel-out”)

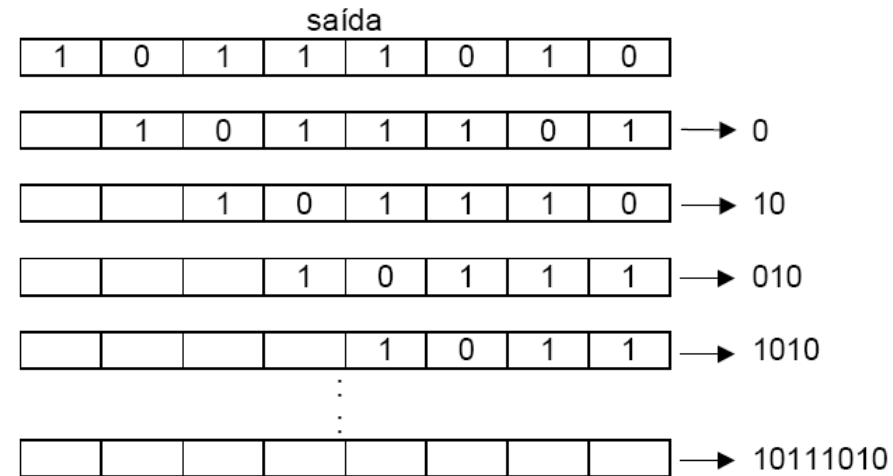
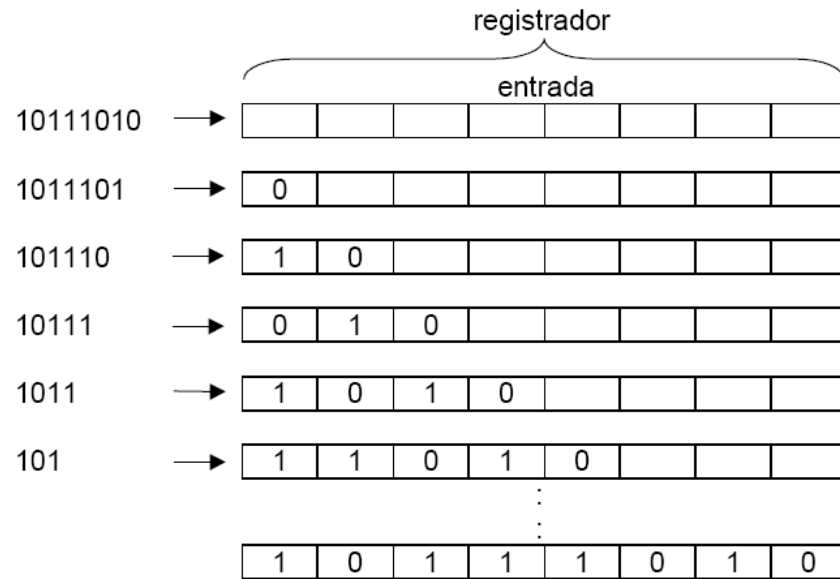
CLASSIFICAÇÃO

Quanto à forma de manipulação dos dados

- 1) Registrador tipo entrada série/saída série**
("Serial-in/serial-out")
- 2) Registrador tipo entrada série/saída paralela** ("serial-in/parallel-out")
- 3) Registrador tipo entradas paralela/saída paralela** ("parallel-in/parallel-out")
- 4) Registrador tipo entradas paralelas/saída serial** ("parallel-in/serial-out")

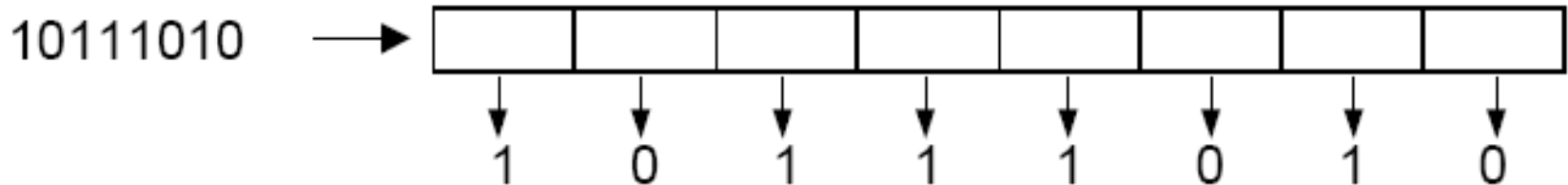
REGISTRADORES:

1. Registrador série-série (“Serial-in/serial-out”) :



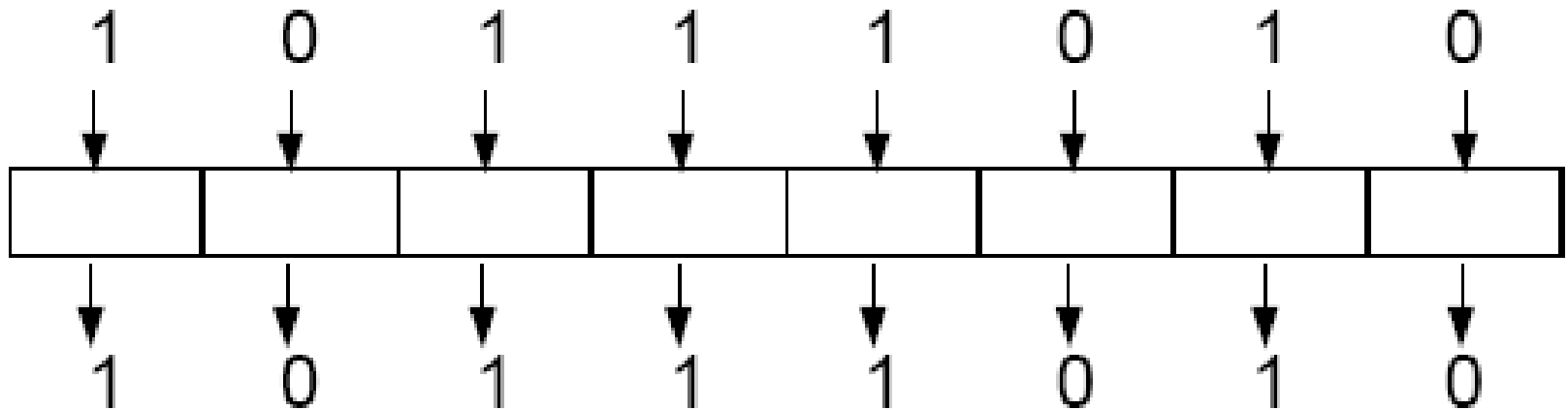
REGISTRADORES:

2. Registrador tipo entrada série/saída paralela (“serial-in/parallel-out”):



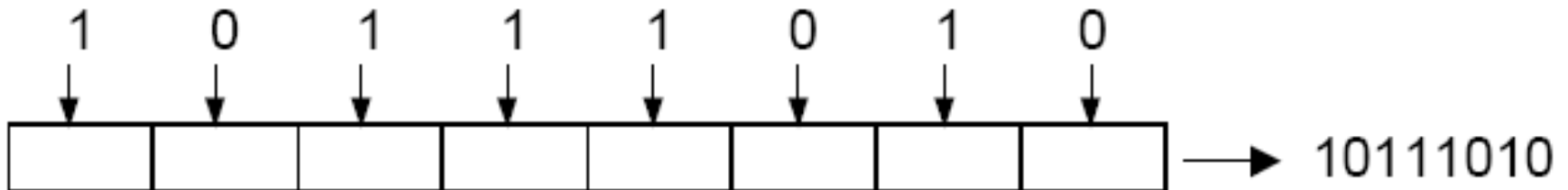
REGISTRADORES:

3. Registrador tipo entradas paralela/saída paralela (“parallel-in/parallel-out”) :



REGISTRADORES:

4. Registrador tipo entradas paralela/saída paralela (“parallel-in/parallel-out”) :



Quanto à direção de deslocamento

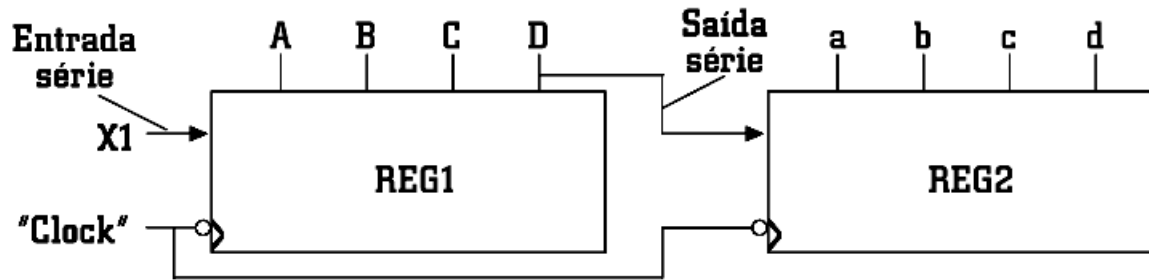
O deslocamento pode ser de três formas:

- 1) Deslocamento para esquerda – *shift left*
- 2) Deslocamento para direita – *shift right*
- 3) Deslocamento bidirecional – *shift right/left*

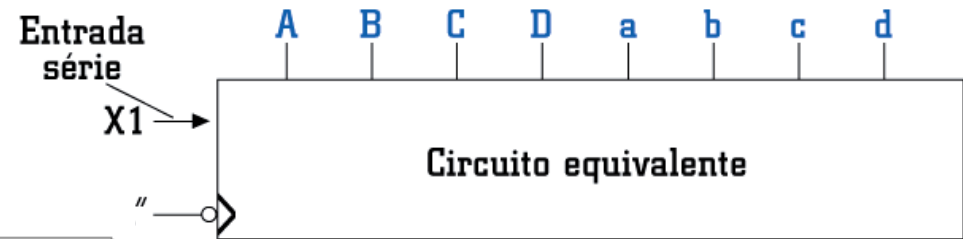
Quanto à capacidade de armazenamento

Parâmetro relacionado com o número de bits que pode ser armazenado no registrador. Nos exemplos anteriores a capacidade de armazenamento é igual a quatro.

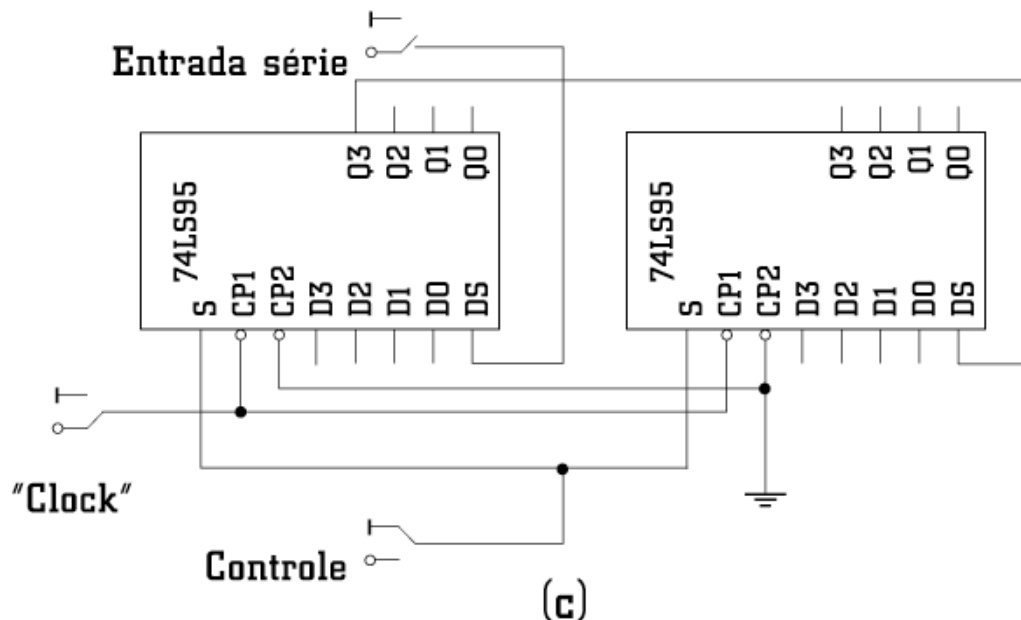
CASCADEAMENTO em série



(a)



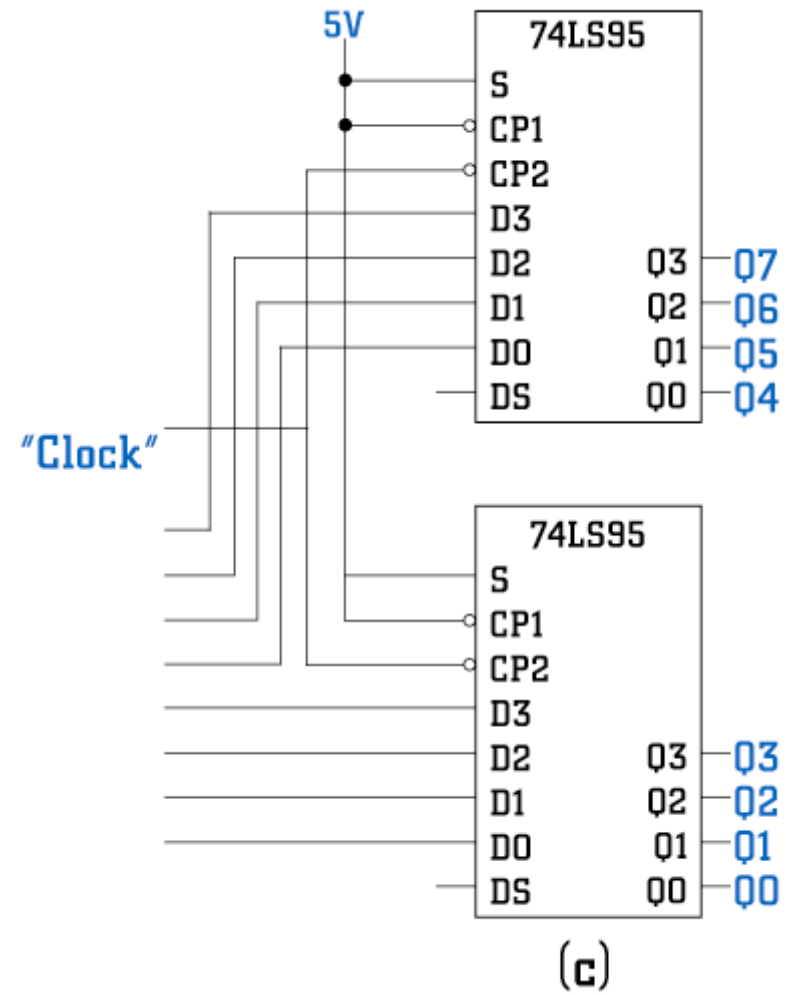
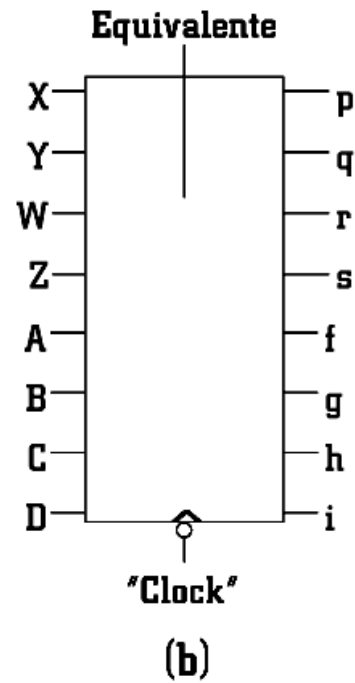
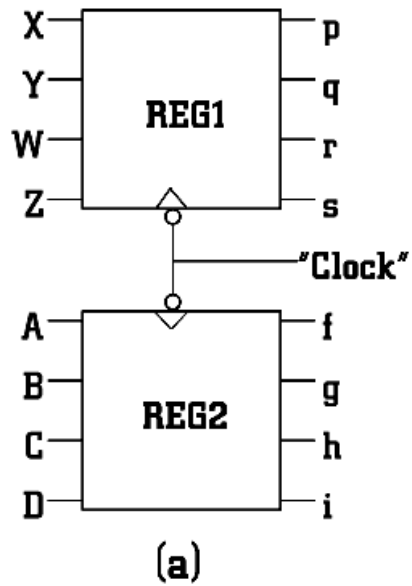
(b)



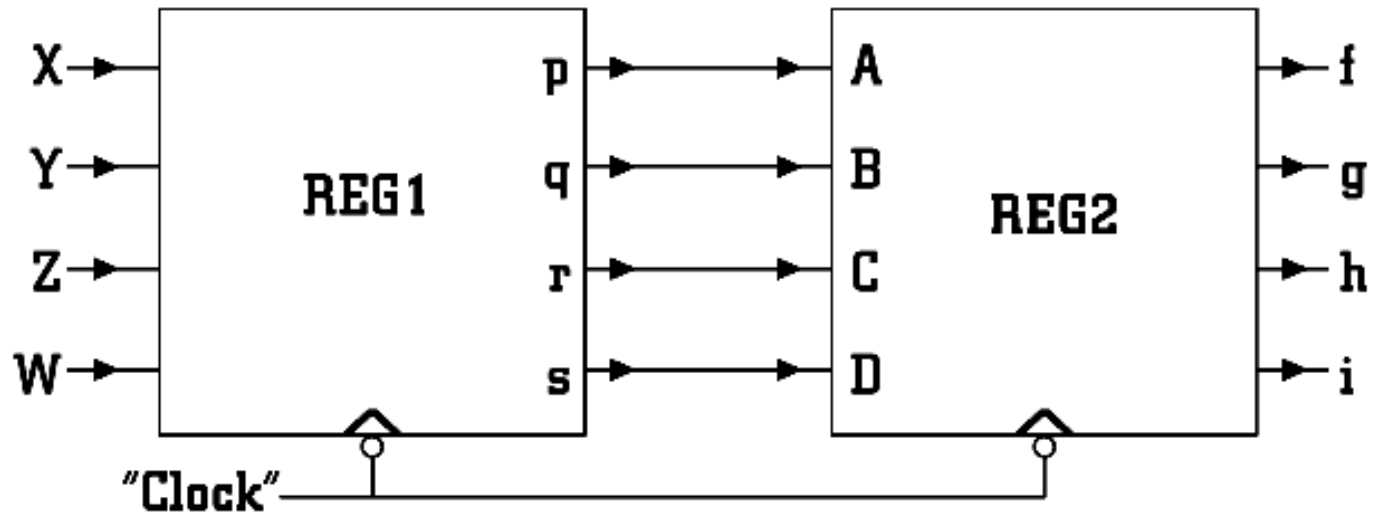
(c)

Clocks interligados => conteúdo do REG1 é copiado para REG2, após 4 pulsos, com perda do conteúdo de REG1.

PARALELISMO

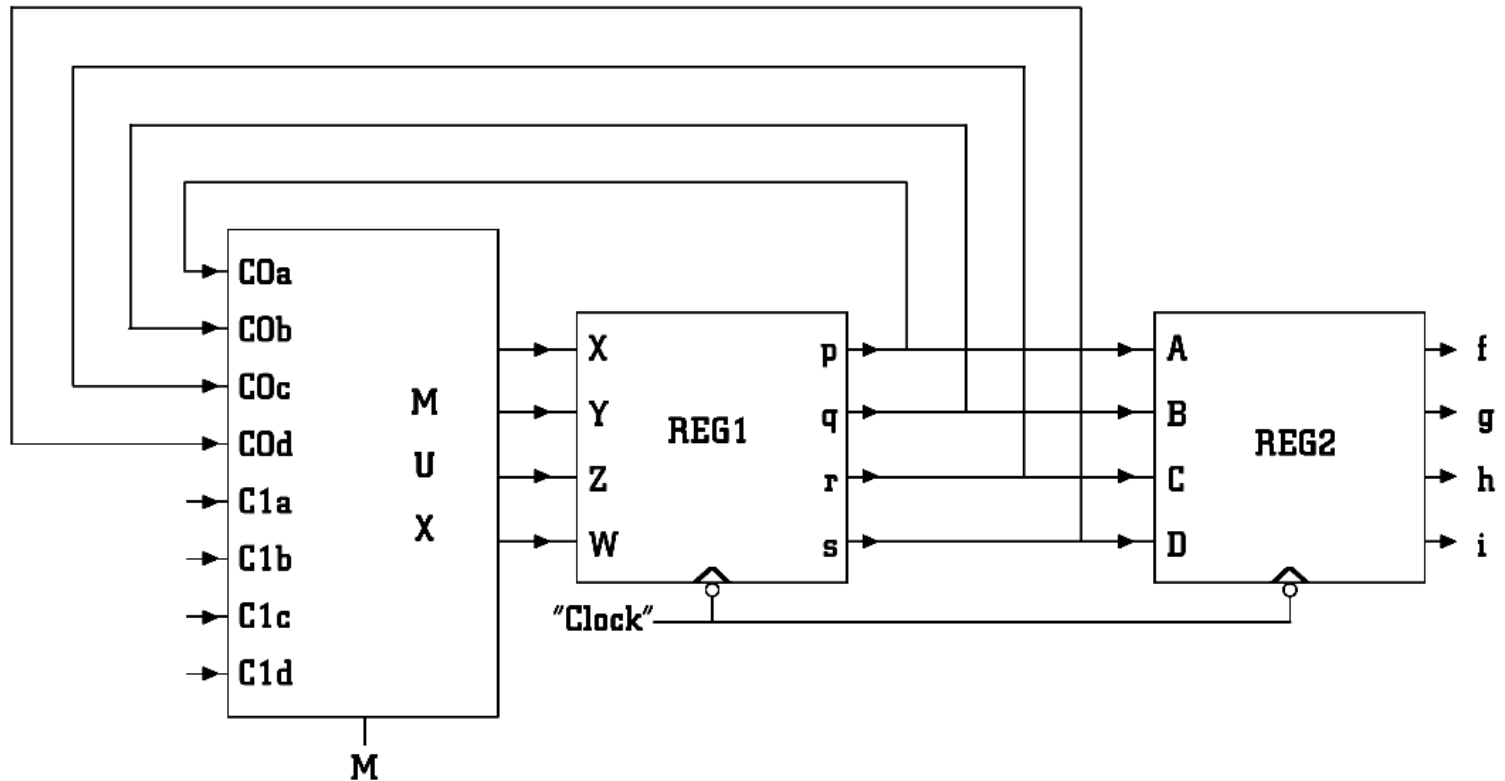


TRANSFERÊNCIA ENTRE REGISTRADORES



(a)

Cópia de REG1 para REG2 preservando conteúdo de REG1



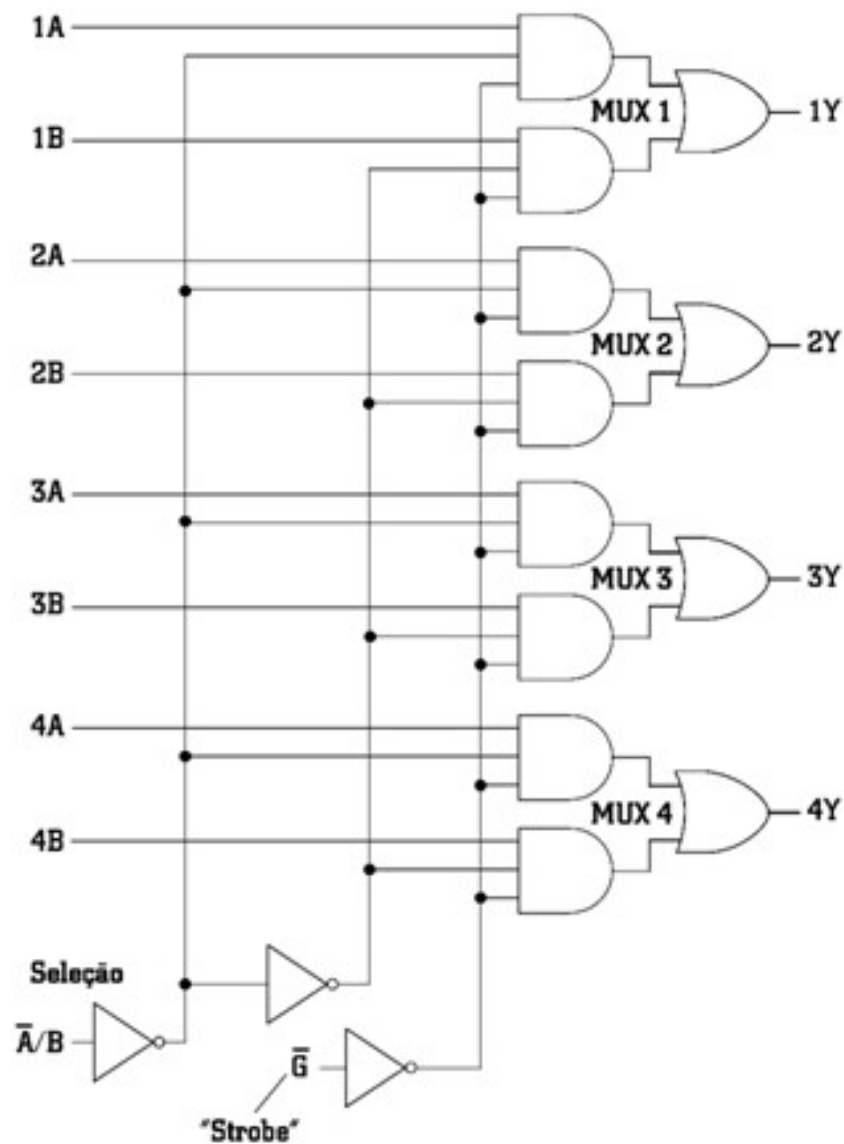
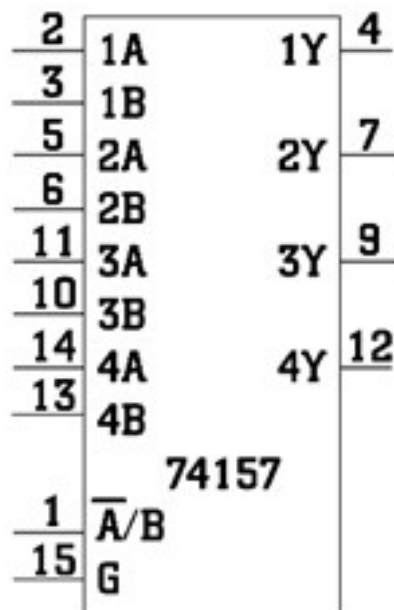
(b)

74157

$M = 0 \Rightarrow$ canal 0 habilitado

$M = 1 \Rightarrow$ canal 1 habilitado

Multiplexador 74157



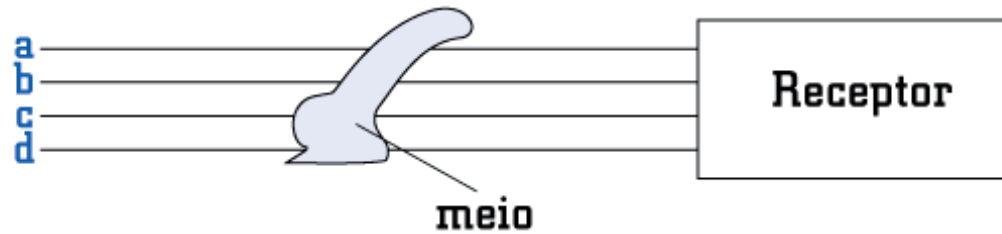
CONVERSÃO SÉRIE PARA PARALELO E VICE-VERSA

Em muitas *operações de processamento* => dados em série são convertidas em paralela e vice-versa.

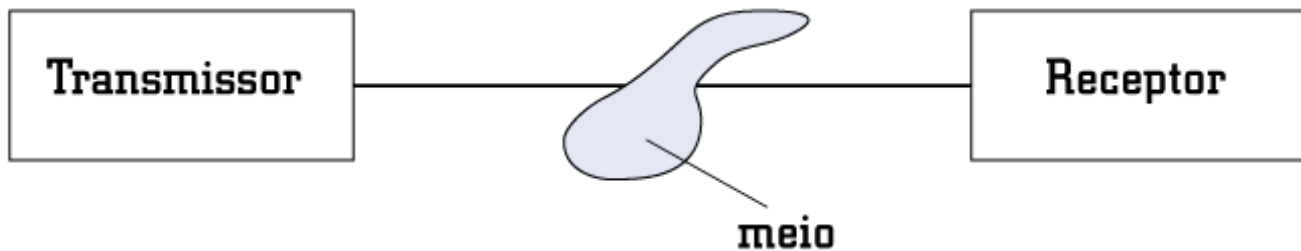
Exemplo: É mais econômico numa transmissão de informações de 16 bits para um ponto distante, realizar *bit a bit* (embora mais lenta). através de um único fio para transmissão serial.

O clock define o número de *bits/seg* => taxa de transferência *baud* .
Exemplo: 220 *bauds* = 220 *bits* por segundo.

CONVERSÃO SÉRIE PARA PARALELO E VICE-VERSA

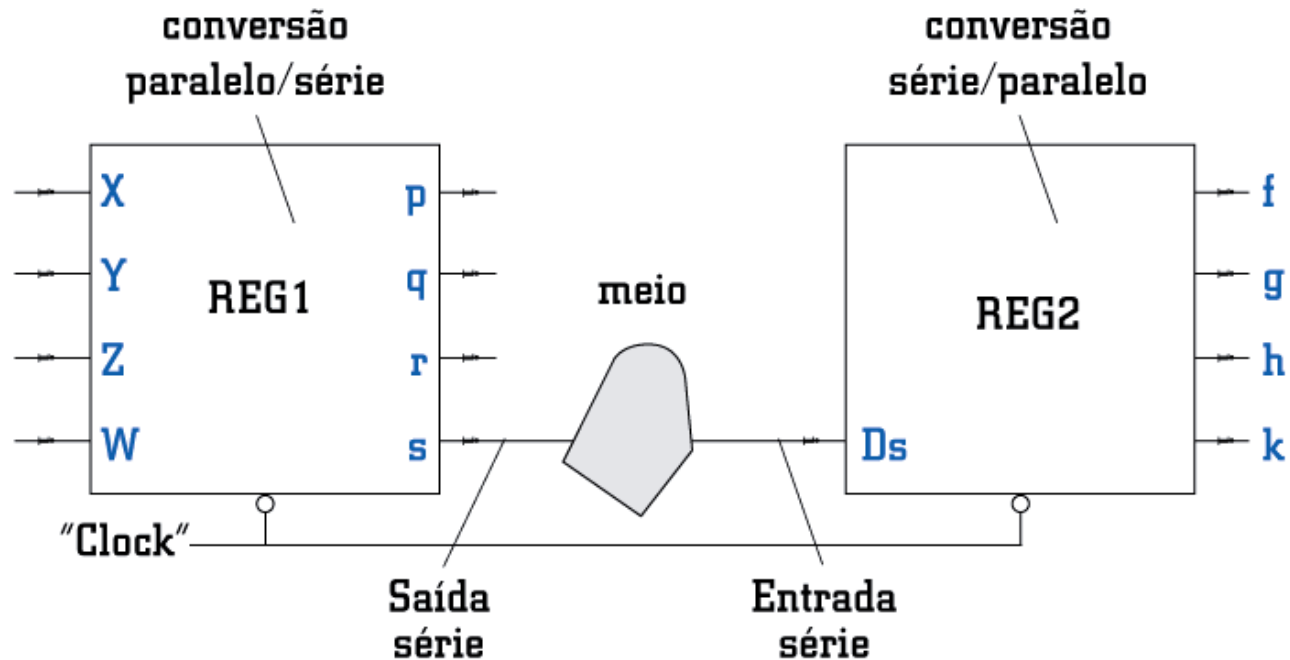


(a) Transmissão paralela



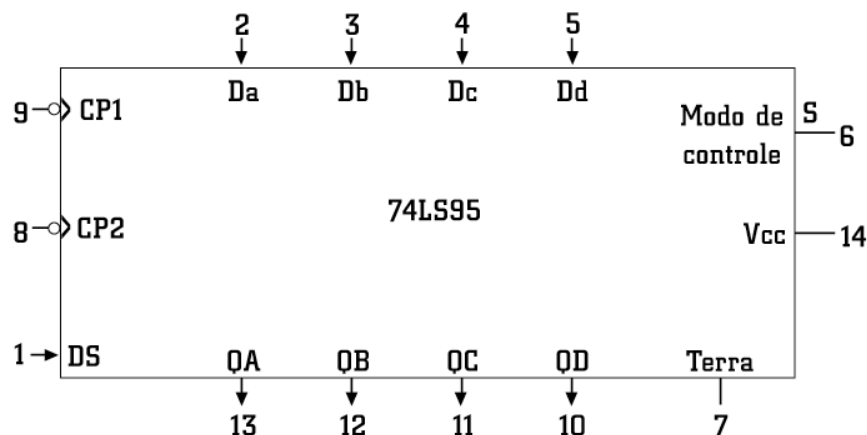
(b) Transmissão serial

CONVERSÃO PARALELO SERIAL E SERIAL PARALELO



CIRCUITOS INTEGRADOS MSI

Circuito 74LS95: registrador com 4 “bits”



(a)

$D_n = D_a, D_b, D_c, D_d$ – entradas paralelas

D_s = entrada série

S = Modo de operação

$CP1 \Rightarrow$ clock do modo série

$CP2 \Rightarrow$ clock do modo paralelo

$Q_A, Q_B, Q_C, Q_D \Rightarrow$ saídas

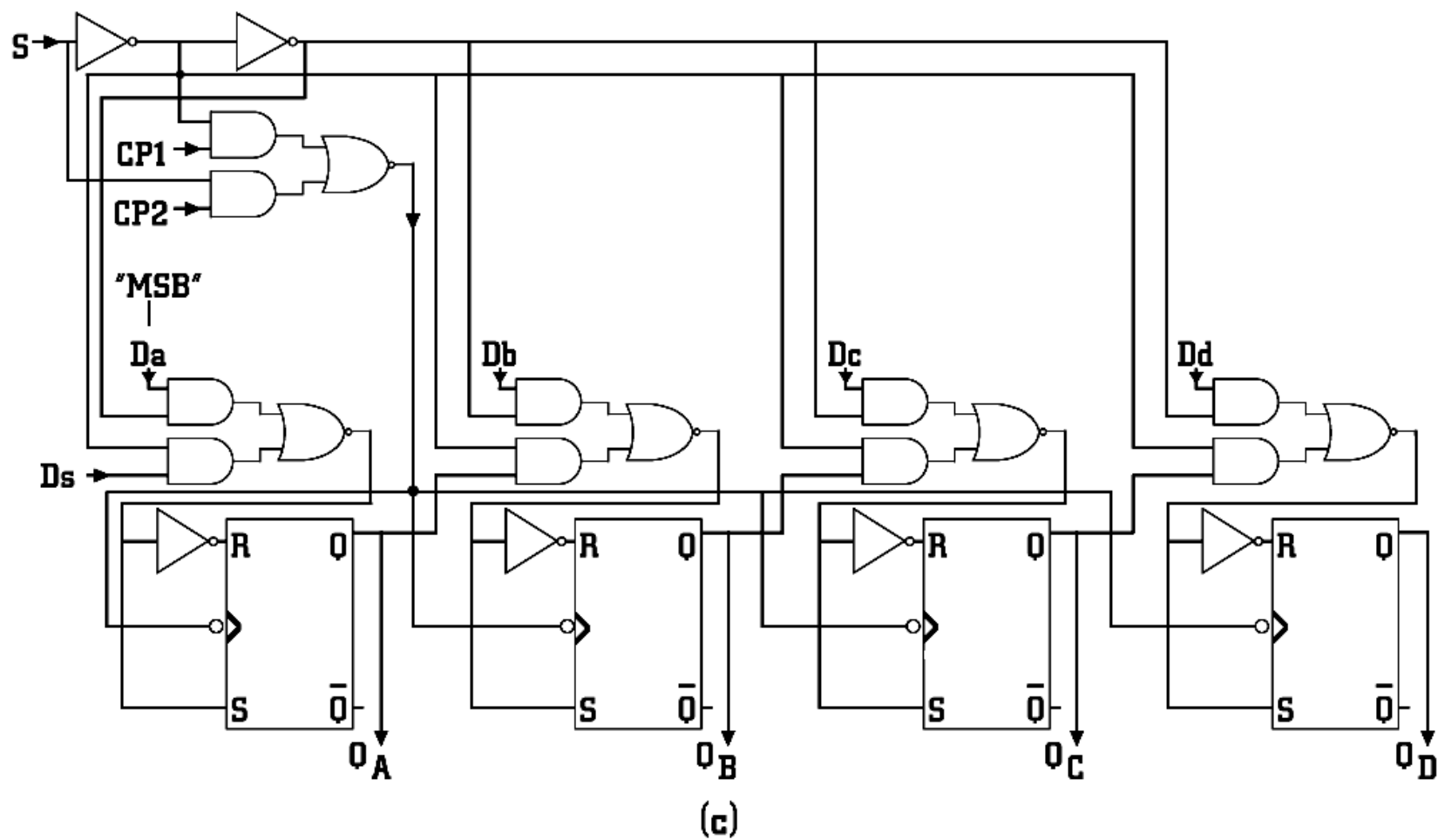
Modo de operação	Entradas					Saída após um pulso			
	S	CP1	CP2	DS	D_n	QA	QB	QC	QD
Carga paralela	1	X	↓	X	0	0	0	0	0
	1	X	↓	X	1	1	1	1	1
Carga série "Shift Right"	0	↓	X	1	X	0	QA	QB	QC
	0	↓	X	h	X	1	QA	QB	QC
Mudança do modo de operação: de carga paralela para carga série	↑	0	X	X	X	Não mudam			
	↑	1	X	X	X	Indeterminadas			
	↓	X	0	X	X	Não mudam			
	↓	X	1	X	X	Indeterminadas			

Onde $n=a, b, c$ ou d

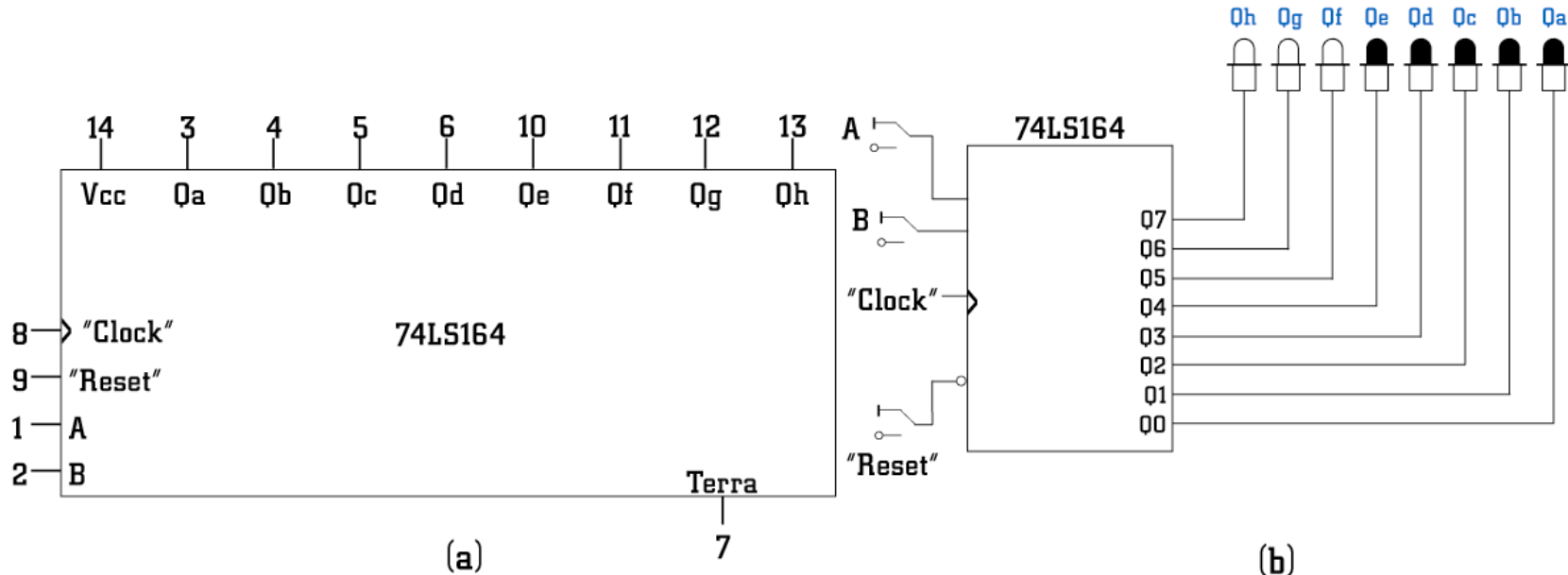
↓ corresponde à descida do "Clock"

↑ corresponde à subida do "Clock"

(b)



Circuito 74LS/ALS/HC/LV164: “Shift-register” com 8 “bits”, com entrada série/saídas paralelas

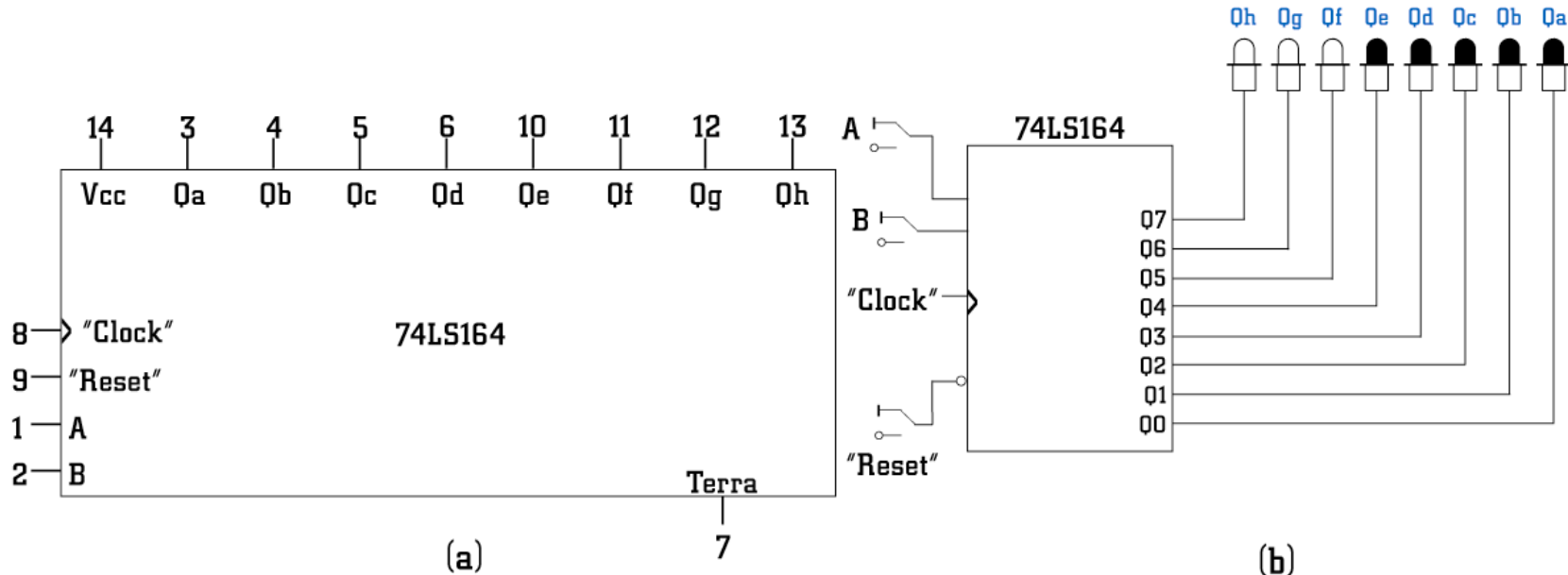


A e B =>
entrada serial
e controle

Entradas e controles				Saídas				
"Reset"	"Clock"	A	B	Qa	Qb	Qc	Qh
0	X	X	X	0	0	0	0
1	0	X	X	estáveis				
1	↓	1	1	1	Qan	Qbn	Qgn
1	↓	0	X	0	Qan	Qbn	Qgn
1	↓	X	0	1	Qan	Qbn	Qgn

(c)

Circuito 74LS/ALS/HC/LV164: "Shift-register" com 8 "bits", com entrada série/saídas paralelas



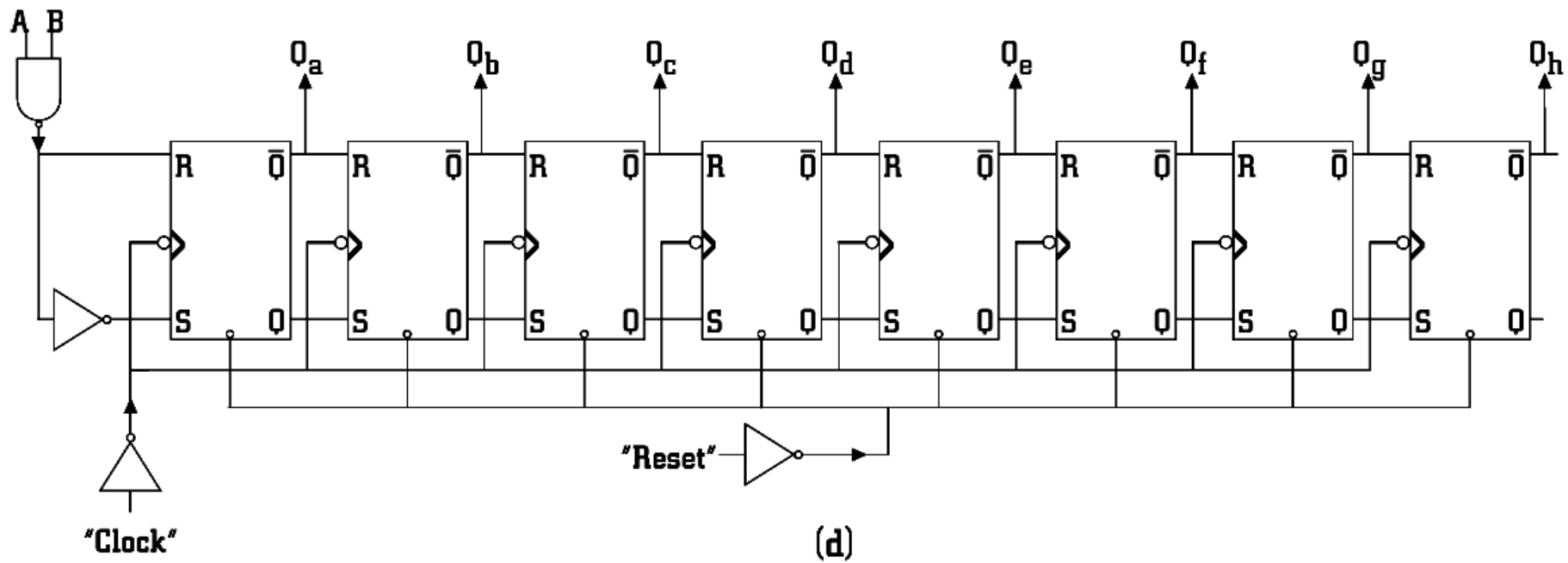
A e B =>
entrada serial
e controle

Entradas e controles				Saídas				
"Reset"	"Clock"	A	B	Qa	Qb	Qc	Qh
0	X	X	X	0	0	0	0
1	0	X	X	estáveis				
1	↓	1	1	1	Qan	Qbn	Qgn
1	↓	0	X	0	Qan	Qbn	Qgn
1	↓	X	0	1	Qan	Qbn	Qgn

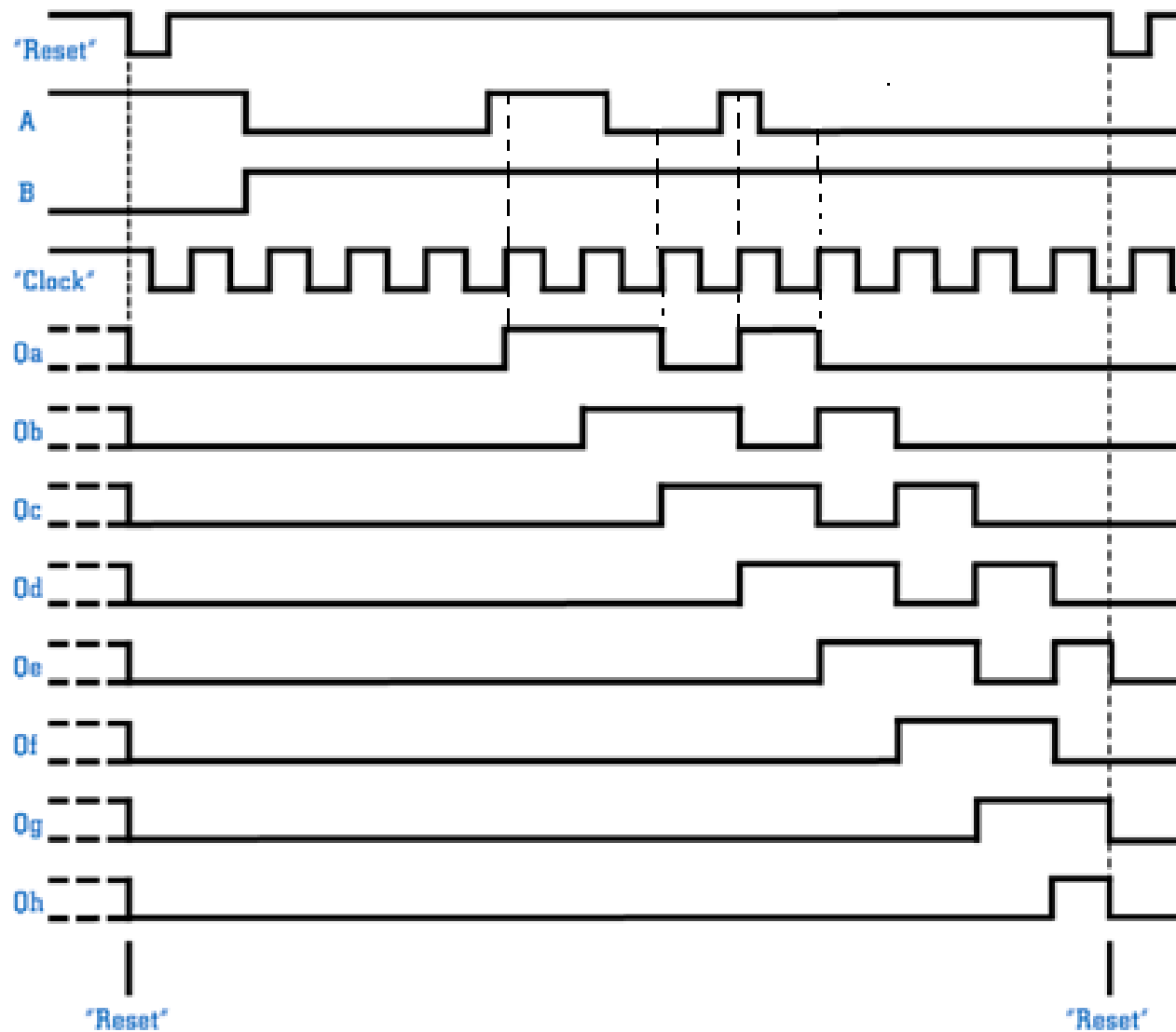
(c)



CIRCUITO DO 74164



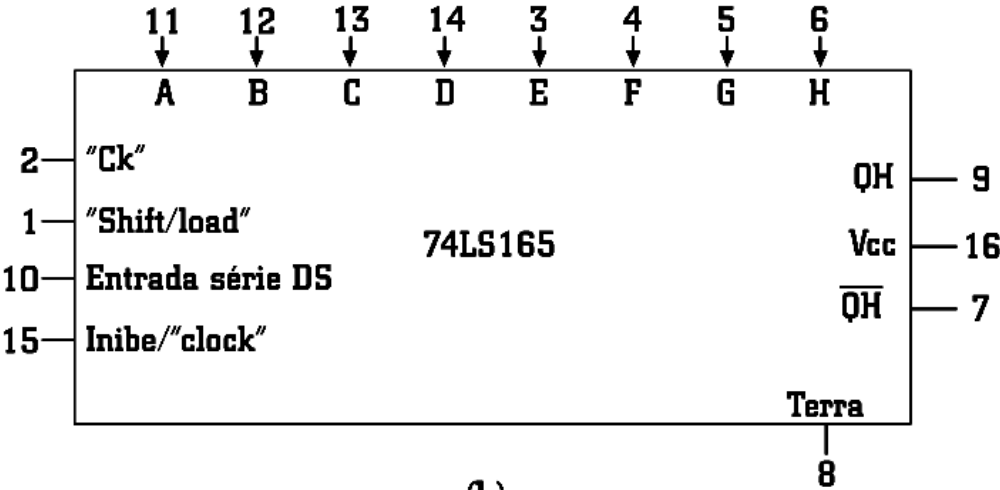
Formas de Onda do 74164



(e)

Circuito 74LS/HC165: Registrador com 8 “bits” (registrador serial ou paralelo)

SH/LD => 0 = PARALELO
=> 1 = SÉRIE

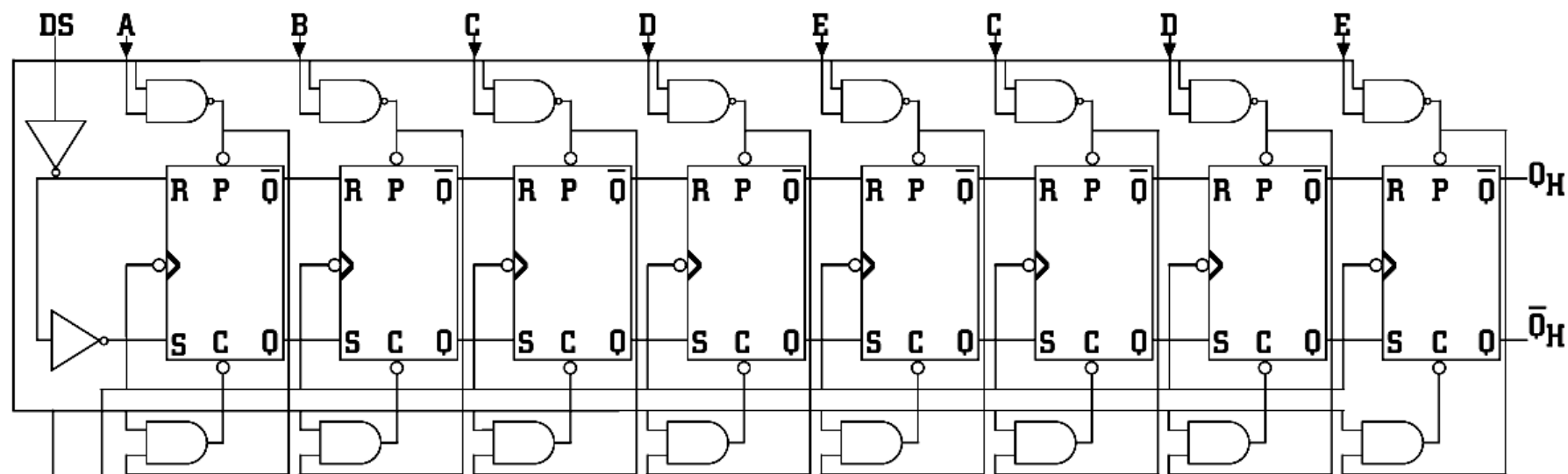


Entradas								Saídas internas				Saídas
"Shift"/Load	Inibe/"Clock"	CK	DS	A	B	H	QA	QB	QG	QH
0	X	X	X	a	b	h	a	b	g	h
1	0	0	X		X			QA-	QB-	QG-	QH-
1	0	↑	1		X			1	QA+	QF+	QG+
1	0	↑	0		X			0	QA+	QF+	QG+
1	1	X	X		X			QA-	QB-	QG-	QH-

PARALELO
ESTÁVEL
SERIAL
SERIAL
INIBE CLK

(a)

CIRCUITO DO 74165



(c)

