**CDMA (Code Division Multiple Access)**

O **CDMA (Code Division Multiple Access - acesso múltiplo por divisão de código)** permite que cada estação transmita sobre todo o espectro de freqüência durante todo o tempo. Várias transmissões simultâneas são separadas com o uso da teoria de codificação. No CDMA, cada tempo de duração de um bit é subdividido em *m* intervalos curtos, denominados **chips**. Normalmente, existem 64 ou 128 chips por bit. Mas, no exemplo apresentado a seguir, usaremos 8 chips por bit para simplificar a explicação. A cada estação é atribuído um código de *m* bits exclusivos, chamado de **seqüência de chips**.

Para transmitir um bit 1, cada estação envia sua seqüência de chips. Para transmitir um bit 0, envia o complemento de 1 dessa seqüência (sua negação). Assim, para *m* = 8, se a estação *A* receber a atribuição de seqüência de chips 00011011, ela transmitirá um bit 1 ao enviar 00011011, e um bit 0 ao enviar 11100100. Para fins pedagógicos, é mais conveniente usar uma notação bipolar, com o “0 binário” sendo -1 e o “1 binário” como sendo +1. Portanto, para transmitir um bit 1, a estação A transmitirá (-1 -1 -1 +1 +1 -1 +1 +1), e para transmitir um bit 0, a estação A transmitirá (+1 +1 +1 -1 -1 +1 -1 -1). Na realidade, são sinais com esses níveis de tensão que são enviados, mas é suficiente pensarmos em termos de sequências.

Há um aumento do volume de informações a serem enviadas de *b* bits/s para *mb* chips/s, que só poderá ocorrer se a largura de banda disponível for *m* vezes maior que a largura de banda necessária para uma estação que não usa CDMA.

Considere as seguintes sequências de chips para quatro estações:

A: 00011011 A: (-1-1-1+1+1-1+1+1)

R: 00101110 B: (-1-1+1-1+1+1+1-1)

C: 01011100 C: (-1+1-1+1+1+1-1-1)

V: 01000010 D: (-1 +1-1-1-1-1+1-1)

Vamos usar S para indicar o vetor de m chips correspondente à estação S, e Š para a sua negação. Todas as sequências são ortogonais par a par, isso significa que o produto interno normalizado de duas sequências de chips distintas, S e T (indicado com S°T), é 0. Mais precisamente:

Temos ainda que, se S°Ť=0, então S°T também é zero. O produto interno normalizado de qualquer sequência de chips por ela mesma é igual a 1.

Observe também que:

S°Š=-1

Quando duas ou mais estações transmitem simultaneamente, suas sequências bipolares se somam linearmente. Por exemplo, se durante um período de um chip, três estações transmitirem +1 e uma estação transmitir -1, o resultado +2 será recebido. Isso pode ser considerado como a soma de voltagens sobrepostas no canal. Se três estações transmitirem + 1 volt e uma estação transmitir -1 volt como saída, o resultado será 2 volts.

No exemplo anterior, considerando que as estações R e C transmitem bits 1, obtemos a soma de suas seqüências bipolares de chips, da seguinte forma:

S=R+C

(-1 –1 +1 –1 +1 +1 +1 -1) + (-1 +1 –1 +1 +1 +1 –1 -1)

= (-2 0 0 0 +2 +2 0 -2)

Para recuperar o fluxo de bits de uma estação individual, o receptor precisa conhecer com antecedência a seqüência de chips da estação transmissora. Ele executa a recuperação calculando o produto interno normalizado da seqüência de chips recebida (a soma linear de todas as estações que transmitiram) e da seqüência de chips da estação cujo fluxo de bits está tentando recuperar.

Se a seqüência de chips recebida for **S** e o receptor estiver tentando ouvir uma estação cuja seqüência de chips é **C**, ele apenas calcula o produto interno normalizado, **S**°**C**.

Exemplo: imagine que duas estações *A* e *C* transmitem um bit 1 ao mesmo tempo em que Rtransmite um bit 0. Logo, o receptor percebe a soma **S = A +Ř + C.**

S=(-1 +1 -3 +3 +1 -1 -1 +1)

Logo, para recuperar os dados de C temos que fazer S°C.

)

=1

Algebricamente temos:

S°C = (A+Ř+C) °C=A°C+ Ř°C+C°C

= 0 + 0 +1

=1

Referência:

TANENBAUM, A.S., WETHERALL, D. J. **Redes de Computadores**, tradução da 5ª Edição, Editora Prentice Hall Brasil, 2011.