



INDICADOR LÓGICO DE EXPERIÊNCIA DO PASSAGEIRO (ILEP)

Monitor Digital De Conforto Para Transporte Público

Projeto Final

Disciplina: Circuitos Digitais
Profa. Denise Stringhini
Aluno: Luís Gustavo dos Santos

São José dos Campos - Julho, 2025

DESCRIÇÃO BÁSICA

Objetivo do Projeto

O objetivo principal deste projeto é monitorar o conforto geral em um transporte público, indicando o condutor e passageiros.

Os objetivos específicos são:

- Ajudar a melhorar a qualidade e segurança do transporte público, monitorando condições e incentivando correções rápidas.
- Suportar gestão urbana mais inteligente, gerando dados para melhorar vias e serviços públicos.
- Contribuir para o aumento do acesso seguro a diversos espaços urbanos, atuando na melhoria da qualidade do transporte público.

Em suma, o sistema proposto contribui para cidades mais seguras, inclusivas, confortáveis e eficientes, suportando tomadas de decisão mais rápidas e baseadas em dados reais.

ODS Relacionada ao Projeto

O projeto proposto está relacionado à ODS 11 - Cidades e comunidades sustentáveis -, que tem por objetivo tornar as cidades e os assentamentos humanos inclusivos, seguros, resilientes e sustentáveis.

Entre as metas específicas da ODS 11, as listadas abaixo possuem aspectos (destacados em negrito) que são diretamente atendidas pelo projeto:

- Meta 11.2 — Até 2030, **proporcionar o acesso a sistemas de transporte seguros, acessíveis, sustentáveis e a preço acessível para todos**, melhorando a segurança rodoviária por meio da expansão dos transportes públicos, com especial atenção para as necessidades das pessoas em situação de vulnerabilidade, mulheres, crianças, pessoas com deficiência e idosos
- Meta 11.3 — Até 2030, **aumentar a urbanização inclusiva e sustentável**, e as capacidades para o planejamento e gestão de assentamentos humanos participativos, integrados e sustentáveis, em todos os países
- Meta 11.6 — Até 2030, **reduzir o impacto ambiental negativo per capita das cidades**, inclusive prestando especial atenção à qualidade do ar, gestão de resíduos municipais e outros
- Meta 11.7 — Até 2030, **proporcionar o acesso universal a espaços públicos seguros, inclusivos, acessíveis e verdes**, particularmente para as mulheres e crianças, pessoas idosas e pessoas com deficiência

Descrição Geral do Projeto

Uma premissa do projeto foi considerar um cenário mais restrito em termos de componentes a serem utilizados, focando naqueles abordados na disciplina Circuitos Digitais. Tal premissa, além de simplificar o desenvolvimento e simulação da solução, reduz o custo de uma eventual implementação para fins didáticos e/ou comerciais. Desta forma, não serão usados microcontroladores, processadores ou circuitos sequenciais, mas apenas circuitos combinacionais.

Foram desenvolvidos circuitos comparadores de magnitude para avaliar se os sinais recebidos de diferentes tipos de sensores são maiores, iguais ou menores que valores de referência. Para cada uma

destas condições existe um LED correspondente, para visualização das condições de conforto pelo motorista e passageiros.

Os sensores utilizados neste projeto são:

- 1 sensor de luminosidade da cabine de passageiros
- 1 sensor de umidade da cabine de passageiros
- 1 acelerômetro para detectar impactos devido à buracos na pista
- 2 sensores de temperatura da cabine de passageiros

O resultado da avaliação da luminosidade, umidade e temperatura é obtido diretamente do respectivo circuito comparador de magnitude. Entretanto, para os sensores de temperatura, foi desenvolvido um circuito para calcular a média dos valores detectados (um sensor de temperatura em cada metade da cabine de passageiros). É esse valor médio que é passado para o circuito comparador de magnitude da temperatura.

Referencial Teórico

Circuito Comparador

Um circuito comparador de magnitude de 1 bit é a célula básica para a comparação de números binários mais longos. Sua função é bem específica: ele recebe dois bits, A e B, e determina a relação aritmética entre eles. Para isso, ele gera três saídas mutuamente exclusivas, significando que apenas uma delas pode estar ativa (em nível lógico alto) por vez. As saídas são:

- $A > B$: Esta saída só é ativada quando $A=1$ e $B=0$. A implementação lógica para isso é $A \text{ AND NOT } B$.
- $A < B$: Ativada apenas quando $A=0$ e $B=1$. A lógica correspondente é $\text{NOT } A \text{ AND } B$.
- $A = B$: Ativada quando A e B são idênticos (0 e 0, ou 1 e 1). A porta lógica ideal para esta função é a XNOR (ou "coincidência"), que gera uma saída alta somente quando suas entradas são iguais.

Para comparar números com múltiplos bits (por exemplo, $A = A_2A_1A_0$ e $B = B_2B_1B_0$), não podemos simplesmente comparar cada par de bits isoladamente. O "peso" ou "valor posicional" de cada bit é crucial. Por isso, a combinação dos comparadores de 1 bit é feita de forma hierárquica, num arranjo conhecido como comparador em cascata. A regra fundamental é: a comparação sempre começa pelo bit de maior peso (MSB - Most Significant Bit). Se a comparação for resolvida nesse nível, o resultado é final. Se não, a decisão é "passada adiante". Se ela determinar que $A_2 > B_2$ ou $A_2 < B_2$, a comparação inteira está resolvida, e os bits restantes são irrelevantes. Contudo, se $A_2 = B_2$, o resultado ainda está indefinido. Neste caso, a saída $A_{\text{igual}}B$ do primeiro estágio atua como um sinal de "habilitação" ou "permissão" para o próximo comparador na hierarquia (o que compara A_1 e B_1), permitindo que ele faça sua análise. Esse processo se repete: cada estágio só é considerado se todos os estágios de maior peso antes dele resultaram em igualdade.

Circuito para calcular média

Para calcular a média de dois números, A e B, seguimos a fórmula matemática $(A + B) / 2$. Em um circuito digital, esse processo é dividido em duas etapas conceituais: primeiro, realizar a soma $A + B$ e, em segundo lugar, dividir o resultado dessa soma por 2. A grande vantagem de trabalhar com números binários é que a operação de divisão por 2 não exige um circuito complexo de divisão ou subtrações repetidas. Em vez disso, ela é realizada por uma operação extremamente simples e eficiente chamada

deslocamento de bits para a direita (right bit shift), que, na prática, é apenas um rearranjo das conexões elétricas na saída do circuito somador.

A primeira etapa consiste na soma dos números binários, por exemplo, utilizando um somador completo de 3 Bits. Este bloco lógico recebe como entrada os dois números que queremos somar: A, formado pelos bits A2, A1, A0, e B, formado pelos bits B2, B1, B0. Ao somar dois números de 3 bits, cujo valor máximo é 7 (111), o resultado máximo possível é $7 + 7 = 14$. Para representar o número 14 em binário (1110), são necessários 4 bits. Portanto, o nosso somador de 3 bits precisa gerar uma saída de 4 bits. Essa saída é composta pelos 3 bits de soma (S2, S1, S0) e pelo bit de "vai um" final, o Carry Out (Cout), que atua como o bit mais significativo (MSB) do resultado.

A segunda etapa consiste na divisão por 2 através do deslocamento. Uma vez que temos o resultado da soma de 4 bits (R3, R2, R1, R0, onde R3 é o Cout), a divisão por 2 é executada. Deslocar os bits de um número binário uma posição para a direita é matematicamente equivalente a uma divisão inteira por 2. Na prática, isso significa que simplesmente ignoramos o bit menos significativo (R0) e usamos os bits restantes como nosso resultado final. O resultado da média, M, será um número de 3 bits (M2, M1, M0) obtido da seguinte forma:

- O bit M2 da média é o antigo bit R3 da soma (Cout)
- O bit M1 da média é o antigo bit R2 da soma (S2)
- O bit M0 da média é o antigo bit R1 da soma (S1)

O bit R0 (S0 do somador), que foi "descartado", representa o resto da divisão. Se a soma $A+B$ for um número par, R0 será 0. Se a soma for ímpar, R0 será 1, indicando a parte fracionária de 0.5 que é truncada na média inteira.

Pesquisa de Campo

O projeto proposto poderia ser testado em ônibus que atendem regiões periféricas de São José dos Campos. Por exemplo, a linha 102 atende a zona rural do Jaguari, onde se localiza a EMEF Jaguari - Madre Teresa.

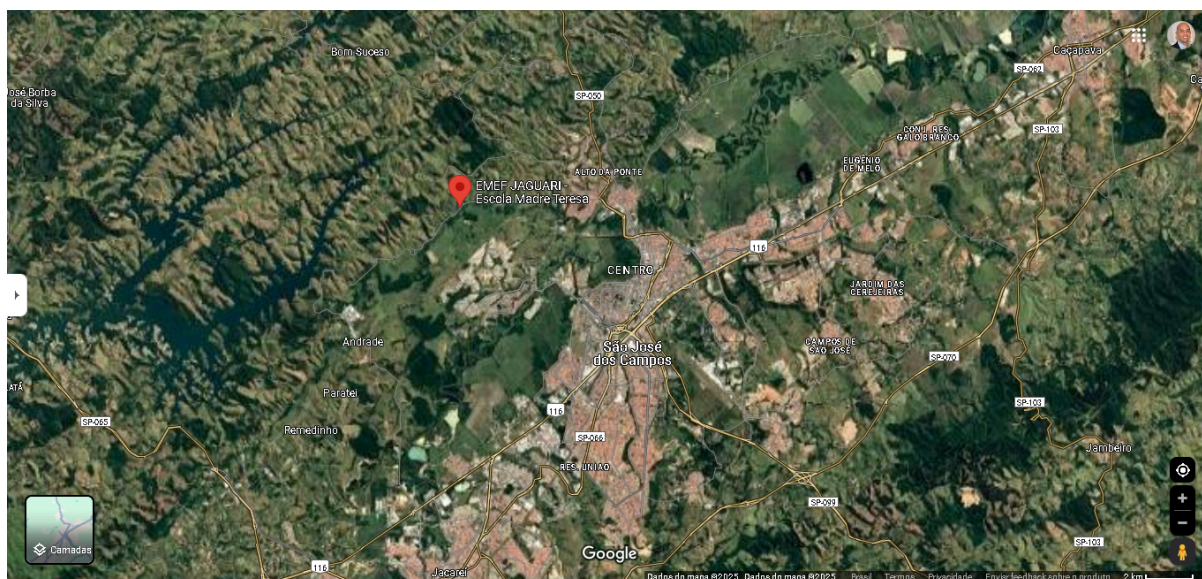


Figura 1: Localização da EMEF Jaguari - Madre Teresa

Devido ao fato da maioria das estradas que levam até à escola serem vicinais, mantê-las em boas condições é fundamental para garantir que aproximadamente 100 alunos, professores, funcionários e

voluntários possam chegar até a escola diariamente, especialmente durante as épocas de chuva. Esse acesso diário dos alunos à escola Madre Teresa é de extrema importância social pois a maioria dos alunos são oriundos de famílias de baixa renda e, com o suporte da organização sem fins lucrativo ACEMT, elas podem permanecer o dia todo na escola, participando de atividades STEAM no contra-turno, e recebendo alimentação extra, suporte psicológico, médico e odontológico gratuitamente.



Figura 2: Portão de acesso à EMEF Jaguari - Madre Teresa

Poder deixar seus filhos o dia todo na Madre Teresa possibilita também que os pais possam trabalhar, reduzir os seus custos familiares com alimentação e cuidados médicos das crianças matriculadas e poder se dedicar mais com as crianças que ainda não atingiram a idade escolar. A ACEMT é uma associação sem fins lucrativos que tem a missão de construir programas sociais ligados à promoção de Cultura e Educação para comunidades em situação de vulnerabilidade. Fundada em 2014, a ACEMT já atendeu mais de 1.000 crianças, oferecendo à elas educação de qualidade.



Figura 3: Estrada vicinal de acesso à EMEF Jaguari - Madre Teresa

ENTRADAS DO SISTEMA

O projeto proposto utilizará diferentes tipos de sensores para capturar dados em tempo real durante a operação do transporte público (ex. ônibus). São listados abaixo apenas aqueles que estarão no MVP (*Minimum Viable Product*) deste projeto:

- 1 sensor de luminosidade da cabine de passageiros
- 1 sensor de umidade da cabine de passageiros
- 1 acelerômetro para detectar impactos devido à buracos na pista
- 2 sensores de temperatura da cabine de passageiros

PROCESSAMENTO

O circuito lógico do projeto deverá receber as entradas dos sensores e realizar diferentes tipos de operações lógicas, visando indicar, para cada um dos parâmetros sendo monitorado, se o valor captado é ideal ou indesejável. Essas decisões são organizadas em duas classes de processamento, conforme o escopo do MVP.

Detecção de Eventos Críticos com Lógica Combinacional

Esse tipo de processamento utiliza portas lógicas para montar circuitos comparadores de magnitude para detectar condições específicas diretamente nas entradas. Ver tabela abaixo, referente ao MVP do ILEP.

Operação	Circuitos Intermediário	Exemplos
Comparações entre sinais analógicos digitalizados	Comparador de magnitude de 1 bit	Compara se sinal A0 é maior, igual ou menor que B0
Lógicas combinacionais	Portas lógicas para combinação de comparador de magnitude de 1 bit para formar comparador de magnitude de 3 bits	Se a aceleração vertical > limiar → ativa LED de solavanco forte (buraco profundo)
Contar bits de eventos críticos e converter para display de 7 segmentos ou coluna de LEDs	Conversor de bits para display de 7 segmentos e para coluna de LEDs	Se 2 LEDs vermelhos (Umidade e Luminosidade) estão acesos, display mostra 2.

Tabela 1: Operações e Circuitos Intermediários para detecção de eventos críticos (MVP ILEP)

Cálcula da Média de Dois Sensores

Essa classe de processamento usa circuitos somadores para calcular a média dos valores obtidos por dois sensores, como indicado na tabela abaixo.

Operação	Circuitos Intermediário	Exemplos
Soma de 2 números de 3 bits	Combinação de 1 half adder e 2 full adder em série.	Somar os bits de A (A2, A1, A0) com os bits de B (B2, B1, B0)

Calcular a média de dois números de 3 bits que foram somados	Simples rearranjo das saídas dos full adders, descartando a saída do half adder.	Deslocando o resultado da soma um bit para a direita
--	--	--

Tabela 2: Operações e Circuitos Intermediários para cálculo de média de dois números (MVP ILEP)

SAÍDAS DO SISTEMA

Proposta para o MVP deste projeto é um painel digital para motorista do transporte público, consistindo de 3 LEDs de cores diferentes para indicar condições ideais e não ideais para cada um dos seguintes parâmetros:

- Temperatura
- Umidade
- Luminosidade
- Solavancos (devido à buracos na pista)

Um painel semelhante pode ser replicado para a visualização dos passageiros. Como ele seria idêntico ao do motorista, neste MVP consideramos não ser necessário apresentá-lo (seria apenas uma cópia do arranjo de LEDs, ligados às mesmas saídas dos LEDs do painel do motorista, mas posicionados em outra parte do veículo).

Também foi implementado um display de 7 segmentos que indica o número de condições de conforto críticas detectadas em um dado instante, relacionadas com a medição da luminosidade, umidade e temperatura da cabine de passageiros. Decidiu-se não contabilizar a ocorrência de solavancos pois, devido à sua natureza efêmera (o impacto é de curta duração), seria mais adequada para ser processada por um circuito sequencial, que não fará parte do MVP.

Finalmente, conseguimos criar uma coluna de LEDs para avaliar a combinação dos sinais de todos os sensores para dar uma indicação global do conforto do passageiro. Com 4 LEDs verdes para cada quesito de conforto sendo monitorado, a coluna de 12 LEDs fica totalmente acesa. Quanto mais LEDs indicando condições não ideais de conforto, menor o número de LEDs na coluna ficam acesos, até o mínimo de apenas 1 LED vermelho aceso na base da coluna, para indicar os casos onde todos os sensores de conforto detectaram situações de desconforto máximo ao mesmo tempo.

COMPONENTES

Os componentes a serem utilizados no projeto proposto são tabelados abaixo.

Componente	Função no Sistema	Quantidade (MVP)
Half Adders	Somar leituras e calcular média	1
Full Adders	Somar leituras e calcular média	2
Circuitos Comparadores de Magnitude	Detectar condições críticas através da comparação dos valores detectados por sensores e de valores de referência	9

Componente	Função no Sistema	Quantidade (MVP)
Portas Lógicas	Construir lógica combinacional para criar comparadores de magnitudes de 3 bits e conversor 3bits para display de 7 segmentos	57
LEDs	Indicar o nível atual de cada um dos parâmetros sendo monitorado	24
Switches	Para simular os inputs dos sensores e o setup dos valores de referência	72
Display de 7 segmentos	Mostrar a quantidade de condições críticas ativas simultaneamente	1

Tabela 3: Componentes do MVP ILEP (para simulação no WiredPanda)

DIAGRAMA DE BLOCOS DO SISTEMA

Este diagrama apresenta os principais blocos funcionais do sistema, representando sensores, unidades de processamento e saídas digitais.

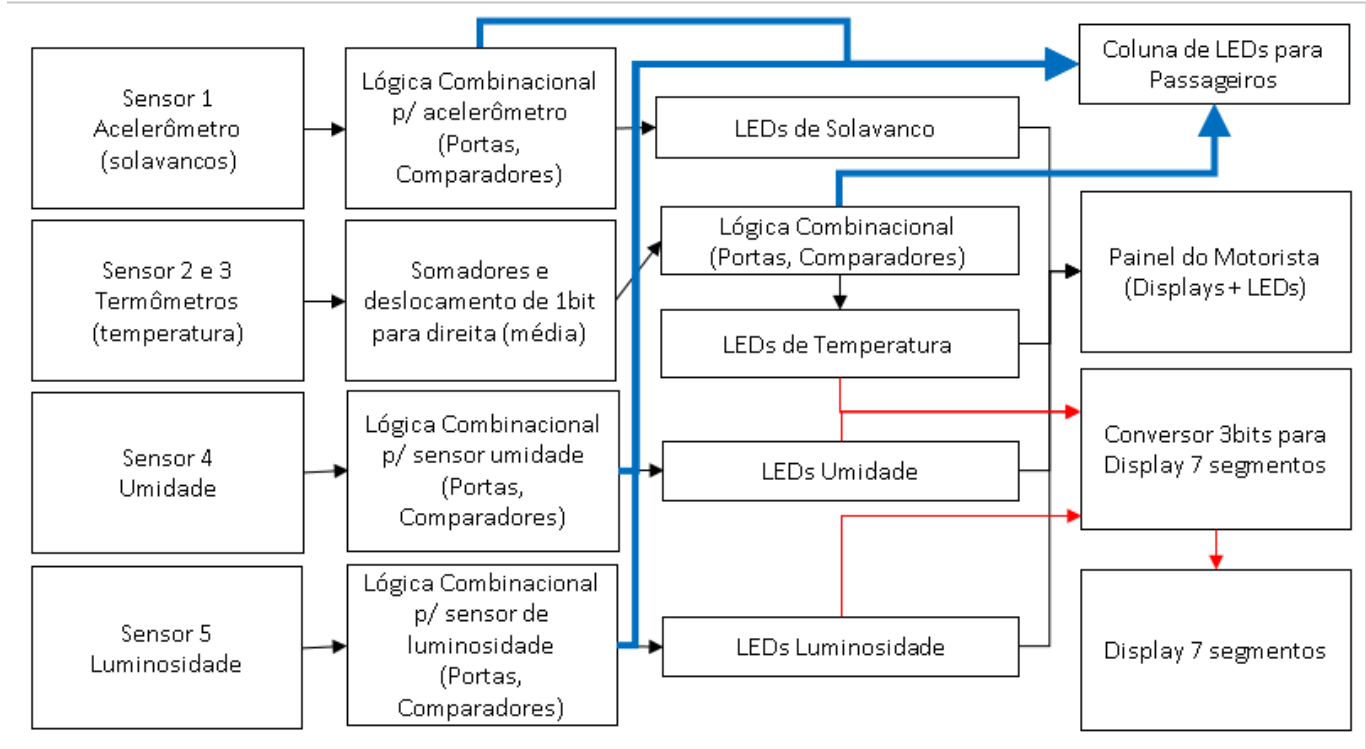
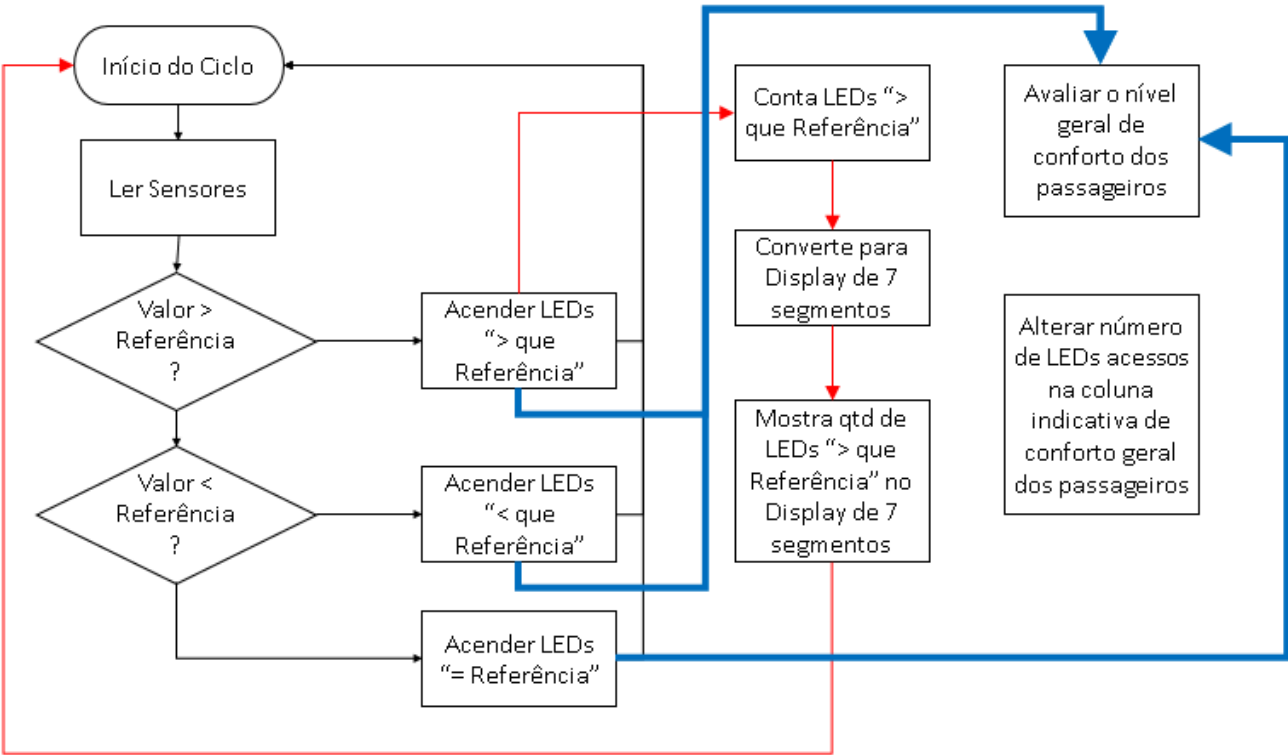


Diagrama 1: Blocos funcionais do MVP ILEP

Fluxograma de Processamento Lógico

Este fluxograma representa o caminho decisório utilizado pela lógica combinacional para detecção de eventos críticos com base nos sinais dos sensores.



Fluxograma 1: Fluxograma do MVP ILEP

DESENVOLVIMENTO

Os sensores e circuitos discutidos nas seções anteriores deste trabalho foram simulados no software WiredPanda. Devido às restrições do software, os sensores foram substituídos por switches. Switches também foram utilizadas para informar quais valores deveriam ser tomados como referência para as comparações. Abaixo é mostrado uma imagem representativa do que foi desenvolvido.

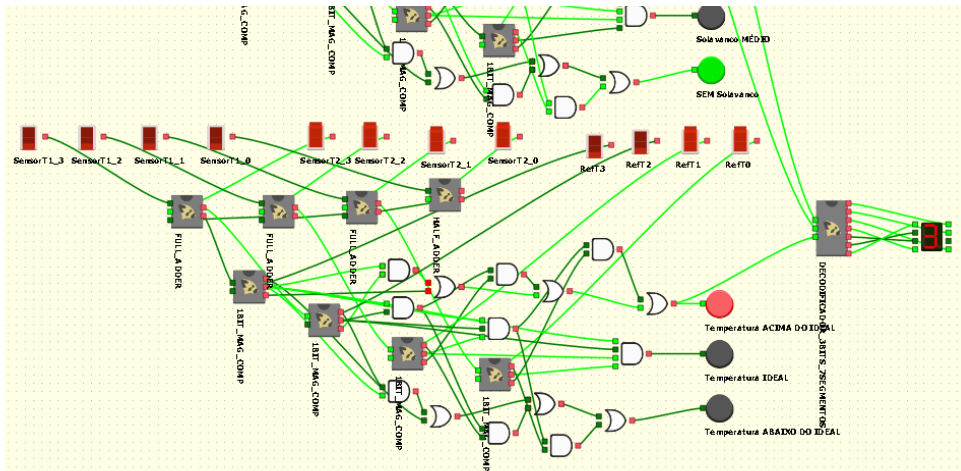


Figura 4: Desenvolvimento do sistema no WiredPanda

O arquivo .panda com todo o desenvolvimento deste projeto foi disponibilizado para avaliação da professora.

RESULTADOS

As switches de referência foram ajustadas para marcar um valor intermediário. Assim, foi possível fazer inúmeras comparações ajustando as switches que representavam os sensores, verificando se os LEDs correspondentes a cada condição eram devidamente acionados e se o display de 7 segmentos indicava os valores corretos. Todos os testes foram bem sucedidos e foram capturados em uma apresentação em vídeo também disponibilizada para avaliação da professora.



Figura 5: Versão final do MPV construído no WiredPanda

CONCLUSÃO

Este projeto representou uma jornada abrangente através dos princípios fundamentais do design de circuitos digitais, partindo de uma necessidade prática de monitoramento de sistemas e aprofundando-se até a construção de blocos lógicos a partir de seus componentes mais elementares. A principal lição extraída foi a importância da abstração e da decomposição da solução proposta até chegar em módulos funcionais—comparadores, somadores e circuitos de média. Cada um desses módulos foi, por sua vez, construído a partir de uma base ainda mais fundamental: as portas lógicas. Além disso, o projeto destacou a elegância e a eficiência inerentes ao sistema binário. A solução para o cálculo da média, onde uma divisão matemática por dois se traduziu em um simples deslocamento de bits (um "truque" de fiação), é um testemunho poderoso de como as propriedades da matemática binária são exploradas para otimizar circuitos, economizando recursos e complexidade. Da mesma forma, a lógica hierárquica do comparador em cascata, onde a prioridade do bit mais significativo determina o fluxo da decisão, revelou um padrão de design robusto e escalável.

Em suma, este projeto foi um estudo básico aplicado sobre resolução de problemas em eletrônica digital. Ele validou que um entendimento sólido dos blocos de construção fundamentais é indispensável. O percurso aqui documentado serve como uma base sólida para enfrentar desafios de design lógico ainda mais complexos no futuro.