



CIRCUITO CONTADOR ESCALA 10

Luis Eduardo Robles Jiménez

ID: 0224969

Docente: Josué Ortíz Medina

Materia: Diseño lógico

Carrera: Ingeniería en Inteligencia Artificial

Presentación.

Este texto corresponde a la documentación del proyecto final de la materia diseño lógico, dicho trabajo consiste en la elaboración de un contador módulo 10, que aparte considere los estados fuera del rango establecido para poder enviarlos a cero en caso de que alcancen algún número mayor a 9.

Materiales.

El sistema completo se conforma de distintas partes, una es el pulso de reloj, que manda señales a los componentes lógicos encargados del conteo en binario, y por medio de esto se llega a la última etapa, encargada de convertir números en base dos a base diez, para poder ser mostrados en un display de 7 segmentos. A continuación se enlistan los materiales utilizados.

General.

- → 2 protoboards
- → Cables para protoboard
- → Fuente de alimentación 5v

Reloj.

- → Circuito integrado LM555
- → 1 Capacitor electrolítico de 100 µF
- → 1 Capacitor cerámico de 0.01 µF
- \rightarrow 1 Resistencia de 4.7 kΩ
- \rightarrow 1 Resistencia de 270 kΩ

Etapa lógica.

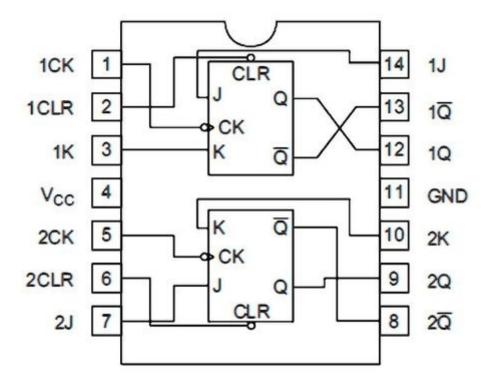
- → 2 flip-flop JK (7473)
- → 2 Compuertas AND
- → 2 Compuertas OR

Decodificación.

- → 1 decodificador (7447)
- → 1 display de 7 segmentos, ánodo común
- → 7 resistencias 220 Ω

Desarrollo.

El desarrollo, al igual que los materiales, se encuentra fuertemente dividido por las distintas etapas del proyecto, aunque en general, todas están enfocadas a distintas sistemas para el flip-flop, es decir, con la hoja de datos correspondiente podemos apreciar que dicho dispositivo necesita un pulso de reloj para poder funcionar, además de que tienes entradas que justamente son las que buscamos manipular para que nos sea útil la salida que proporciona.



Hoja de datos del integrado 7473

Reloj.

Para este circuito encargado de generar un pulso constante, se necesita una fórmula que está en función de un capacitor y dos resistencias para poder determinar la frecuencia que deseemos.

$$f = \frac{1}{T} \approx \frac{1.44}{(R_A + 2R_B)C}$$

Para este caso en particular, estaremos obteniendo un período muy cercano al segundo. El diagrama de conexión correspondiente a este circuito se ve de la siguiente manera.

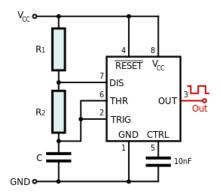


Diagrama de conexión del circuito NE555.

Una vez obtenido el pulso, se envía a los pines clock de los flip flops que estemos utilizando, ya que trabajamos con un contador síncrono.

Etapa Lógica.

La parte analítica de este problema se hace presente a la hora de ver los estados actuales para poder determinar el número siguiente, esto sobre todos las posibilidades dentro del rango de los cuatro bits, encaminando los números mayores que 9 a 0.

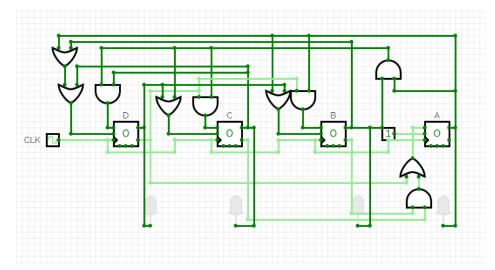
El modelo que se utiliza para manejar los estados deseados es la tabla de verdad siguiente, que contiene para cada estado, la siguiente combinación que se busca, y se incluye el estado necesario de los flip flops para cada variable.

Present State			Next State					V		V		V		V	
D ^t	Ct	B ^t	A ^t	D ^{t+1}	Ct+1	B ^{t+1}	A ^{t+1}	J _□	K _D	J _c	K _c	J _B	K _B	J _A	K _A
0	0	0	0	0	0	0	1	0	Х	0	Х	0	Х	1	Х
0	0	0	1	0	0	1	0	0	Х	0	Х	1	Х	Х	1
0	0	1	0	0	0	1	1	0	Х	0	Х	Х	0	1	Х
0	0	1	1	0	1	0	0	0	Х	1	Х	Х	1	Х	1
0	1	0	0	0	1	0	1	0	Х	Х	0	0	Х	1	Х
0	1	0	1	0	1	1	0	0	Х	Х	0	1	Х	Х	1
0	1	1	0	0	1	1	1	0	Х	Х	0	Х	0	1	Х
0	1	1	1	1	0	0	0	1	Х	Х	1	Х	1	Х	1
1	0	0	0	1	0	0	1	Х	0	0	Х	0	Х	1	Х
1	0	0	1	0	0	0	0	Х	1	0	Х	0	Х	Х	1
1	0	1	0	0	0	0	0	Х	1	0	Х	Х	1	0	Х
1	0	1	1	0	0	0	0	Х	1	0	Х	Х	1	Х	1
1	1	0	0	0	0	0	0	Х	1	Х	1	0	Х	0	Х
1	1	0	1	0	0	0	0	Х	1	Х	1	0	Х	Х	1
1	1	1	0	0	0	0	0	Х	1	Х	1	Х	1	0	Х
1	1	1	1	0	0	0	0	Х	1	Х	1	Х	1	Х	1

Y de esta tabla se obtienen los J, K necesarios para los flip-flops de cada variable, convirtiéndose en 8 mapas de Karnaugh que se resuelven en pequeños circuitos lógicos.

	J _i						K _i						
	I DA OO OO OO						\\ \text{\tinx{\text{\tin}\text{\tin}\text{\texi}\text{\text{\text{\text{\text{\text{\text{\text{\text{\texi}\titt{\text{\text{\text{\text{\text{\texi}\text{\texi}\text{\text{\text{\text{\text{\text{\text{\texi}\tint{\text{\texi}\t						
	DC\BA	00	01	11	10		DC/BA	00	01	11	10		
	00	1	X	X	1		00	X	1	1	X		
А	01	1	X	X	1		01	1	1	1	X		
	11	0	X	X	0		11	X	1	1	X		
	10	1	X	X	0		10	Х	1	1	Х		
	$J_A = B'C' + D'$						K _A = 1						
	DC/BA	00	01	11	10		DC\BA	00	01	11	10		
	00	0	1	Х	Х		00	Х	Х	1	0		
	01	0	1	Х	Х		01	Х	Х	1	0		
В	11	0	0	Х	Х		11	Х	Х	1	1		
	10	0	0	Х	Х		10	Х	Х	1	1		
	J _B = AD'						K _B = A + D						
	DC/BA	00	01	11	10		DC\BA	00	01	11	10		
	00	0	0	1	0		00 pc,	Х	X	Х	X		
	01	Х	Х	Х	Х		01	0	0	1	0		
С	11	Х	Х	Х	Х		11	1	1	1	1		
	10	0	0	0	0		10	Х	Х	Х	Х		
	J _C = ABD'						K _c = AB + D						
	DC/BA	00	01	11	10		DC\BA	00	01	11	10		
	00	0	0	0	0		00	Х	Х	Х	Х		
D	01	0	0	1	0		01	Х	Х	Х	Х		
	11	Х	Х	Х	Х		11	1	1	1	1		
	10	Х	Χ	Х	Х		10	0	1	1	1		
	$J_D = ABC$						$K_D = A + B + C$						

Y cada expresión resultante es el circuito lógico que corresponderá a cada entrada J y K de 4 flip flops que vamos a utilizar, de esta forma, queda un circuito que utiliza compuertas OR y AND junto con los flip flops y realiza un conteo efectivo en binario del 0 (0000) al 9 (1001), el diagrama del circuito se ve así:



Circuito contador módulo 10 en circuitverse.

Decodificación.

La etapa final del proyecto consiste en un utilizar un display de ánodo común con su decodificador correspondiente para poder interpretar la salida binaria a un número decimal y sea más amigable para el ojo humano.

La conexión de esta etapa con las demás corresponde a un cable directo de los flip-flops A, B, C, D a las entradas con el mismo nombre del circuito integrado 7447.

Posteriormente se conecta procurando las resistencias de los pines del tren superior del componente al display.

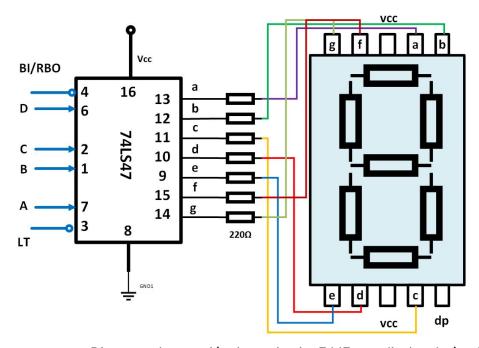


Diagrama de conexión de un circuito 7447 y su display de ánodo común.

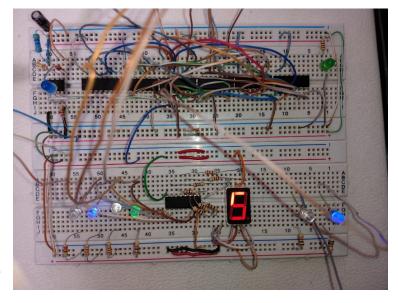
Resultados.

Este proceso conformado por distintas etapas concluye en un contador que trabajando en binario, define los siguientes estados basándose en el actual, siguiendo el patrón descrito en la siguiente tabla.

Estado Actual	Siguiente Estado					
0	1					
1	2					
2	3					
3	4					
4	5					
5	6					
6	7					
7	8					
8	9					
9	0					
10	0					
11	0					
12	0					
13	0					
14	0					
15	0					

Tabla de estados representada en decimal para facilidad del lector.

La práctica final implementada en la vida real, se ve de la siguiente forma.



Circuito hecho por el autor de este documento.