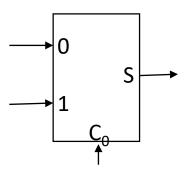
# **MULTIPLEXADOR**

É um dispositivo capaz de selecionar qual sinal de entrada estará conectado na saída.

#### **MULTIPLEXADOR**

É um dispositivo capaz de selecionar qual sinal de entrada estará conectado na saída.

Abaixo é mostrado o diagrama em bloco de um multiplexador  $2 \times 1$ . Ele tem duas entradas (0 e 1), uma saída (S) e uma entrada de controle  $C_0$ . Quando a entrada de controle  $C_0$  está em nível lógico "0" o conteúdo da entrada 0 é colocado na saída S. O conteúdo da linha 1 é colocado na saída quando  $C_0$  estiver em "1".

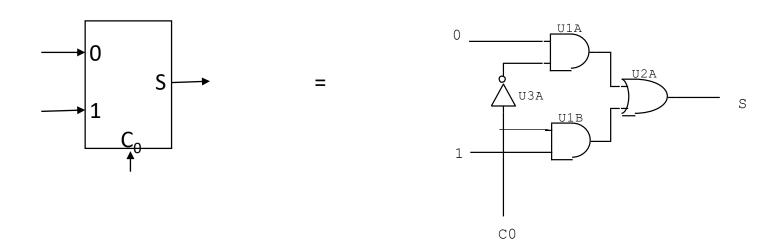


### **MULTIPLEXADOR**

É um dispositivo capaz de selecionar qual sinal de entrada estará conectado na saída.

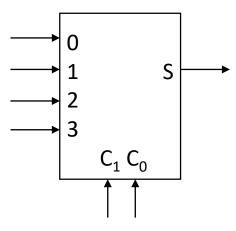
Abaixo é mostrado o diagrama em bloco de um multiplexador 2 x 1. Ele tem duas entradas (0 e 1), uma saída (S) e uma entrada de controle  $C_0$ . Quando a entrada de controle  $C_0$  está em nível lógico "0" o conteúdo da entrada 0 é colocado na saída S. O conteúdo da linha 1 é colocado na saída quando  $C_0$  estiver em "1".

No multiplexador digital esta ligação é lógica, isto é, quando uma entrada é selecionada a saída apresenta o nível lógico desta entrada.

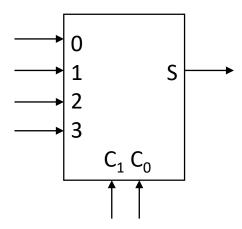


Um multiplexador 4 x 1 é um dispositivo com 4 entradas uma saída e duas entradas de seleção como é mostrado no diagrama abaixo:

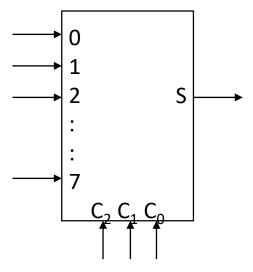
Um multiplexador 4 x 1 é um dispositivo com 4 entradas uma saída e duas entradas de seleção como é mostrado no diagrama abaixo:



Um multiplexador 4 x 1 é um dispositivo com 4 entradas uma saída e duas entradas de seleção como é mostrado no diagrama abaixo:



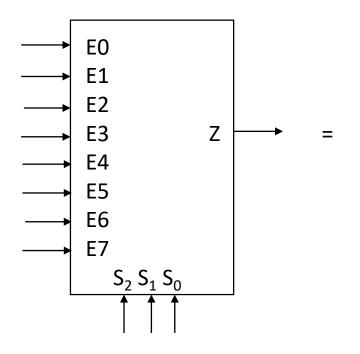
Segue o diagrama de um MUX 8 x 1 ( 8 entradas, 1 saída e 3 entradas de seleção)



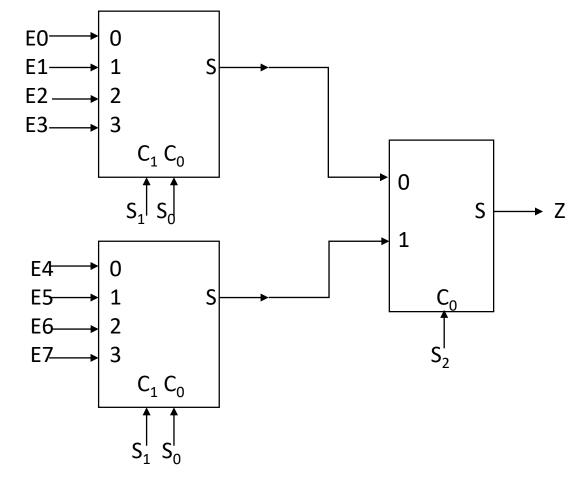
| Suponha agora que você precisa de um MUX 8 x 1 e só disponha de multiplexadores 4 x 1 e 2 x 1. Como resolver? |  |
|---|--|
|   |  |
|   |  |
|   |  |
|   |  |
|   |  |
|   |  |

Suponha agora que você precisa de um MUX 8 x 1 e só disponha de multiplexadores 4 x 1 e 2 x 1. Como resolver?

Você pode fazer associação de multiplexadores:



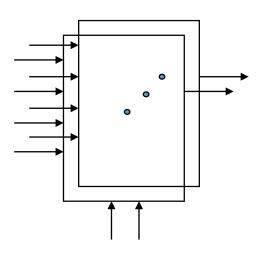
Na figura ao lado não interliguei as entradas S<sub>1</sub> e S<sub>0</sub> para facilitar o desenho.



Como "multiplexar" uma variável com mais de um bit, por exemplo um dígito BCD?

Como "multiplexar" uma variável com mais de um bit, por exemplo um dígito BCD?

Solução: Podemos utilizar um MUX para cada bit da variável e interligamos as entradas de seleção, ou seja, utilizamos a mesma entrada nos multiplexadores que selecionam o bit 0, o bit 1, o bit 2 e o bit 3 do dígito BCD. Abaixo é visto parte de uma solução para 4 váriáveis



Suponha que você foi chamado para projetar um circuito capaz de monitorar em um display de 7 segmentos o andar de 4 elevadores de um prédio.

O edifício tem 9 andares e 4 elevadores e apenas um display. Você tem duas chaves digitais para selecionar o elevador que você vai monitorar.

Faça o diagrama em blocos do projeto.

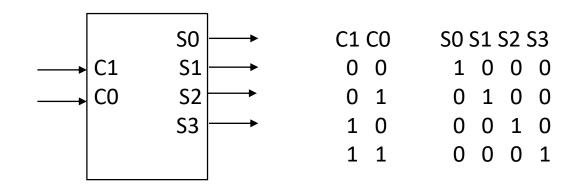
| O decodificador é um dispositivo que identifica o código presente na entrada acionando a saída correspondente | €. |
|---|----|
|   |    |
|   |    |
|   |    |
|   |    |
|   |    |

O decodificador é um dispositivo que identifica o código presente na entrada acionando a saída correspondente.

Por exemplo: Um decodificador binário 2 x 4 (dois para quatro) ativa a saída correspondente ao código presente na entrada.

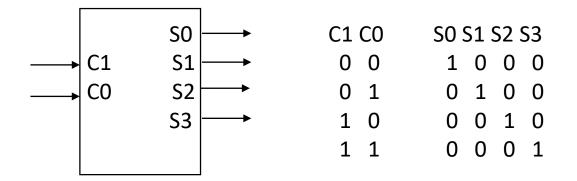
O decodificador é um dispositivo que identifica o código presente na entrada acionando a saída correspondente.

Por exemplo: Um decodificador 2 x 4 (dois para quatro) ativa a saída correspondente ao código de entrada. Segue diagrama:



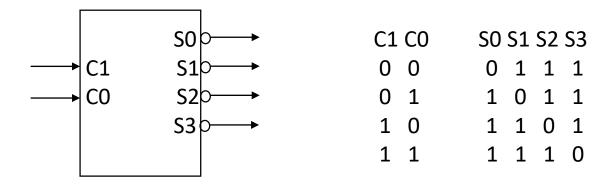
O decodificador é um dispositivo que identifica o código presente na entrada acionando a saída correspondente.

Por exemplo: Um decodificador 2 x 4 (dois para quatro) ativa a saída correspondente ao código de entrada. Segue diagrama:

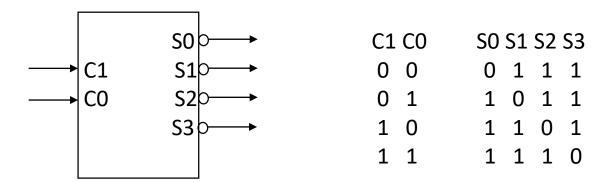


Uma saída ativada não implica que ela deve apresentar nível lógico "1". O que importa é se ela é ativada com "1" é desativada com "0" e vice-versa.

No esquema abaixo a saída é ativada no nível lógico "0"

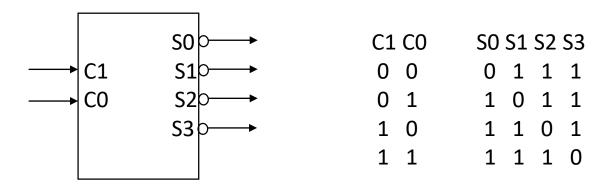


No esquema abaixo a saída é ativada no nível lógico "0"

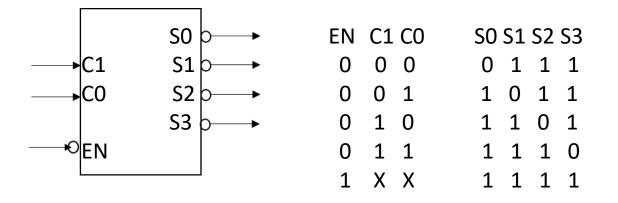


O Decodificador pode ter uma entrada de "ENABLE". Se esta entrada não estiver acionada nenhuma saída é ativada. A entrada de "ENABLE" pode ser ativada em nível lógico "1" ou "0". Existem decodificadores com mais de uma entrada de "ENABLE".

No esquema abaixo a saída é ativada no nível lógico "0"



O Decodificador pode ter uma entrada de "ENABLE". Se esta entrada não estiver acionada nenhuma saída é ativada. A entrada de "ENABLE" pode ser ativada em nível lógico "1" ou "0". Existem decodificadores com mais de uma entrada de "ENABLE".



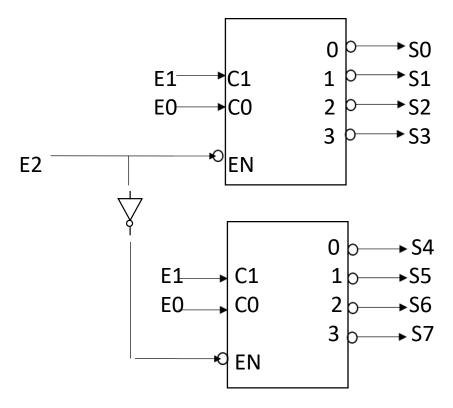
Suponha agora que você precisa de um decodificador 3 x 8 e só disponha de decodificadores 2 x 4 com Enable. Como você faria?

Suponha agora que você precisa de um decodificador 3 x 8 e só disponha de decodificadores 2 x 4 com Enable. Como você faria?

Dica: Utilize a entrada de ENABLE para o bit mais significativo.

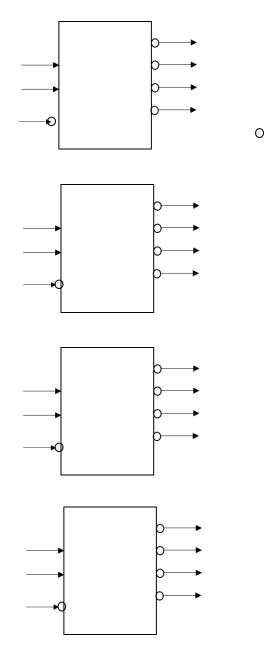
Suponha agora que você precisa de um decodificador 3 x 8 e só disponha de decodificadores 2 x 4 com Enable. Como você faria?

Dica: Utilize a entrada de ENABLE para o bit mais significativo.

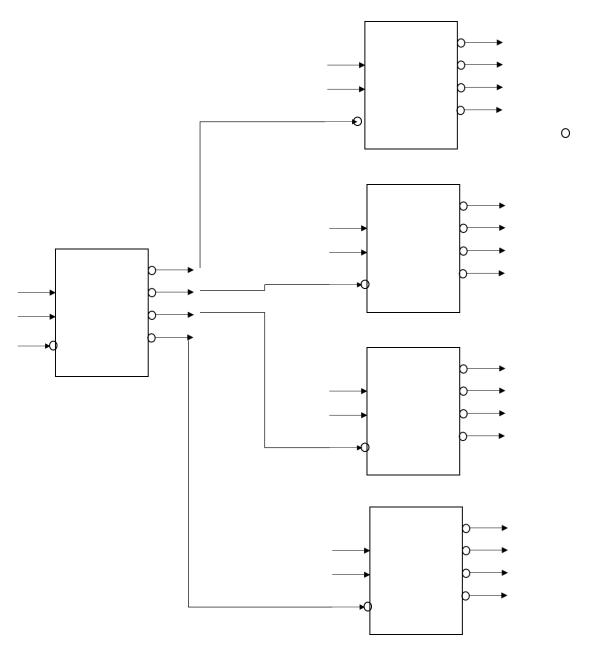


Projete um decodificador 4 x 16 utilizando decodificadores 2 x 4 com Enable.

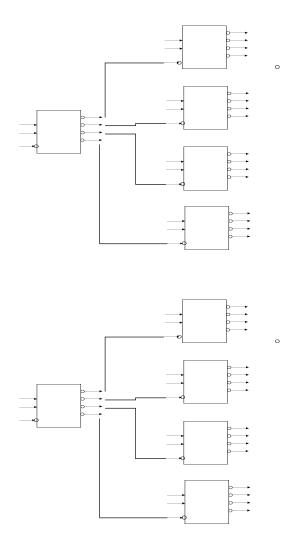
Projete um decodificador 4 x 16 utilizando decodificadores 2 x 4 com Enable.



Projete um decodificador 4 x 16 utilizando decodificadores 2 x 4 com Enable.



Projete um decodificador 5 x 32 utilizando decodificadores 2 x 4 com Enable.

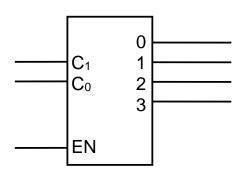


Em um sistema de 6 bits existem códigos de 0 a 63. Projete um circuito que identifique, através de um sinal em nível lógico "0", quando o sistema estiver gerando códigos entre os seguintes intervalos:

16 e 31,

48 e 51.

Utilize, **obrigatoriamente**, decodificadores como o mostrado abaixo para realizar o circuito, complementado, eventualmente, por portas lógicas.



Em um sistema de 6 bits existem códigos de 0 a 63. Projete um circuito que identifique, através de um sinal em nível lógico "0", quando o sistema estiver gerando códigos entre os seguintes intervalos:

16 e 31,

48 e 51.

Utilize, **obrigatoriamente**, decodificadores como o mostrado abaixo para realizar o circuito, complementado, eventualmente, por portas lógicas.

