



Tester para amplificador de fibra óptica

Autor:

Lucas Constantino

Director:

Nombre del Director (pertenencia)

Codirector:

John Doe (FIUBA)

*Esta planificación fue realizada en el curso de Gestión de proyectos
entre el 1 de Marzo de 2022 y el 18 de junio de 2022.*

Índice

1. Descripción técnica-conceptual del proyecto a realizar	5
2. Identificación y análisis de los interesados	6
3. Propósito del proyecto	7
4. Alcance del proyecto	7
5. Supuestos del proyecto.	7
6. Requerimientos	8
7. Historias de usuarios (<i>Product backlog</i>).	9
8. Entregables principales del proyecto	10
9. Desglose del trabajo en tareas	10
10. Diagrama de Activity On Node.	12
11. Diagrama de Gantt	13
12. Presupuesto detallado del proyecto	14
13. Gestión de riesgos	15
14. Gestión de la calidad	17
15. Procesos de cierre	17

Registros de cambios

Revisión	Detalles de los cambios realizados	Fecha
1.0	Creación del documento.	01/03/2022
1.1	Se completan las secciones 1 a 5 inclusive	15/03/2022
1.2	Se completan las secciones 6 a 9 inclusive	22/03/2022
1.3	Se completan las secciones 10 a 12 inclusive	29/03/2022

Acta de constitución del proyecto

Buenos Aires, 1 de Marzo de 2022

Por medio de la presente se acuerda con el Ing. Lucas Constantino que su Trabajo Final de la Carrera de Especialización en Sistemas Embebidos se titulará “Tester para amplificador de fibra óptica”, consistirá esencialmente en el desarrollo y construcción de un dispositivo integrado capaz de monitorear y controlar un amplificador de fibra óptica, y tendrá un presupuesto preliminar estimado de 642 hs de trabajo y US\$ 732, con fecha de inicio 1 de Marzo de 2022 y fecha de presentación pública 13 de Marzo de 2023.

Se adjunta a esta acta la planificación inicial.

Ariel Lutenberg
Director posgrado FIUBA

Nicolas Casco
Skyloom Global

Nombre del Director
Director del Trabajo Final

1. Descripción técnica-conceptual del proyecto a realizar

Un EDFA (Erbium-Doped Fiber Amplifier) es un dispositivo optoelectrónico que permite amplificar una señal lumínica transportada mediante una fibra óptica desde una potencia del orden de 1 mW hasta aproximadamente 1 W (unas mil veces). Estos amplificadores se usan particularmente en las bandas L y C del espectro de longitud de onda para compensar las pérdidas en la fibra óptica en comunicaciones de gran distancia.

En general, un EDFA además de contar con una entrada y una salida de fibra óptica tiene un microcontrolador interno encargado de controlar el proceso de amplificación. Para poder comunicarse con el exterior este cuenta con un puerto para la conexión de varias señales, entre ellas la tensión de alimentación (potencia) para la amplificación propiamente dicha y otras señales de entrada y salida tanto analógicas como digitales, que describen el estado del amplificador, valores de ciertos parámetros y una interfaz serie que permite establecer una comunicación con el dispositivo maestro que lo comandará.

El dispositivo a desarrollar debe poder conectarse directamente al puerto de un EDFA del fabricante Nuphoton, proveer la corriente necesaria para que funcione, medirla y presentarle al usuario de forma clara este valor y el resto de los parámetros relevantes recibidos. Para esto debe contar con un display LCD táctil que además permita enviarle comandos al amplificador.

Por otro lado, como el amplificador es un dispositivo muy caro que además formará parte de una terminal de comunicación óptica satelital destinada a volar, es imperativo que se tomen las medidas necesarias para evitar dañarlo durante la etapa de integración, tanto mecánica como eléctricamente. Por dicha razón el dispositivo debe contar con las protecciones eléctricas pertinentes.

En la Figura 1 se presenta el diagrama en bloques del sistema. Se observa que este consta de un microcontrolador como controlador central al cual se encuentran conectados todo el resto de los periféricos e interfaces. Además aclara que el EDFA, la PC y la fuente de alimentación externa no forman parte del dispositivo a desarrollar, solamente se encuentran conectados a este mediante algún tipo de interfaz.

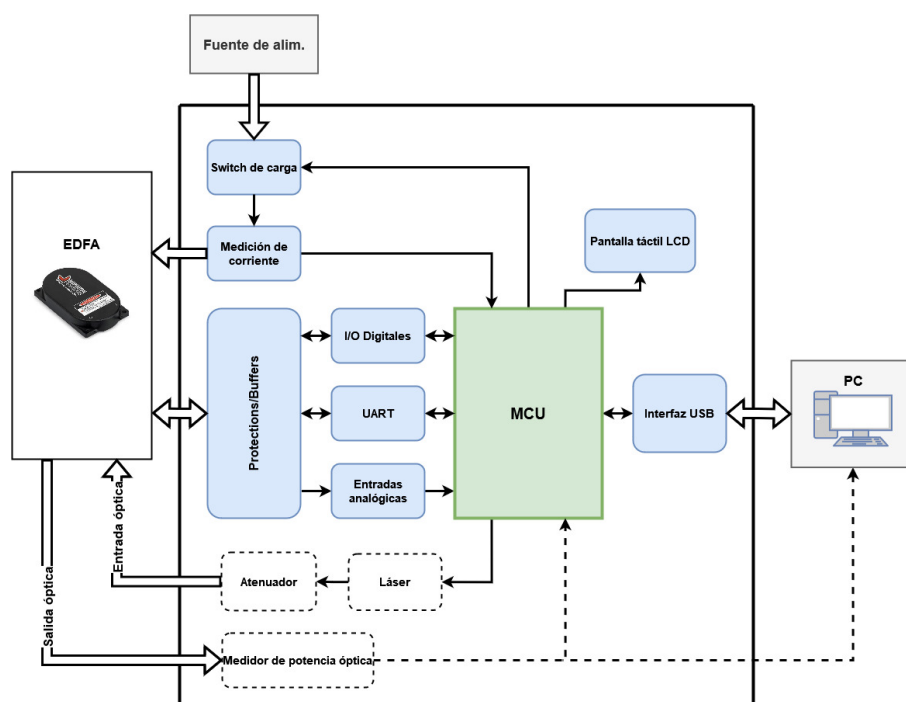


Figura 1. Diagrama en bloques del sistema

Si bien el fabricante del EDFA ofrece una placa para establecer una comunicación entre el EDFA y una PC, además de ser costosa y no funcionar del todo correctamente, esta no cuenta con la conexión de todas las señales por lo que hace que conocer el estado exacto de todas las señales y parámetros lleve mucho tiempo y requiera una computadora. El presente proyecto se destaca especialmente por incorporar todos los componentes necesarios para poder monitorear y comandar de forma segura este tipo de amplificadores en un solo dispositivo, presentando al usuario los parámetros relevantes del EDFA y su consumo de corriente sin la necesidad de una PC.

Este equipo se enmarca como uno de los denominados Equipamiento Eléctrico de Soporte en Tierra perteneciente al departamento de Ensamble, Integración y Testing de la empresa Skyloom Global y será utilizado tanto durante la etapa de desarrollo como de ensamble de lotes de terminales ópticas satelitales para órbita LEO.

2. Identificación y análisis de los interesados

Rol	Nombre y Apellido	Organización	Puesto
Cliente	Nicolas Casco	Skyloom Global	Jefe de Proyecto
Responsable	Lucas Constantino	FIUBA	Alumno
Orientador	Nombre del Director	pertenencia	Director Trabajo final
Usuario final	-	Skyloom Global	Dpto. de Integración y Testing

Características de los interesados:

- Cliente: es exigente con la presentación del producto y el cumplimiento de sus requerimientos. También puede ayudar a definir los requerimientos.

3. Propósito del proyecto

El propósito de este proyecto es desarrollar un dispositivo integrado capaz de proveer al usuario una forma sencilla de monitorear y comandar un EDFA, sin necesidad de usar una computadora. De esta forma el dispositivo se utilizará en dos instancias bien definidas: la primera es durante el desarrollo de nuevos modelos de terminales opticas satelitales y la segunda es durante la integración de grandes lotes para su fabricación en masa.

4. Alcance del proyecto

Este proyecto queda delimitado por:

- Diseño y construcción de un dispositivo funcional de un tester que consta de hardware y software.
- Diseño y ensamble del PCB del dispositivo.
- Integración completa del dispositivo en soporte mecánico.
- Verificación funcional del producto final.
- Simulación de funcionamiento de hardware mediante software apropiado.
- Diseño e implementación de la arquitectura de software del dispositivo.
- Diseño e implementación del software a ejecutarse en la PC.
- Documentación de diseño para su producción y manual de uso.

Por otro lado, queda excluído del presente proyecto:

- Fabricación del PCB del dispositivo.
- Especificación de las pruebas a ejecutar sobre el amplificador óptico utilizando el dispositivo.
- Procesamiento e interpretación de los valores de los parámetros enviados por el EDFA.
- Diseño y construcción de la fuente de alimentación externa.

5. Supuestos del proyecto

Para el desarrollo del presente proyecto se supone que:

- El cliente proveerá una versión inicial de la placa del dispositivo final para desarrollo.
- Se podrá contar con los insumos necesarios en tiempo y forma.
- El cliente posee las instalaciones e instrumental necesario para realizar mediciones y ensayos.

- Se dispondrá del tiempo necesario para el desarrollo del proyecto.
- Se cuenta con toda la información técnica acerca del amplificador óptico, sus parámetros y funcionamiento.
- Se contará con un EDFA o con una placa electrónica que simule su comportamiento.
- El contexto macroeconómico permitirá mantener al proyecto económicamente viable durante toda su duración.
- El dispositivo le seguirá siendo necesario al cliente al momento de la finalización del proyecto.

6. Requerimientos

Los requerimientos del proyecto se definieron luego de acordarlos con el cliente y considerando las sugerencias de los posibles usuarios finales. Estos se detallan a continuación, agrupados en distintas secciones y en orden de prioridad decreciente.

1. Requerimientos generales

- 1.1. Todos los entregables del proyecto deben estar terminados y listos para presentarse el día TBD.
- 1.2. Todos los componentes del dispositivo, a excepción de la fuente de alimentación, deben estar montados sobre una carcasa de material no conductor.
- 1.3. El dispositivo debe poder conectarse a la red de 110V/60Hz mediante una fuente de alimentación externa.
- 1.4. El dispositivo, sin la fuente de alimentación externa, no debe pesar mas de 750 g y no debe tener mas de 15 cm de largo, 10 cm de ancho y 6 cm de alto.
- 1.5. El dispositivo debe conectarse al EDFA mediante un cable con conectores Micro-D.

2. Requerimientos funcionales

2.1. Requerimientos de hardware

- 2.1.1. Todas las señales eléctricas entrantes y salientes del EDFA deben estar aisladas y protegidas contra descargas electrostáticas.
- 2.1.2. El dispositivo debe contar con una pantalla táctil y mostrar en ella el estado de todas las señales del EDFA y los valores de sus parámetros.
- 2.1.3. El dispositivo debe poder medir el consumo de corriente del EDFA con una precisión del 10 %.
- 2.1.4. El dispositivo debe desconectar la alimentación del EDFA de forma automática si el consumo de corriente supera el valor establecido por el usuario. Este valor debe ser configurable por el usuario mediante la pantalla táctil.
- 2.1.5. El dispositivo debe poder medir el nivel de tensión de alimentación del EDFA con una precisión del 10 %.
- 2.1.6. El dispositivo debe desconectar la alimentación del EDFA de forma automática si el nivel de tensión cae por debajo del valor establecido por el usuario. Este valor debe ser configurable por el usuario mediante la pantalla táctil.
- 2.1.7. El dispositivo debe poder conectarse a una computadora mediante USB.

2.2. Requerimientos de firmware

- 2.2.1. El dispositivo debe utilizar un sistema operativo en tiempo real.
- 2.2.2. El dispositivo debe establecer una comunicación con el EDFA para el envío de comandos mediante una interfaz UART.
- 2.2.3. Cuando el dispositivo se encuentra conectado a una computadora el usuario debe poder, mediante una consola, configurar los mismos parámetros que en la pantalla táctil y además, establecer una comunicación directa con el EDFA.
- 2.2.4. El dispositivo debe actualizar la información mostrada en la pantalla al menos cada 0.5 segundos.
- 2.2.5. El dispositivo debe interpretar las señales analógicas de entrada, procesarlas y mostrarlas en la pantalla.

3. Requerimientos no funcionales

- 3.1. Se deberá generar la documentación correspondiente.
- 3.2. El dispositivo debe ser apto para su uso en una sala limpia.
- 3.3. El dispositivo no debe generar ni emanar ningún tipo de partículas o residuo.
- 3.4. El dispositivo debe cumplir con la normativa vigente de compatibilidad electromagnética.
- 3.5. El dispositivo no debe generar temperaturas superiores a 40°C.

4. Requerimientos de testing

- 4.1. Test de consumo de corriente del EDFA.
- 4.2. Test de desconexión de alimentación del EDFA por sobrecorriente.
- 4.3. Test de comunicación UART con EDFA.
- 4.4. Test de nivel de tensión de alimentación del EDFA.
- 4.5. Test de desconexión de alimentación del EDFA por caída de tensión.
- 4.6. Test de uso del dispositivo mediante una computadora.

5. Requerimientos opcionales

- 5.1. El dispositivo podría contar con un software de PC con interfaz gráfica para el manejo de la comunicación con el EDFA y el monitoreo de señales.

7. Historias de usuarios (*Product backlog*)

Se dará una visión de las funcionalidades esperadas por los distintos usuarios del producto. A cada historia se le asocia un grado de ponderación de acuerdo al nivel de importancia de la característica mencionada y una prioridad respecto al resto.

Para la ponderación se usarán tres niveles: 1, 3 y 7. Para la prioridad se usará de 1 a 5, siendo 1 la prioridad mas baja.

- 1. Como ingeniero de desarrollo desearía poder saber el consumo de corriente del EDFA cuando está funcionando activamente sobre una señal óptica para poder calcular su eficiencia.

- Ponderación: 7

- Prioridad: 3
- 2. Como técnico de integración desearía poder probar todas las señales del EDFA rápidamente para realizar una aceptación de lote en poco tiempo.
 - Ponderación: 7
 - Prioridad: 5
- 3. Como ingeniero de desarrollo desearía poder contar con un dispositivo integrado que indique todos los parámetros internos del EDFA para poder monitorear su performance, sin necesidad de usar una computadora u otro instrumento.
 - Ponderación: 3
 - Prioridad: 4
- 4. Como técnico de integración desearía poder enviarle comandos al EDFA para simular que se encuentra conectado a un dispositivo que lo controla, y así observar su comportamiento.
 - Ponderación: 1
 - Prioridad: 2
- 5. Como ingeniero de desarrollo desearía que el dispositivo cuente con las medidas de protección necesarias tanto como para evitar dañar equipos de vuelo como para poder utilizarlo dentro de una sala limpia.
 - Ponderación: 3
 - Prioridad: 2

8. Entregables principales del proyecto

Se incluyen los siguientes entregables:

- Manual de uso del dispositivo
- Diagramas de circuitos esquemáticos
- Código fuente del firmware
- Reporte de ensayos
- Producto final funcional
- Memoria del proyecto

9. Desglose del trabajo en tareas

Se presenta a continuación el WBS del proyecto mediante una lista indexada, detallando las actividades a realizar en cada sección y su duración correspondiente.

1. Planificación del proyecto (50 hs)

- 1.1. Definición de alcance y requerimientos con el cliente (12 hs)
- 1.2. Análisis de factibilidad técnico-económica (8 hs)
- 1.3. Confección del plan de trabajo (30 hs)
2. Análisis preliminar (32 hs)
 - 2.1. Estudio detallado del funcionamiento del EDFA (12 hs)
 - 2.2. Elección del microcontrolador (8 hs)
 - 2.3. Selección de los principales componentes a utilizar (12 hs)
3. Diseño general del dispositivo (50 hs)
 - 3.1. Construcción de diagrama en bloques (12 hs)
 - 3.2. Definición de interfaces (6 hs)
 - 3.3. Diseño y fabricación de placa de desarrollo (32 hs)
4. Diseño de hardware (122 hs)
 - 4.1. Diseño del diagrama esquemático (30 hs)
 - 4.2. Diseño del PCB (24 hs)
 - 4.3. Ensamble del PCB (12 hs)
 - 4.4. Puesta en marcha del PCB (12 hs)
 - 4.5. Ejecución de retrabajos del PCB (6 hs)
 - 4.6. Diseño de la carcasa (20 hs)
 - 4.7. Impresión de la carcasa (12 hs)
 - 4.8. Integración y montaje del dispositivo completo (6 hs)
5. Diseño de firmware (140 hs)
 - 5.1. Definición de la arquitectura (14 hs)
 - 5.2. Modularización del código (20 hs)
 - 5.3. Desarrollo de la interfaz de usuario en pantalla táctil (30 hs)
 - 5.4. Desarrollo del monitoreo y protección de corriente (10 hs)
 - 5.5. Desarrollo del monitoreo y protección de tensión (10 hs)
 - 5.6. Desarrollo de la interfaz UART (26 hs)
 - 5.7. Desarrollo de la interfaz USB (30 hs)
6. Verificación y validación (146 hs)
 - 6.1. Pruebas de campo (32 hs)
 - 6.2. Pruebas de la interfaz de usuario (14 hs)
 - 6.3. Pruebas del monitor de corriente (10 hs)
 - 6.4. Pruebas de la protección de corriente (10 hs)
 - 6.5. Pruebas del monitor de tensión (10 hs)
 - 6.6. Pruebas de la protección de tensión (10 hs)
 - 6.7. Pruebas de la interfaz UART (20 hs)
 - 6.8. Pruebas de la interfaz USB (20 hs)
 - 6.9. Corrección de errores del firmware (20 hs)

7. Documentación (102 hs)

- 7.1. Elaboración del manual de usuario (32 hs)
- 7.2. Elaboración de la memoria técnica (40 hs)
- 7.3. Elaboración de la presentación pública del proyecto (30 hs)

Cantidad total de horas: (642 hs)

10. Diagrama de Activity On Node

A continuación se presenta el diagrama de actividades Activity On Node. La duración de las tareas se encuentran expresadas en horas y el camino crítico del proyecto indicado mediante las flechas de mayor espesor.

Para mayor claridad del diagrama, las tareas 5, 6 y 7 se encuentran reducidas en una sola instancia ya que sus actividades de menor nivel se ejecutan de forma secuencial.

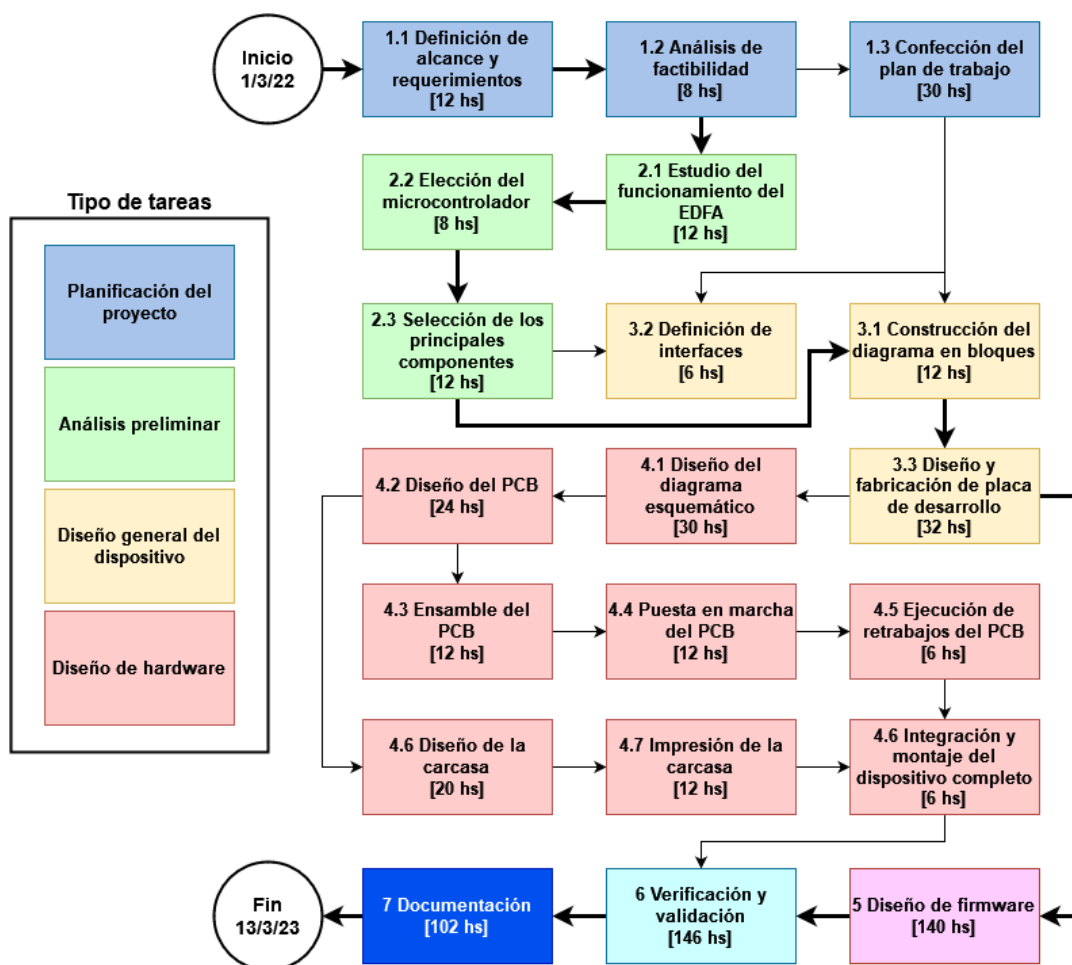


Figura 2. Diagrama de Activity on Node

11. Diagrama de Gantt

En la figura 3 se muestran las tareas con sus respectivas fechas iniciales y finales. Para la duración de los días se estimó una jornada de trabajo de 9 horas por semana (de 5 días hábiles).

Nombre	Inicio	Fin	Hito
<u>Inicio del proyecto</u>	1/3/22	1/3/22	*
<u>1 Planificación del proyecto</u>	1/3/22	8/4/22	
1.1 Definición de alcance y requerimientos con el cliente	1/3/22	9/3/22	
1.2 Análisis de factibilidad técnico-económica	10/3/22	16/3/22	
1.3 Confección del plan de trabajo	17/3/22	8/4/22	
Finalización de la planificación del proyecto	11/4/22	11/4/22	*
<u>2 Análisis preliminar</u>	17/3/22	12/4/22	
2.1 Estudio detallado del funcionamiento del EDFA	17/3/22	25/3/22	
2.2 Elección del microcontrolador	28/3/22	1/4/22	
2.3 Selección de los principales componentes a utilizar	4/4/22	12/4/22	
Finalización del análisis preliminar	13/4/22	13/4/22	*
<u>3 Diseño general del dispositivo</u>	13/4/22	17/5/22	
3.1 Construcción de diagrama en bloques	13/4/22	21/4/22	
3.2 Definición de interfaces	13/4/22	18/4/22	
3.3 Diseño y fabricación de placa de desarrollo	22/4/22	17/5/22	
Finalización del diseño general del dispositivo	18/5/22	18/5/22	*
<u>4 Diseño de hardware</u>	18/5/22	1/8/22	
4.1 Diseño del diagrama esquemático	18/5/22	9/6/22	
4.2 Diseño del PCB	10/6/22	29/6/22	
4.3 Ensamble del PCB	30/6/22	8/7/22	
4.4 Puesta en marcha del PCB	11/7/22	19/7/22	
4.5 Ejecución de retrabajos del PCB	20/7/22	25/7/22	
4.6 Diseño de la carcasa	30/6/22	15/7/22	
4.7 Impresión de la carcasa	18/7/22	26/7/22	
4.8 Integración y montaje del dispositivo completo	27/7/22	1/8/22	
Finalización del diseño de hardware	2/8/22	2/8/22	*
<u>5 Diseño de firmware</u>	18/5/22	7/9/22	
5.1 Definición de la arquitectura	18/5/22	27/5/22	
5.2 Modularización del código	30/5/22	14/6/22	
5.3 Desarrollo de la interfaz de usuario en pantalla táctil	15/6/22	7/7/22	
5.4 Desarrollo del monitoreo y protección de corriente	8/7/22	15/7/22	
5.5 Desarrollo del monitoreo y protección de tensión	18/7/22	25/7/22	
5.6 Desarrollo de la interfaz UART	26/7/22	15/8/22	
5.7 Desarrollo de la interfaz USB	16/8/22	7/9/22	
Finalización del diseño de firmware	8/9/22	8/9/22	*
<u>6 Verificación y validación</u>	8/9/22	20/12/22	
6.1 Pruebas de campo	8/9/22	3/10/22	
6.2 Pruebas de la interfaz de usuario	4/10/22	13/10/22	
6.3 Pruebas del monitor de corriente	14/10/22	21/10/22	
6.4 Pruebas de la protección de corriente	14/10/22	21/10/22	
6.5 Pruebas del monitor de tensión	24/10/22	31/10/22	
6.6 Pruebas de la protección de tensión	24/10/22	31/10/22	
6.7 Pruebas de la interfaz UART	1/11/22	16/11/22	
6.8 Pruebas de la interfaz USB	17/11/22	2/12/22	
6.9 Corrección de errores del firmware	5/12/22	20/12/22	
Finalización de la verificación y validación	21/12/22	21/12/22	*
<u>7 Documentación</u>	21/12/22	10/3/23	
7.1 Elaboración del manual de usuario	21/12/22	13/1/23	
7.2 Elaboración de la memoria técnica	16/1/23	15/2/23	
7.3 Elaboración de la presentación pública del proyecto	16/2/23	10/3/23	
<u>Finalización del proyecto</u>	13/3/23	13/3/23	*

Figura 3. Diagrama de Tareas del diagrama de Gantt

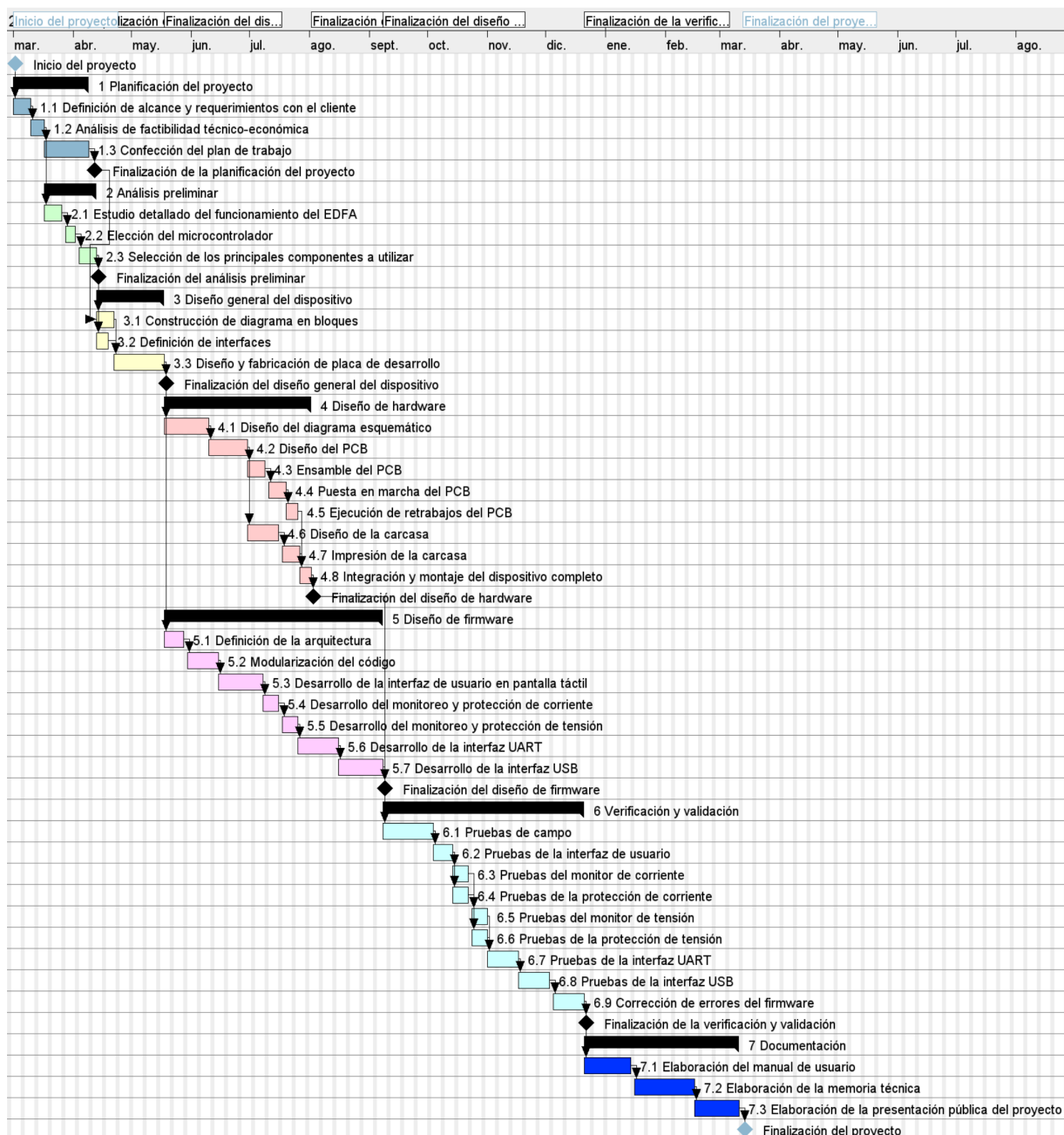


Figura 4. Diagrama de Gantt

12. Presupuesto detallado del proyecto

A continuación se muestra una tabla detallando los costos que surgen del desarrollo del proyecto. Los valores se encuentran expresados en dólares estadounidenses.

COSTOS DIRECTOS			
Descripción	Cantidad	Valor unitario	Valor total
Fabricación de PCB de placa de desarrollo	5	\$25*	\$125
Placa de desarrollo STM32F429	1	\$25	\$25
Display LCD	1	\$9	\$9
Fuente de alimentación externa	1	\$30*	\$30
Componentes electrónicos varios**	1	\$170*	\$170
Filamento PLA	1	\$22	\$22
Fabricación de PCB de dispositivo terminado	5	\$25*	\$125
Componentes cable dispositivo a EDFA	1	\$86*	\$86
SUBTOTAL			\$592
COSTOS INDIRECTOS			
Descripción	Cantidad	Valor unitario	Valor total
Gastos de importación y aduana	2	\$20*	\$40
Consumo de red eléctrica	1	\$100*	\$100
SUBTOTAL			\$140
TOTAL			\$732

(*) Valor aproximado

(**) Incluye repuestos

13. Gestión de riesgos

A continuación se detallan cinco posibles riesgos inherentes al proyecto. Los mismos son evaluados según su grado de severidad y su probabilidad de ocurrencia tomando valores del 1 al 10.

a) Identificación de los riesgos y estimación de sus consecuencias:

Riesgo 1: Pérdida de información

- Severidad (S): 8

Ya sea por desperfectos, extravío o por robo de las computadoras utilizadas para desarrollo de firmware y hardware, se podría perder parcial o totalmente la información relacionada al proyecto por lo que llevaría tiempo volver a generarla o recuperarla. Además probablemente implicaría gastos extras no contemplados.

- Probabilidad de ocurrencia (O): 2

Poco probable si se usa un sistema de control de versiones basado en la nube.

Riesgo 2: Incorrecto diseño de la placa de desarrollo

- Severidad (S): 7 El circuito de la placa de desarrollo puede estar mal diseñado y no funcionar e incluso dañar componentes. En el caso que esto no se pueda solucionar con un retrabajo se debería hacer una revisión del diseño y volver a fabricar y ensamblar el PCB.

- Ocurrencia (O): 4 Al ser un circuito casi todo completamente digital y sin diseños analógicos complejos es poco probable que se tenga que hacer una modificación en el diseño que amerite volver a fabricar la placa. Lo que si es probable, es que se tenga que ejecutar algún simple retrabajo sobre ella.

Riesgo 3: Mala integridad de señal de las señales analógicas

- Severidad (S): 9 En el mejor de los casos las señales analógicas que entrarán al ADC del microcontrolador estarán contaminadas por un bajo nivel de ruido. En el peor de los casos, habrá *crossstalk* con las señales de clock de los SPI.
- Ocurrencia (O): 5 En todo PCB siempre existirá un mínimo nivel de ruido debido a distintos factores como ruido térmico, ambiental o *ripple* proveniente de la fuente de alimentación.

Riesgo 4:

- Severidad (S):
- Ocurrencia (O):

Riesgo 5:

- Severidad (S):
- Ocurrencia (O):

b) Tabla de gestión de riesgos: (El RPN se calcula como $RPN=S \times O$)

Riesgo	S	O	RPN	S*	O*	RPN*
Pérdida de información	8	2	16			
Incorrecto diseño de la placa de desarrollo	7	4	28			
Mala integridad de señal de las señales analógicas	9	5	45			

—— si ambas señales no se encuentran correctamente aisladas en el PCB

Criterio adoptado: Se tomarán medidas de mitigación en los riesgos cuyos números de RPN sean mayores a...

Nota: los valores marcados con (*) en la tabla corresponden luego de haber aplicado la mitigación.

c) Plan de mitigación de los riesgos que originalmente excedían el RPN máximo establecido:

Riesgo 1: plan de mitigación (si por el RPN fuera necesario elaborar un plan de mitigación). Nueva asignación de S y O, con su respectiva justificación: - Severidad (S): mientras más severo, más alto es el número (usar números del 1 al 10). Justificar el motivo por el cual se asigna determinado número de severidad (S). - Probabilidad de ocurrencia (O): mientras más probable,

más alto es el número (usar del 1 al 10). Justificar el motivo por el cual se asigna determinado número de (O).

Riesgo 2: plan de mitigación (si por el RPN fuera necesario elaborar un plan de mitigación).

Riesgo 3: plan de mitigación (si por el RPN fuera necesario elaborar un plan de mitigación).

14. Gestión de la calidad

Para cada uno de los requerimientos del proyecto indique:

- Req #1: copiar acá el requerimiento.
 - Verificación para confirmar si se cumplió con lo requerido antes de mostrar el sistema al cliente. Detallar
 - Validación con el cliente para confirmar que está de acuerdo en que se cumplió con lo requerido. Detallar

Tener en cuenta que en este contexto se pueden mencionar simulaciones, cálculos, revisión de hojas de datos, consulta con expertos, mediciones, etc. Las acciones de verificación suelen considerar al entregable como “caja blanca”, es decir se conoce en profundidad su funcionamiento interno. En cambio, las acciones de validación suelen considerar al entregable como “caja negra”, es decir, que no se conocen los detalles de su funcionamiento interno.

15. Procesos de cierre

Establecer las pautas de trabajo para realizar una reunión final de evaluación del proyecto, tal que contemple las siguientes actividades:

- Pautas de trabajo que se seguirán para analizar si se respetó el Plan de Proyecto original:
 - Indicar quién se ocupará de hacer esto y cuál será el procedimiento a aplicar.
- Identificación de las técnicas y procedimientos útiles e inútiles que se emplearon, y los problemas que surgieron y cómo se solucionaron:
 - Indicar quién se ocupará de hacer esto y cuál será el procedimiento para dejar registro.
- Indicar quién organizará el acto de agradecimiento a todos los interesados, y en especial al equipo de trabajo y colaboradores:
 - Indicar esto y quién financiará los gastos correspondientes.