

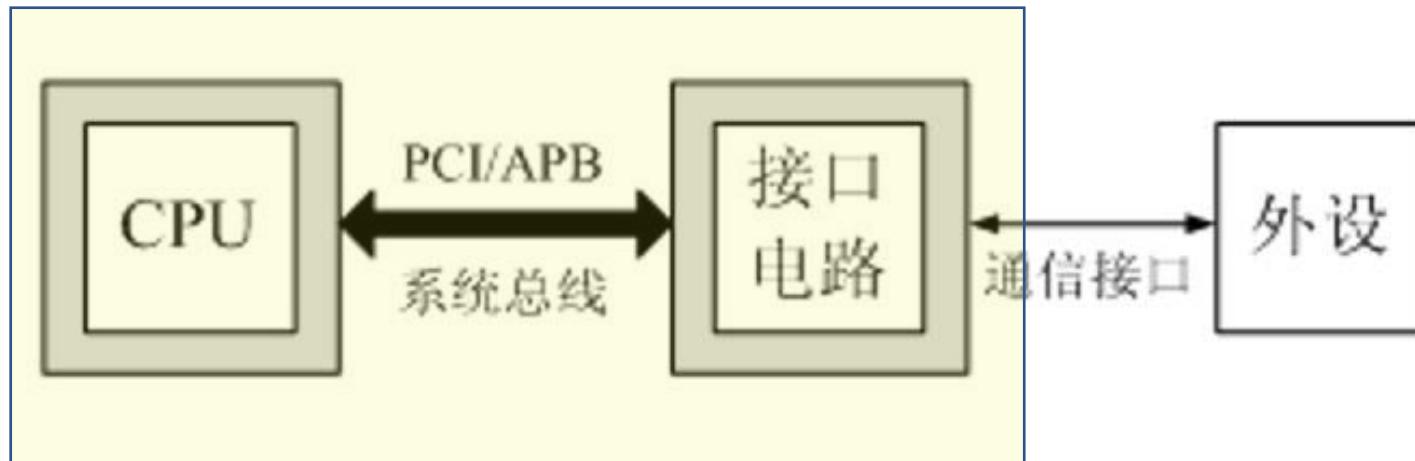
# 5. 嵌入式输入/输出的接口

## 5.1 I/O接口

### 接口结构

实现外部设备与CPU之间的连接。

- 满足外设具备多样性、复杂性、异构性的要求
- 中间接口电路即输入/输出接口电路，简称I/O接口
- I/O接口在嵌入式系统中的位置



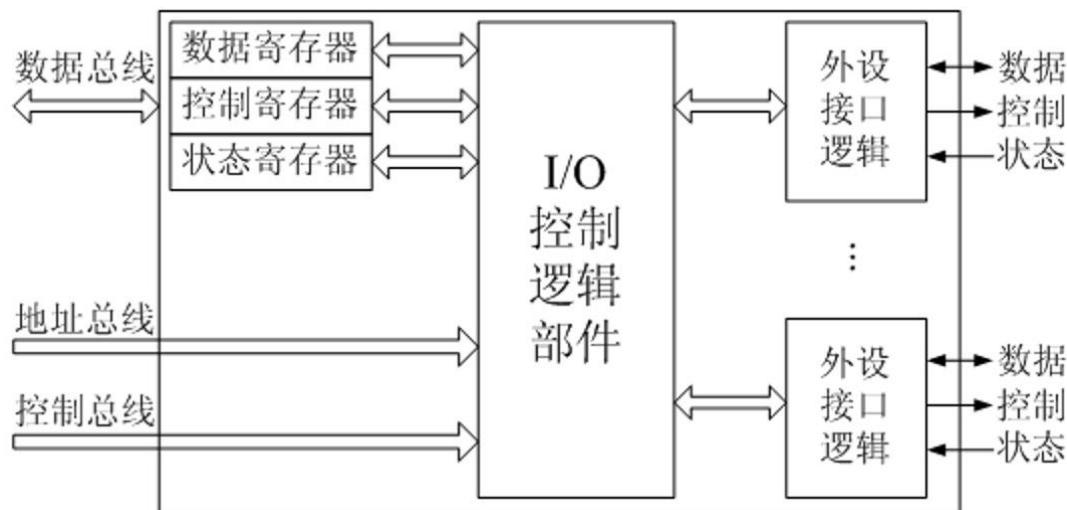
## 5.1 I/O接口

### I/O接口功能

- 数据缓存
- CPU命令接收和执行
- 信号电平转换
- 数据格式转换
- 外设选择
- 中断管理

一般包括三个基本功能模块：

- 数据缓存
- 逻辑控制
- 外设连接



## 5.1 I/O接口

### I/O接口功能

- 数据缓存功能模块

负责I/O交互过程的控制和记录，数据缓存寄存器根据存放数据类型的的不同，划分为数据寄存器、控制寄存器和状态寄存器

  - 数据寄存器：存放交互过程中需传输的数据

  - 控制寄存器：存放外设、I/O接口的控制命令

  - 状态寄存器：记录外设、I/O接口的状态信息

- 逻辑控制功能模块

  - 主要接收CPU传输过来的地址，根据地址进行外设选择

- 外设连接功能模块

  - 是I/O接口与外设的交互接口

## 5.1 I/O接口

### I/O接口的数据传输

- 程序查询方式

CPU负责查询外设的状态寄存器，判断外设的数据是否就绪。若就绪，直接传输数据；否则，CPU等待数据就绪或继续查询其他外设。

- 中断方式

外设向CPU发出中断服务请求信号，CPU根据当前执行程序以及外设中断请求优先级高低，判断是否暂停当前执行的程序以响应外设的中断服务请求，优先处理优先级高的中断请求。

- 直接访存方式

数据传输无需CPU的参与，在外设与内存之间建立直接的数据传输通道。

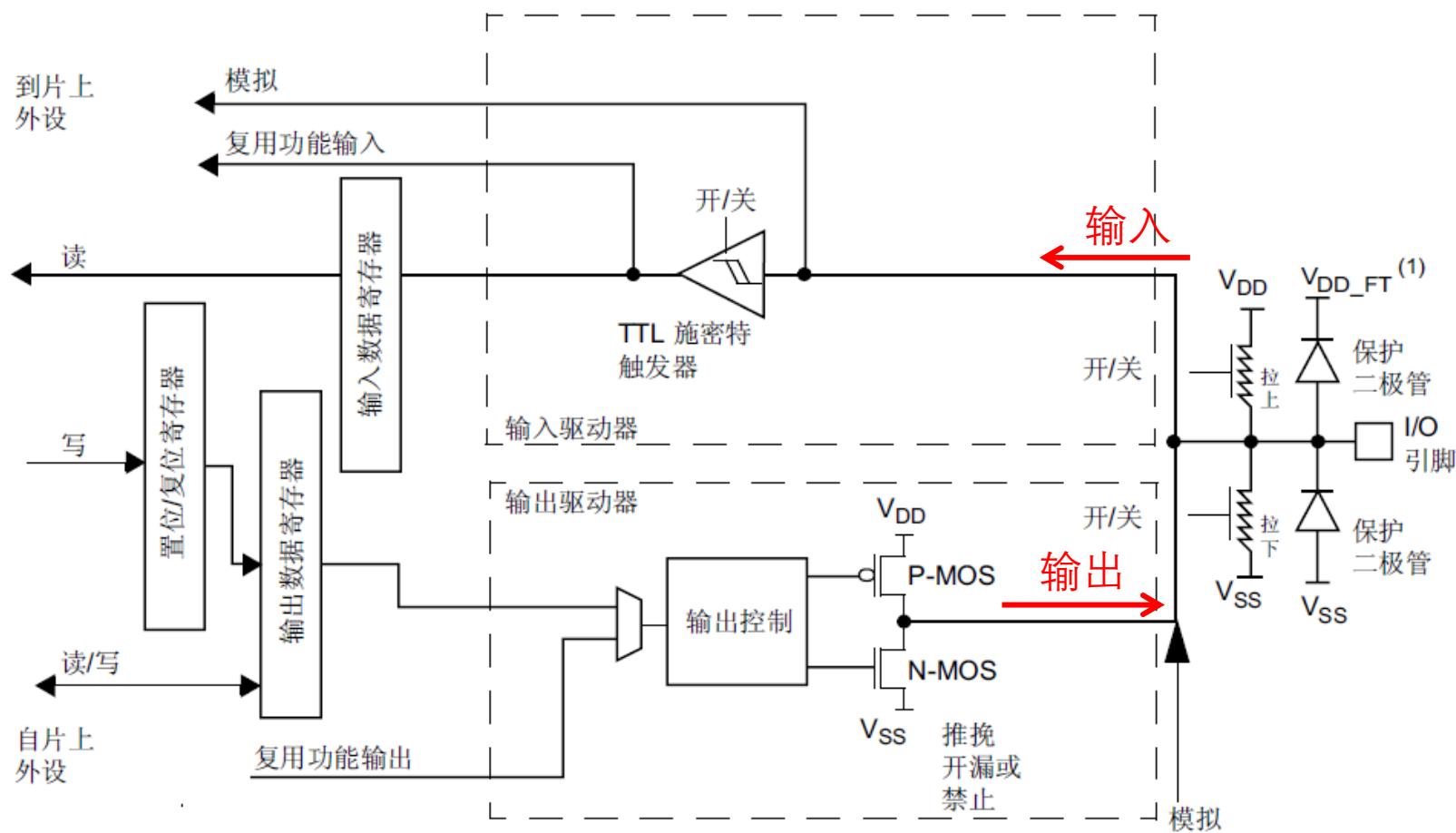
数据传输方式	优点	缺点	适用场合
程序查询方式	CPU利用率低	低速的字符外设 数据传输速度慢	低速的字符外设
中断方式	CPU与外设可并行执行 CPU利用率较高 数据传输较快	不适用于批处理数据传输	常见外设
直接访存方式	无需CPU参与 数据传输最快	需DMA控制器	高速外设

## 5.2 GPIO

### 概述

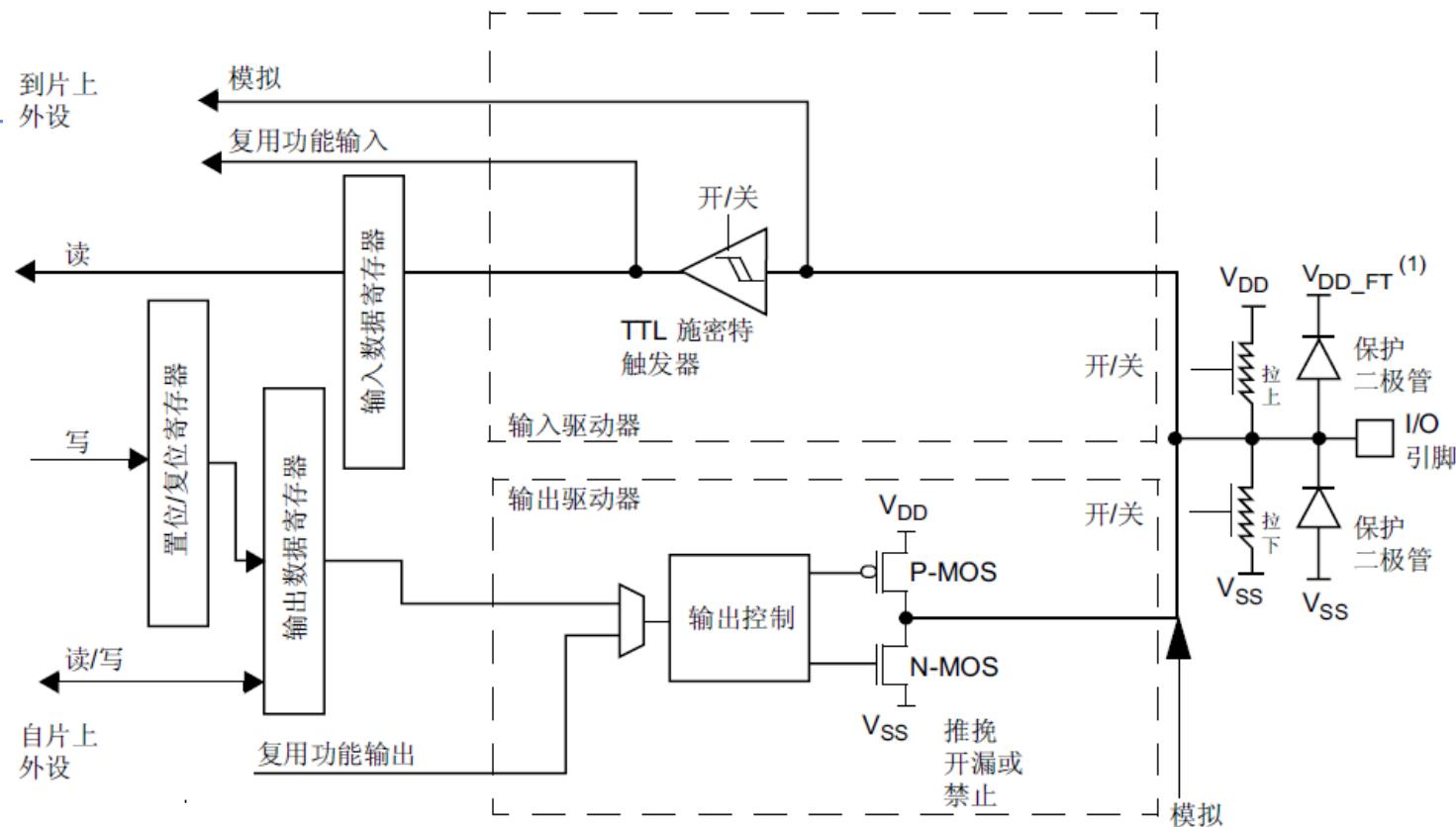
- GPIO(Gerneral Purpose Input/Output): 用来实现外设与CPU连接，可通过寄存器配置和编程实现功能复用；
- Cortex-M4共有9组GPIO端口：GPIOA~GPIOI，每组有16路GPIO通道。

1路  
GPIO  
通道：



## 5.2 GPIO

配置GPIO通道：

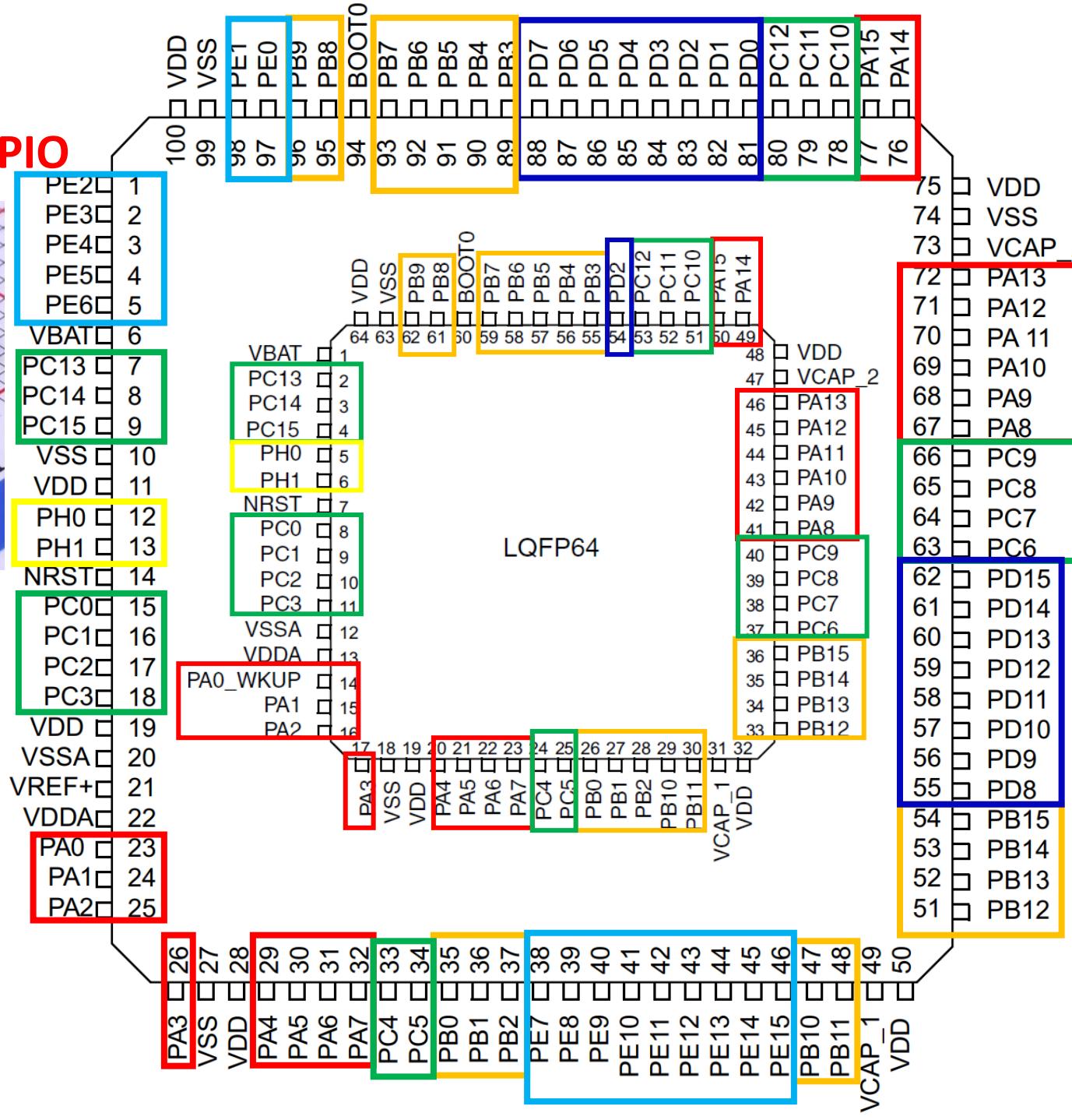
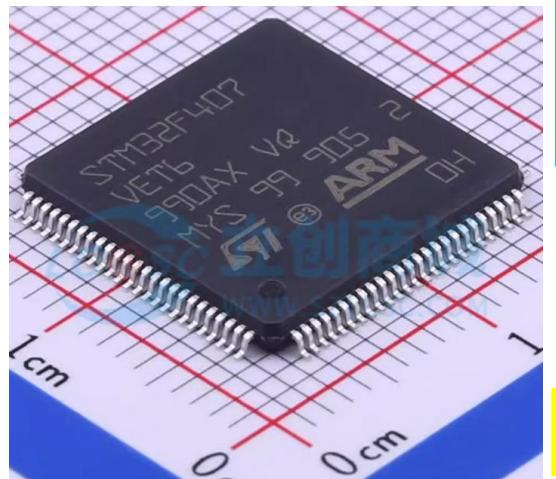


10个32位寄存器：

配置寄存器组	模式 (输入/输出/模拟/复用)	GPIOx_MODER	输入/输出/复用/模拟
	输出类型 (推挽/开漏)	GPIOx_OTYPER	推挽/开漏
	输出速度	GPIOx_OSPEEDR	低速/中/快/高
	上拉/下拉使能	GPIOx_PUPDR	无上下拉/上拉/下拉
数据寄存器组	输出数据	GPIOx_ODR	
	输入数据	GPIOx_IDR	
位操作寄存器		GPIOx_BSRR	
配置锁定寄存器		GPIOx_LCKR	
复用功能及重映射寄存器		GPIOx_AFRL, GPIOx_AFRH	
<b>AF0~AF15</b>			

## 5.2 GPIO

## STM32F407VE的GPIO



## 5.2 GPIO

### STM32F407的GPIO

Table 7. STM32F40xxx pin and ball definitions<sup>(1)</sup> (continued)

Pin number							Pin name (function after reset) <sup>(2)</sup>	Pin type	I/O structure	Notes	Alternate functions	Additional functions
LQFP64	WLCSP90	LQFP100	LQFP144	UFBGA176	LQFP176							
11	E9	18	29	M5	35	PC3	I/O	FT	(5)	SPI2_MOSI / I2S2_SD / OTG_HS_ULPI_NXT / ETH_MII_TX_CLK / EVENTOUT	ADC123_IN13	
-	-	19	30	-	36	V <sub>DD</sub>	S	-	-	-	-	-
12	H10	20	31	M1	37	V <sub>SSA</sub>	S	-	-	-	-	-
-	-	-	-	N1	-	V <sub>REF-</sub>	S	-	-	-	-	-
-	-	21	32	P1	38	V <sub>REF+</sub>	S	-	-	-	-	-
13	G9	22	33	R1	39	V <sub>DDA</sub>	S	-	-	-	-	-
14	C10	23	34	N3	40	PA0/WKUP (PA0)	I/O	FT	(6)	USART2_CTS / UART4_TX / ETH_MII_CRS / TIM2_CH1_ETR / TIM5_CH1 / TIM8_ETR / EVENTOUT	ADC123_IN0/WKU P <sup>(5)</sup>	
15	F8	24	35	N2	41	PA1	I/O	FT	(5)	USART2_RTS / UART4_RX / ETH_RMII_REF_CLK / ETH_MII_RX_CLK / TIM5_CH2 / TIM2_CH2 / EVENTOUT	ADC123_IN1	

## 5.2 GPIO

### GPIO功能特点

配置寄存器组		模式（输入/输出/模拟/复用）	GPIOx_MODER	输入/输出/复用/模拟
		输出类型（推挽/开漏）	GPIOx_OTYPER	推挽/开漏
		输出速度	GPIOx_OSPEEDR	低速/中/快/高
		上拉/下拉使能	GPIOx_PUPDR	无上下拉/上拉/下拉
数据寄存器组	输出数据	GPIOx_ODR		16路(16位)输出数据
	输入数据	GPIOx_IDR		16路(16位)输入数据
位操作寄存器		GPIOx_BSRR		16路复位/置位
配置锁定寄存器		GPIOx_LCKR		16路配置未锁定/锁定
复用功能及重映射寄存器		GPIOx_AFRL, GPIOx_AFRH		AF0~AF15

- 输出状态：推挽、开漏，上拉/下拉
- 输入状态：浮动、上拉/下拉、模拟
- 数据从输出数据寄存器（GPIOx\_ODR）或外设（备用功能输出）输出
- 输入数据到输入数据寄存器（GPIOx\_IDR）或外设（备用功能输入）
- I/O端口速度可配置
- 位设置和位重置寄存器（GPIOx\_BSRR），然后可按位写入GPIOx\_ODR寄存器
- 可通过配置锁定寄存器（GPIOx\_LCKR）锁定I/O配置
- 可实现ADC和DAC模拟信号输入输出
- 复用功能输入/输出选择寄存器（每个I/O端口最多支持16个AFS复用功能）
- 可实现每两个时钟周期快速改变切换
- 高度灵活的引脚复用功能，允许I/O引脚使用GPIO或几种外设功能

## 5.2 GPIO

### GPIO输入/输出模式

GPIO端口对应的引脚可配置为如下8种模式：

(1) 浮空输入\_IN\_FLOATING：可以用作按键识别

(2) 带上拉输入\_IPU：I/O内部上拉电阻输入

(3) 带下拉输入\_IPD：I/O内部下拉电阻输入

(4) 模拟输入\_AIN：应用ADC模拟输入，或者低功耗模式下进行节能

输入模式

(5) 开漏输出\_OUT\_OD：I/O输出0接GND；I/O输出1悬空，需外接上拉电阻才能实现高电平输出

输出模式

(6) 推挽输出\_OUT\_PP：I/O输出0接GND；I/O输出1接VCC，读输入值未知

(7) 复用功能的推挽输出\_AF\_PP：片内外设功能（如I2C的SCL、SDA）

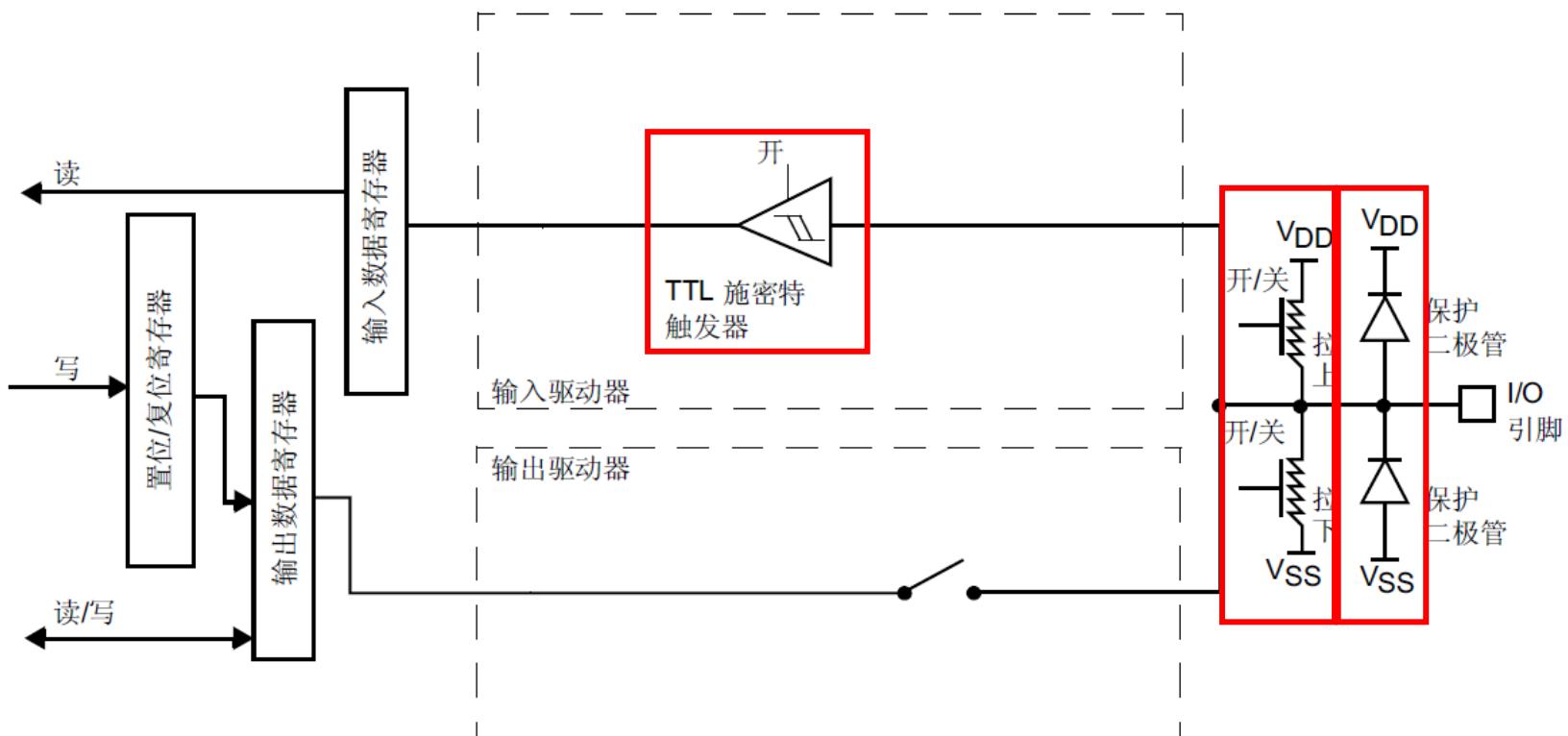
复用模式

(8) 复用功能的开漏输出\_AF\_OD：片内外设功能（TX1、MOSI、MISO、SCK）

# 5.2 GPIO

## 输入

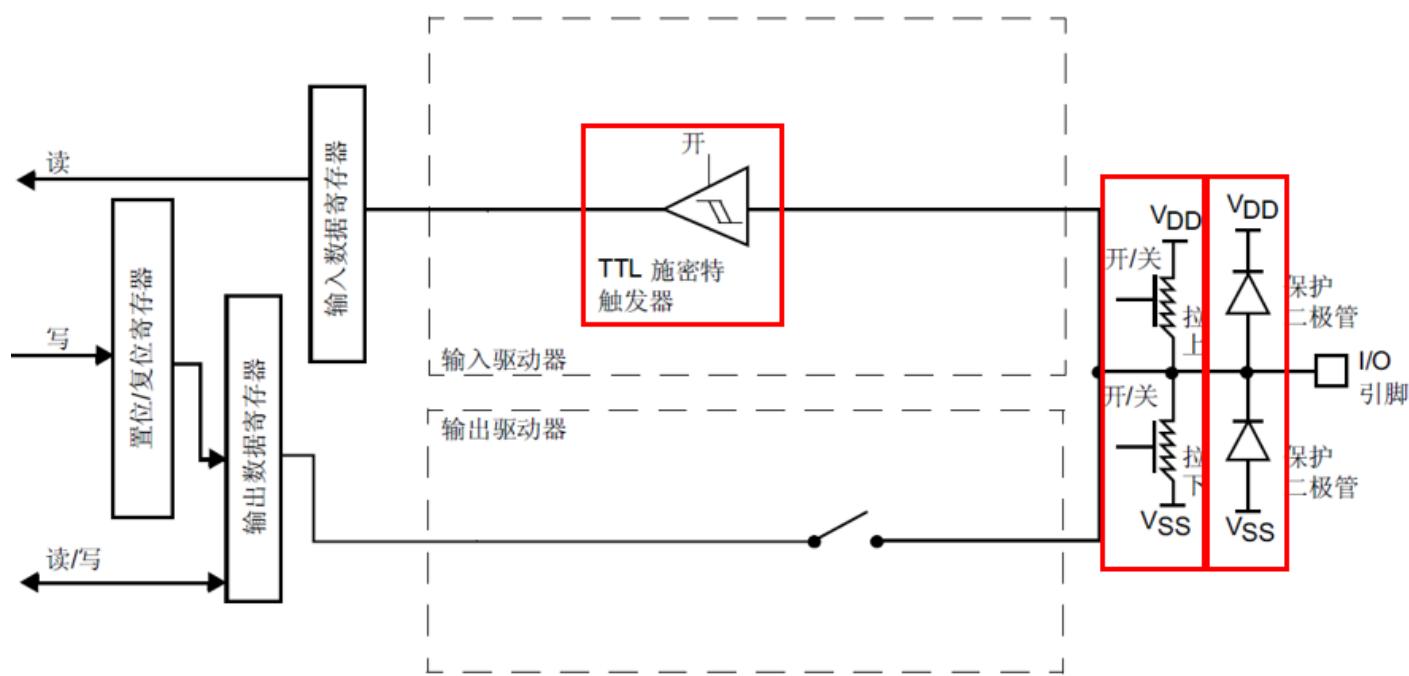
- (1) 浮空输入\_IN\_FLOATING: 可以用作按键识别
- (2) 带上拉输入\_IPU: I/O内部上拉电阻输入
- (3) 带下拉输入\_IPD: I/O内部下拉电阻输入
- (4) 模拟输入\_AIN: 应用ADC模拟输入, 或者低功耗模式下进行节能



进一步保护?

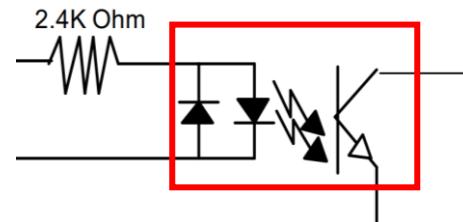
# 5.2 GPIO

## 输入



通过光耦进行信号  
隔离+电平匹配：

信号输入

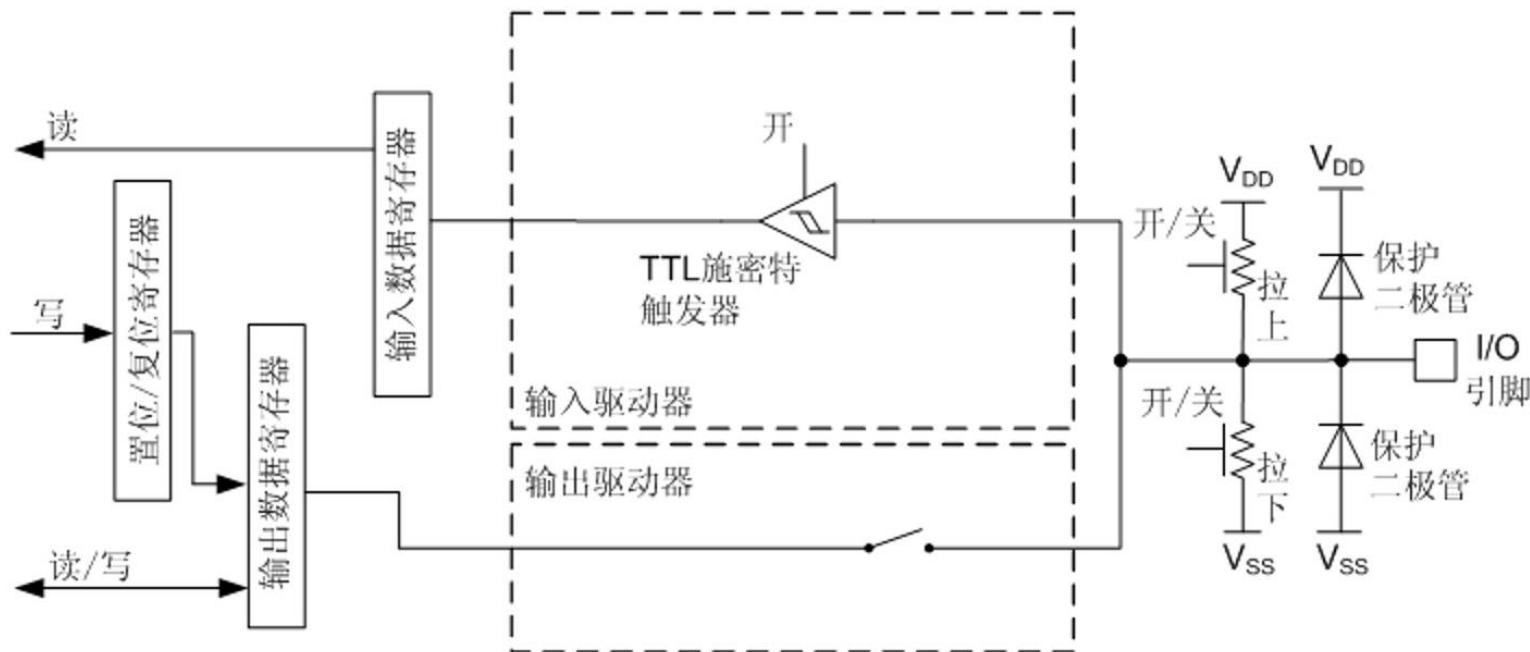


接GPIO

# 5.2 GPIO

## 输入配置

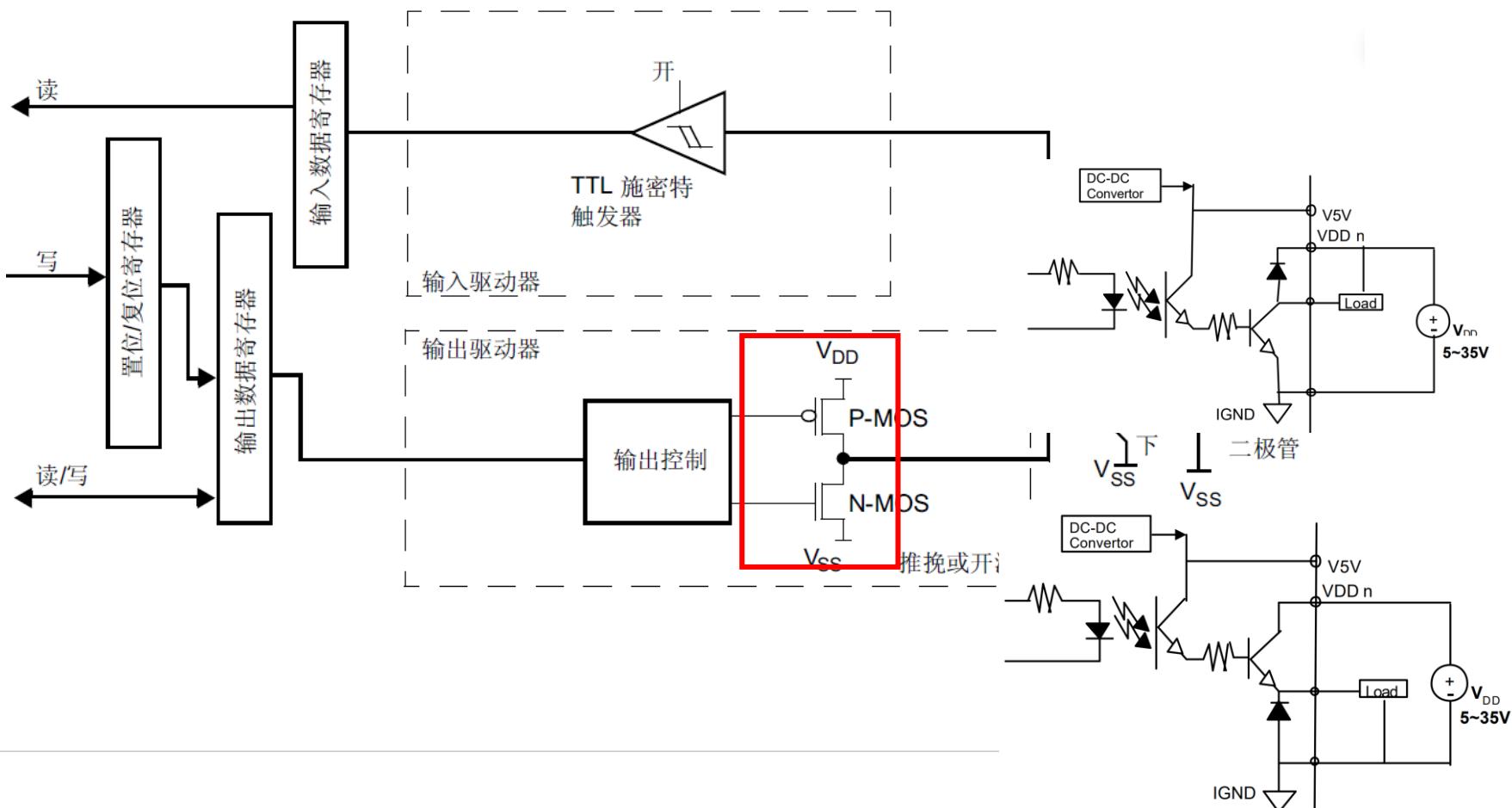
- 输出缓冲器被禁止；
- 施密特触发输入被激活；
- 上拉/下拉
- 采样到输入数据寄存器
- 对输入数据寄存器的读访问可获得GPIO的状态



## 5.2 GPIO

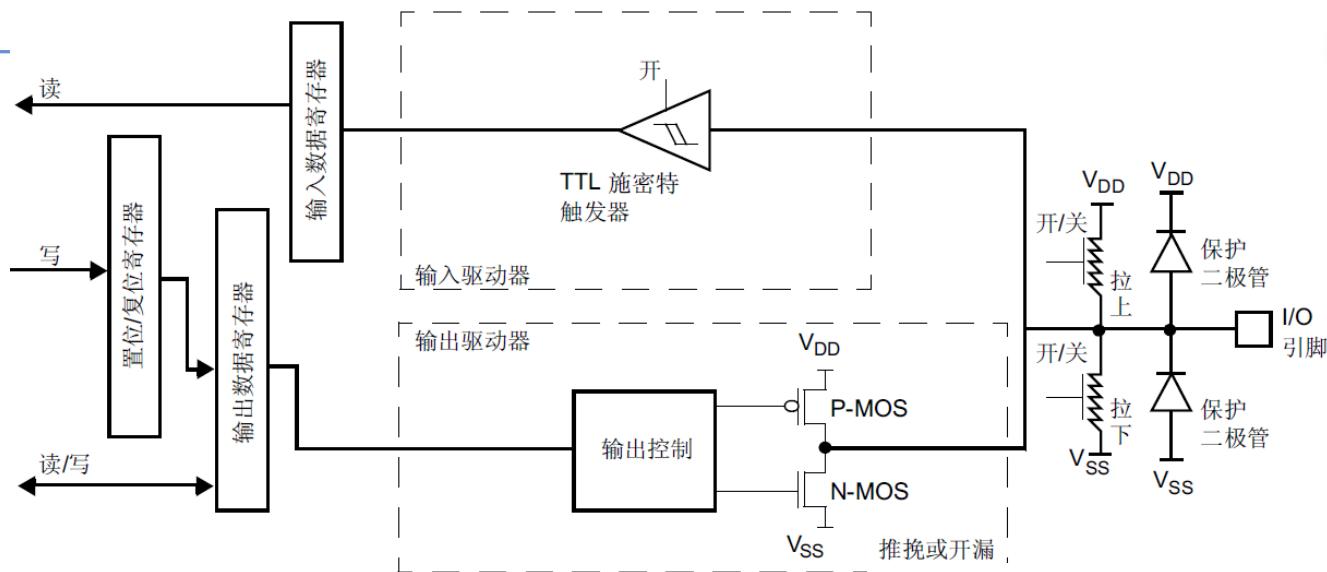
**输出** (5) 开漏输出\_OUT\_OD: I/O输出0接GND; I/O输出1悬空，需外接上拉电阻才能实现高电平输出

(6) 推挽输出\_OUT\_PP: I/O输出0接GND; I/O输出1接VCC, 读输入值未知

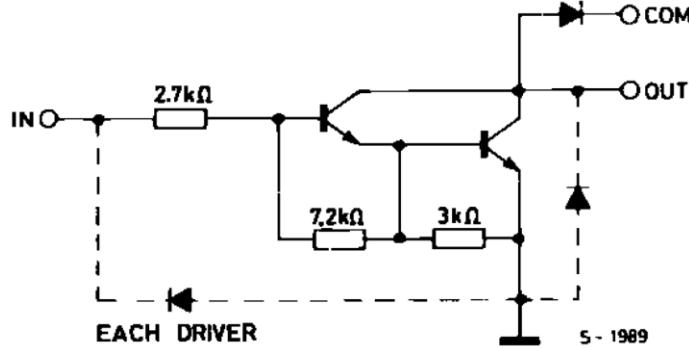


# 5.2 GPIO

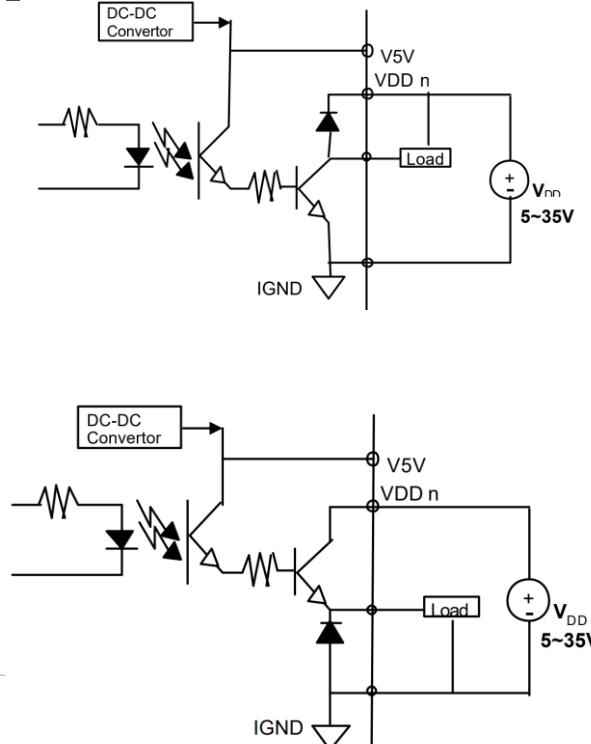
## 输出



➤ 增加功率管实现大电流驱动，如ULN2803等；



➤ 通过光耦进行信号隔离和电平匹配；



## 5.2 GPIO

### 输出配置

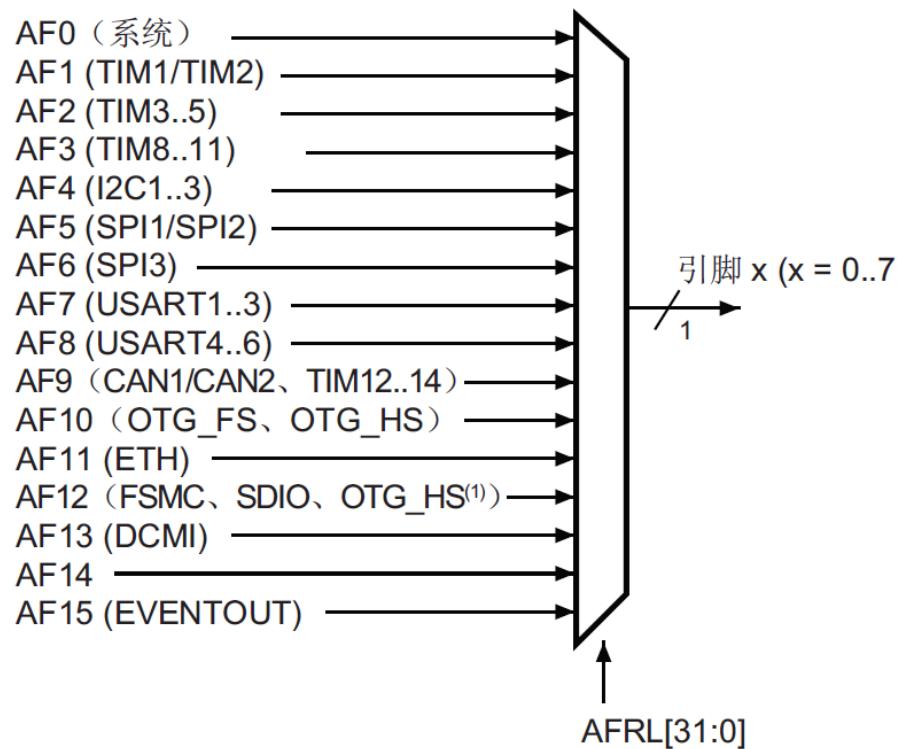
- 输出缓冲器被激活；
  - 开漏模式：输出寄存器上的0激活NMOS，1将端口置于高阻状态；
  - 推挽模式：输出寄存器上的0激活NMOS，1激活PMOS
- 施密特触发器输入被激活
- 根据寄存器GPIOx\_PUPDR中的值选择引脚为弱上拉或弱下拉
- GPIO引脚上的数据在每个AHB1时钟周期被采样到输出数据寄存器
- 对输入寄存器的读访问可得到GPIO状态
- 对输出数据寄存器的读访问得到最后一次写入的值

## 5.2 GPIO

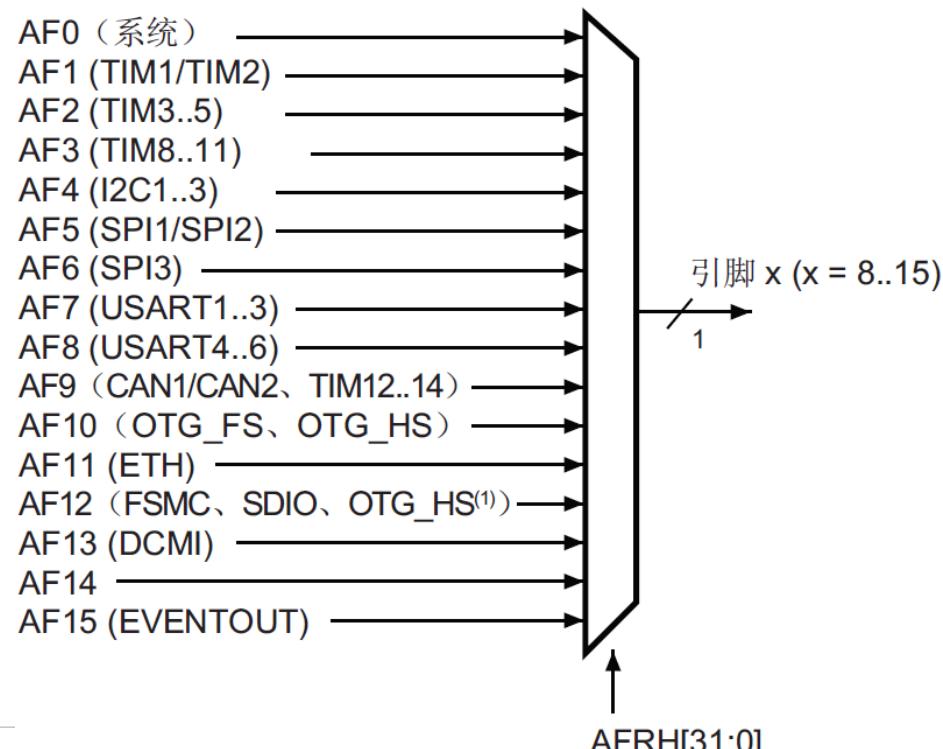
### 复用

- 微处理的引脚有限，提高I/O接口的利用率；
- 通过多路复用器实现引脚的多路复用，引脚多路复用是通过寄存器配置，实现同一引脚在不同的时刻与不同外设之间的交互

**GPIOx\_AFRL[31:0]**寄存器选择通道0~7的复用功能：



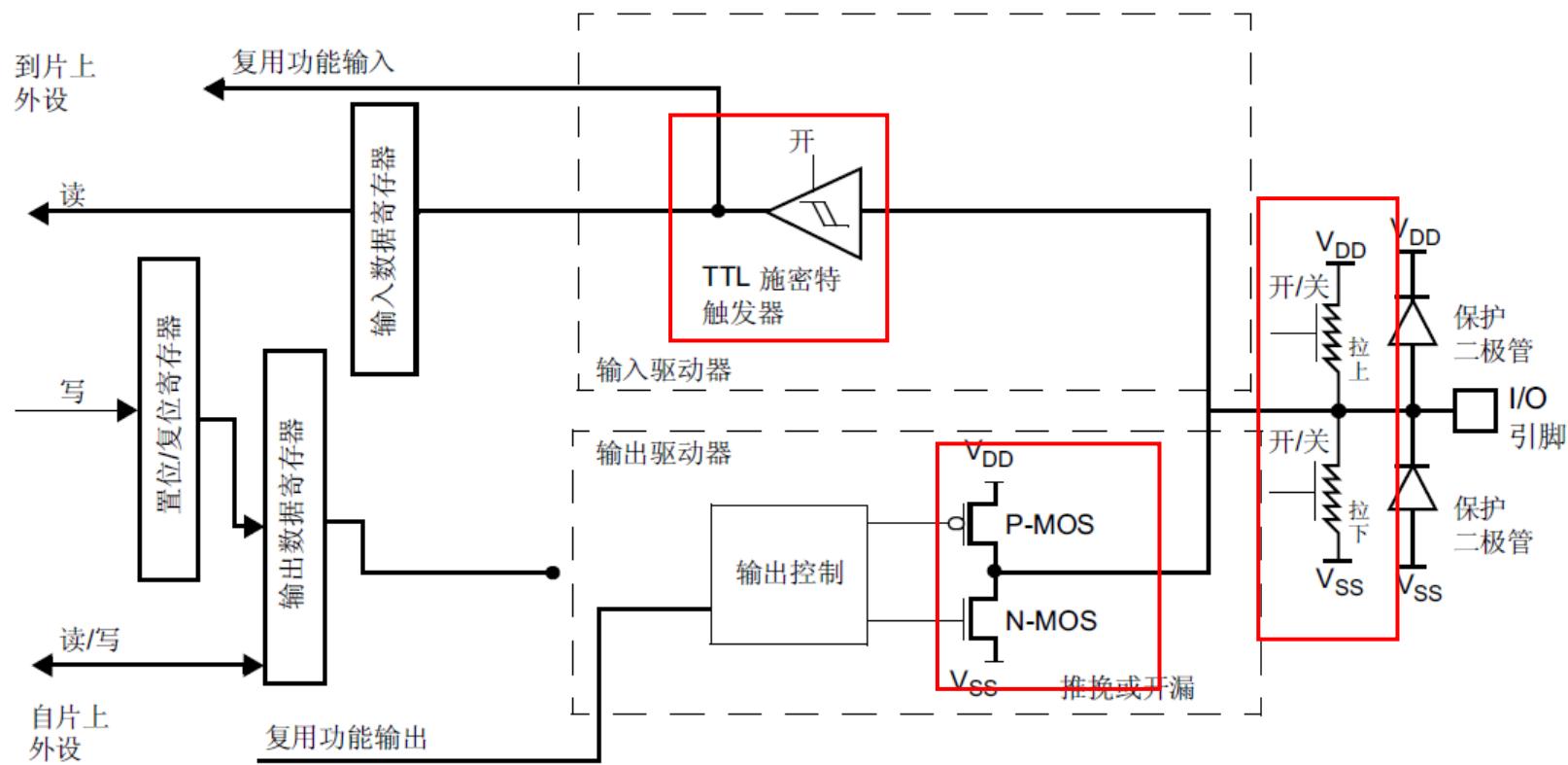
**GPIOx\_AFRH[31:0]**寄存器选择通道8~15的复用功能：



# 5.2 GPIO

## 复用

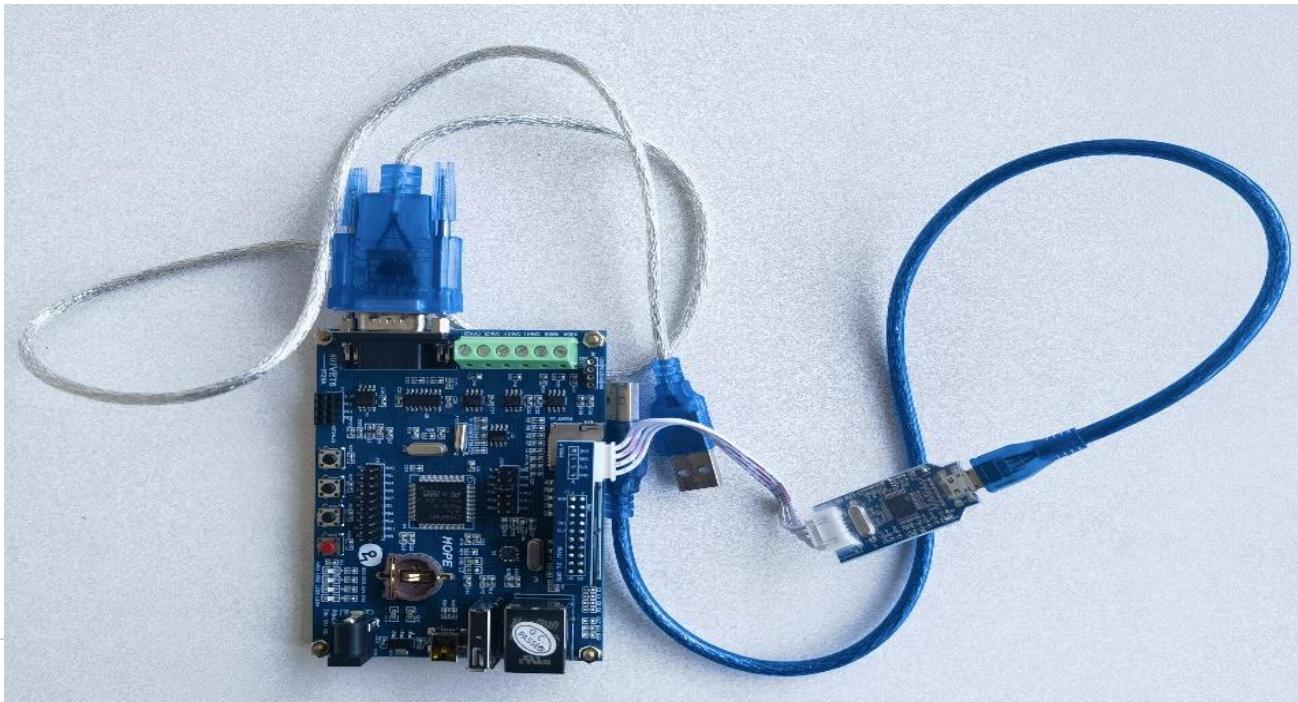
- (7) 复用功能的推挽输出\_AF\_PP: 片内外设功能 (如I2C的SCL、SDA)
- (8) 复用功能的开漏输出\_AF\_OD: 片内外设功能 (TX1、MOSI、MISO、SCK)



# 5.2 GPIO

## STM32F407VET6开发板

Part number	Flash size (Kbytes)	Internal RAM size (Kbytes)	Package	Timer functions		ADC	DAC	I/Os	Serial interface								Supply voltage (V)	Supply current (icc)		Maximum operating temperature range (°C)	
				16-/32-bit timers	Others				SPI	SAI	I <sup>2</sup> S	I <sup>2</sup> C	USART + UART <sup>3</sup>	USB OTG	CAN 2.0B	SDIO	Ethernet MAC10 /100	Lowest power mode (µA)	Run mode (per MHz) (µA)		
STM32F407/417 line: 2x USB OTG (FS/HS <sup>1</sup> ), camera IF, crypto/hash processor <sup>2</sup> - 168 MHz CPU																					
STM32F407IE	512	192	UFBGA176 LQFP176	12x16-bit / 2x32-bit	2x WDG, RTC, 24-bit  downcounter	24x12-bit	2x12-bit	140	3		2	3	4+2	2	2	1	Yes	1.7 <sup>3</sup> to 3.6	1.7	215	-40 to +105
STM32F417IE <sup>2</sup>	512	192	UFBGA176 LQFP176	12x16-bit / 2x32-bit		24x12-bit	2x12-bit	140	3		2	3	4+2	2	2	1	Yes	1.7 <sup>3</sup> to 3.6	1.7	215	-40 to +105
STM32F407VE	512	192	LQFP100	12x16-bit / 2x32-bit		16x12-bit	2x12-bit	82	3		2	3	4+2	2	2	1	Yes	1.8 to 3.6	1.7	215	-40 to +105



# 5.2 GPIO

## STM32F407VET6开发板

STM32	F	051	R	8	T	6	X	XX																																						
<b>Family</b> STM32 32-bit MCUs STM8 8-bit MCUs		<b>Specific features (3 digits)</b> (Depends on product series None exhaustive list) STM32x ... 051 Entry-level 103 STM32 foundation 303 103 upgraded with DSP and Analog  407 High-performance and DSP with FPU 152 Ultra-low-power  STM8x .../STM8Ax... 103 Mainstream access line F52 Automotive CAN L31 Automotive low-end	<b>Code size (Kbytes)</b> <table border="1"> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>2</td></tr> <tr><td>2</td><td>4</td></tr> <tr><td>3</td><td>8</td></tr> <tr><td>4</td><td>16</td></tr> <tr><td>5</td><td>24</td></tr> <tr><td>6</td><td>32</td></tr> <tr><td>7</td><td>48</td></tr> <tr><td>8</td><td>64</td></tr> <tr><td>9</td><td>72</td></tr> <tr><td>A</td><td>96 or 128*</td></tr> <tr><td>B</td><td>128</td></tr> <tr><td>Z</td><td>192</td></tr> <tr><td>C</td><td>256</td></tr> <tr><td>D</td><td>384</td></tr> <tr><td>E</td><td>512</td></tr> <tr><td>F</td><td>768</td></tr> <tr><td>G</td><td>1024</td></tr> <tr><td>H</td><td>1536</td></tr> <tr><td>I</td><td>2048</td></tr> </table> <p>Note:            * For STM8A only         </p>	0	1	1	2	2	4	3	8	4	16	5	24	6	32	7	48	8	64	9	72	A	96 or 128*	B	128	Z	192	C	256	D	384	E	512	F	768	G	1024	H	1536	I	2048	<b>Package</b> B Plastic DIP* D Ceramic DIP* G Ceramic QFP H LFBGA /TFBGA I UFBGA Pitch 0.5** J UFBGA Pitch 0.8** K UFBGA Pitch 0.65** M Plastic SO P TSSOP Q Plastic QFP T QFP U UQFPN V VFQFPN Y WL CSP  * Dual-in-Line package ** For new product series only For existing product marketing series please use H letter	<b>Firmware Royalties</b> U Universal Not for production (Sampling and tools) V MP3 decoder W MP3 Codec J 0.80 mm D IS2T JAVA	<b>Option</b> xxx Fastrom code or xTR Tape and Real Dxx No RTC (STM8L) Dxx BOR OFF with Special bonding + Boot standard Dxx BOR OFF with Boot I2CS (Special) Sxx BOR OFF Ixx BOR ON No Letter BOR ON + Boot standard or Yxx Die rev (Y)
0	1																																													
1	2																																													
2	4																																													
3	8																																													
4	16																																													
5	24																																													
6	32																																													
7	48																																													
8	64																																													
9	72																																													
A	96 or 128*																																													
B	128																																													
Z	192																																													
C	256																																													
D	384																																													
E	512																																													
F	768																																													
G	1024																																													
H	1536																																													
I	2048																																													
<b>Pin count (pins for STM8 and STM32)</b> <table border="1"> <tr><td>D 14 pins</td><td>C 48 &amp; 49 pins</td><td>A 169 pins</td></tr> <tr><td>Y 20 pins (STM8)</td><td>U 63 pins</td><td>I 176 &amp; 201 (176+25) pins</td></tr> <tr><td>F 20 pins (STM32)</td><td>R 64 &amp; 66 pins</td><td>B 208 pins</td></tr> <tr><td>E 24 &amp; 25 pins</td><td>J 72 pins</td><td>N 216 pins</td></tr> <tr><td>G 28 pins</td><td>M 80 pins</td><td>X 256 pins</td></tr> <tr><td>K 32 pins</td><td>O 96 pins</td><td>Auto</td></tr> <tr><td>T 36 pins</td><td>V 100 pins</td><td>8 48</td></tr> <tr><td>H 40 pins</td><td>Q 132 pins</td><td>9 64</td></tr> <tr><td>S 44 pins</td><td>Z 144 pins</td><td>A 80</td></tr> </table>	D 14 pins	C 48 & 49 pins	A 169 pins	Y 20 pins (STM8)	U 63 pins	I 176 & 201 (176+25) pins	F 20 pins (STM32)	R 64 & 66 pins	B 208 pins	E 24 & 25 pins	J 72 pins	N 216 pins	G 28 pins	M 80 pins	X 256 pins	K 32 pins	O 96 pins	Auto	T 36 pins	V 100 pins	8 48	H 40 pins	Q 132 pins	9 64	S 44 pins	Z 144 pins	A 80				<b>Temperature range (°C)</b> <table border="1"> <tr><td>6 and A</td><td>- 40 to + 85</td></tr> <tr><td>7 and B</td><td>- 40 to + 105</td></tr> <tr><td>3 and C</td><td>- 40 to + 125</td></tr> <tr><td>D</td><td>- 40 to + 150</td></tr> </table>	6 and A	- 40 to + 85	7 and B	- 40 to + 105	3 and C	- 40 to + 125	D	- 40 to + 150							
D 14 pins	C 48 & 49 pins	A 169 pins																																												
Y 20 pins (STM8)	U 63 pins	I 176 & 201 (176+25) pins																																												
F 20 pins (STM32)	R 64 & 66 pins	B 208 pins																																												
E 24 & 25 pins	J 72 pins	N 216 pins																																												
G 28 pins	M 80 pins	X 256 pins																																												
K 32 pins	O 96 pins	Auto																																												
T 36 pins	V 100 pins	8 48																																												
H 40 pins	Q 132 pins	9 64																																												
S 44 pins	Z 144 pins	A 80																																												
6 and A	- 40 to + 85																																													
7 and B	- 40 to + 105																																													
3 and C	- 40 to + 125																																													
D	- 40 to + 150																																													

## 5.3 外部中断/事件

### 外部中断/事件概述

#### ➤ 中断

当收到外部触发信号后，CPU会立即暂停当前正在执行的程序，转而执行与该事件相对应的中断服务程序。待中断服务程序执行完毕后，CPU再返回到被中断的程序处继续执行。

#### ➤ 事件

当收到外部触发信号后，CPU不会立即导致CPU中断当前程序的执行。相反，事件会在当前程序执行完毕后或CPU空闲时由硬件自动处理。

### 区别

类别	特点	触发条件	优先级	应用场景
中断	需要CPU参与处理	需配置中断使能位	支持优先级配置	适用于需要实时响应的场景，如按键按下、串口接收数据等
事件	由硬件自动完成，不需要CPU干预	需配置事件使能位	无	适用于硬件自动处理的场景，如：AD转换、DMA等

## 5.3 外部中断/事件

### 外部中断/事件概述

中断、异常和陷阱的区别：

类型	触发原因	同步性	处理方式	典型场景
中断	由外部硬件事件（如按键、定时器）或软件指令（如EXTI）异步触发	异步事件，随时可能发生	通过NVIC处理，优先级可配置	按键触发LED控制
异常	由处理器状态变化或指令执行错误（如除零、无效内存访问）同步触发	同步事件，与当前指令流相关	分为陷阱、故障、中止等类型	除零错误导致程序暂停
陷阱	由软件指令（如系统调用）主动触发，用于切换用户态和内核态	同步事件，与指令流同步	通过系统调用进入内核态	系统调用切换到内核态处理资源请求

## 5.3 外部中断/事件

### 外部中断/事件概述

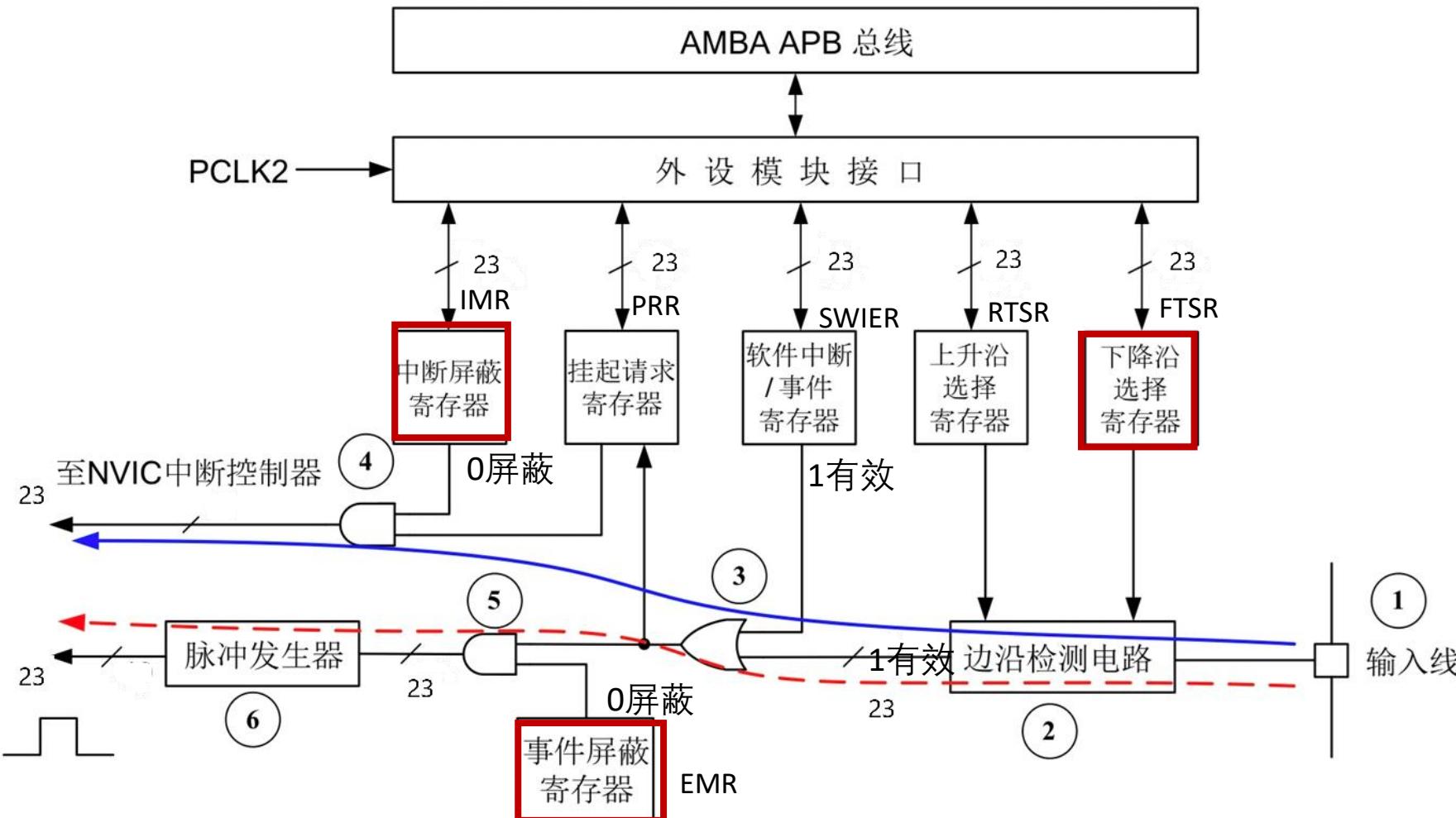
Cortex-M4中的EXTI可支持23个外部中断/事件。

- EXTI线0 ~ 15：对应GPIO的输入中断
- EXTI线16：连接到PVD(Power Voltage Detection)输出
- EXTI线17：连接到RTC (Real Time Clock) 闹钟事件
- EXTI线18：连接到USB OTG FS(Full Speed)唤醒事件
- EXTI线19：连接到以太网唤醒事件
- EXTI线20：连接到USB OTG HS（在FS中配置）唤醒事件
- EXTI线21：连接到RTC入侵和时间戳事件
- EXTI线22：连接到RTC唤醒事件

## 5.3 外部中断/事件

### EXTI结构和外部中断/事件响应过程

中断响应过程：中断信号从1进入，经2的边沿检测电路，通过3的或门进入中断挂起请求寄存器，最后经过4的与门输出到内嵌向量中断控制器检测电路



事件响应过程：事件请求经过3的或门后，进入5的与门，引入事件屏蔽寄存器的控制，最后6对应脉冲发生器的跳变信号转变为一个单脉冲，输出到芯片中的其他功能模块

## 5.3 外部中断/事件

### 外部中断/事件的配置

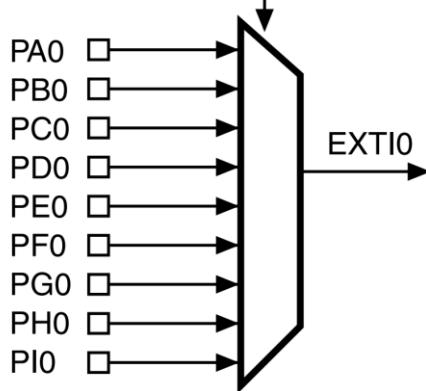
- **硬件中断选择配置：** 可配置23个中断线路作为中断源
  - 配置23个中断线的屏蔽位 (EXTI\_IMR)
  - 配置所选中断线路的触发选择位 (EXTI\_RTSR和EXTI\_FTSR)
  - 配置对应到外部中断控制器的NVIC中断通道的使能和屏蔽位，使得23个中断线路中的中断请求可以被正确的响应
- **硬件事件选择配置：** 可配置23个线路作为事件源
  - 配置23个事件线的屏蔽位 (EXTI\_EMR)
  - 配置所选事件线的触发选择位 (EXTI\_RTSR和EXTI\_FTSR)
- **软件中断/事件选择配置：** 可配置23个软件中断/事件
  - 配置23个中断/事件线的屏蔽位 (EXTI\_IMR, EXTI\_EMR)
  - 设置软件中断寄存器的请求位 (EXTI\_SWIER)

## 5.3 外部中断/事件

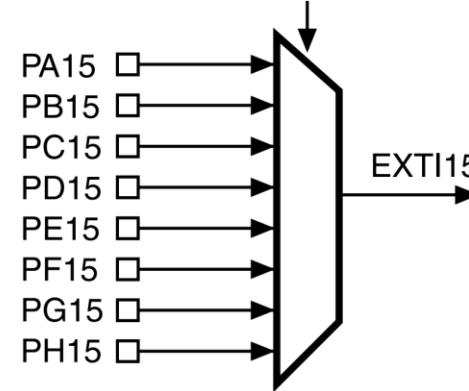
### 外部中断/事件的配置

GPIO是外部中断/事件的入口， 中断/事件线与GPIO引脚存在映射关系

EXTI0[3:0] bits in the SYSCFG\_EXTICR1 register



EXTI15[3:0] bits in the SYSCFG\_EXTICR4 register



### 使用外部中断/事件的程序编写步骤

- (1) 初始化GPIO口为输入
- (2) 开启GPIO口复用时钟SYSCFG，设置GPIO口与中断线的映射关系
- (3) 初始化线上中断，设置触发条件等
- (4) 配置NVIC中断分组，并使能中断
- (5) 编写中断服务函数

## 5.4 通信接口

### 通信接口概述

- 用于实现外设与处理器之间的交互，如UART、SPI和I2C等
- 通信接口的分类

#### 并行/串行通信

- **并行通信**：外设和微处理器之间存在多根数据传输线，数据的多个比特位可同时传输
- **串行通信**：外设和微处理器之间仅存在一根数据传输线，数据必须按照顺序一位一位传输

#### 同步/异步通信

- **同步通信**：外设和微处理器之间有同步时钟，两者之间的数据传输受同步时钟的控制。
- **异步通信**：外设和微处理器之间没有同步时钟，一般借助于缓存来进行数据传输

## 5.4 通信接口

### 通信接口概述

- 通信接口的分类

#### 单工/半双工/全双工

- 单工制式**: 数据只能从发送方向接收方传输
- 半双工制式**: 数据能在发送方和接收方之间双向传输，但是在某个时刻数据只能在一个方向上传输
- 全双工制式**: 接收数据和发送数据占用不同的线路，因此数据可同时在两个方向上传输

通信接口	引脚	引脚说明	通信方式	通信制式
UART	TXD、RXD、 GND (三线)	TXD: 发送端 RXD: 接收端	异步	全双工
	SCK、MISO、 GND (三线)	SCK: 同步时钟 MISO: 主机输入，从机输出 MOPI: 主机输出，从机输入		
I <sup>2</sup> C	SCL、SDA GND (二线)	SCL: 同步时钟 SDA: 数据输入/输出端	同步	半双工

## 5.4 串行通信

### 串行通信概述

使用方便、成本低廉、编程简单

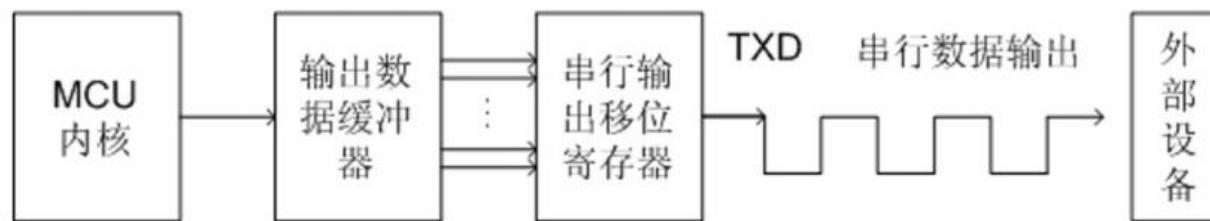
各微处理器提供的常见串行通信接口：通用异步收发器（UART）

STM32系列微处理器提供：通用同步/异步收发器接口（USART）

数据接收过程：



数据发送过程：



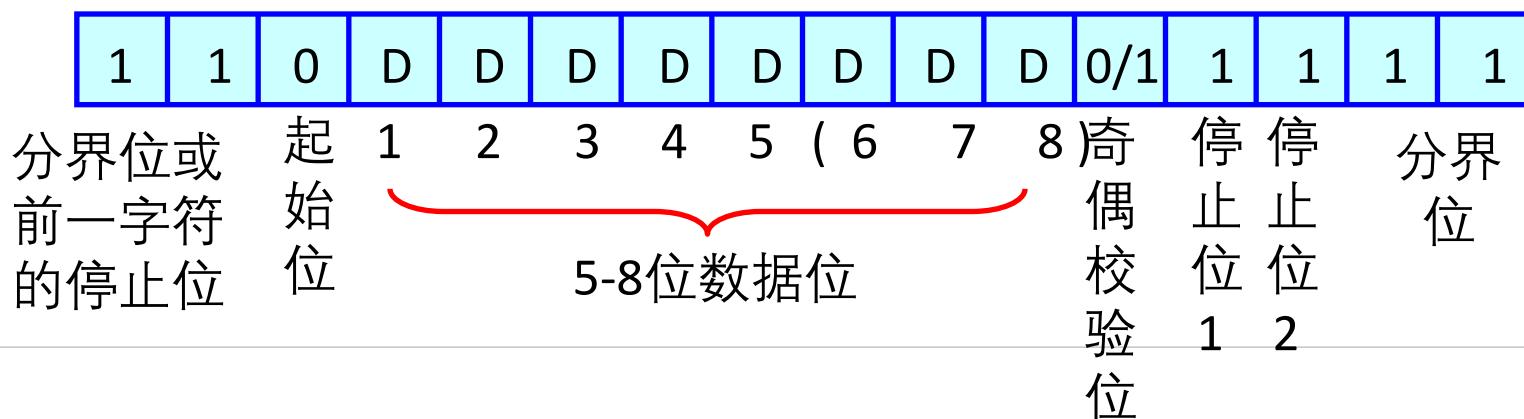
## 5.4 串行通信

### 串行通信概述

UART（通用异步收发传输器）特点：字符间异步，字符内部各位同步。

串行异步通信数据格式：

- 起始位：逻辑0电平。发送方在任何时刻将传号变成空号（即‘1’跳至‘0’），并持续1位时间表明发送方开始传输数据。与此同时，接收方收到空号后，开始与发送方同步，并期望收到随后的数据；
- 数据位：5-8位，紧跟在起始位后，是要被传送的数据。传送时，先传送低位，后传送高位；
- 奇偶校验位：占1位，奇效验或偶效验；
- 停止位：可以是1位、1.5位或2位，它一定是逻辑1电平。



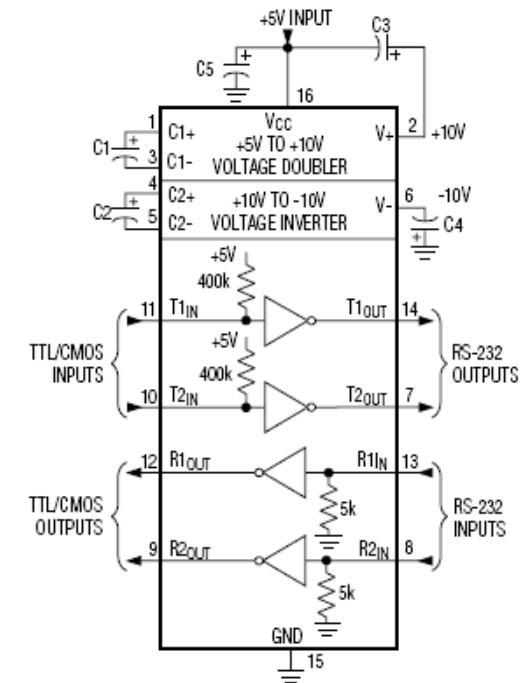
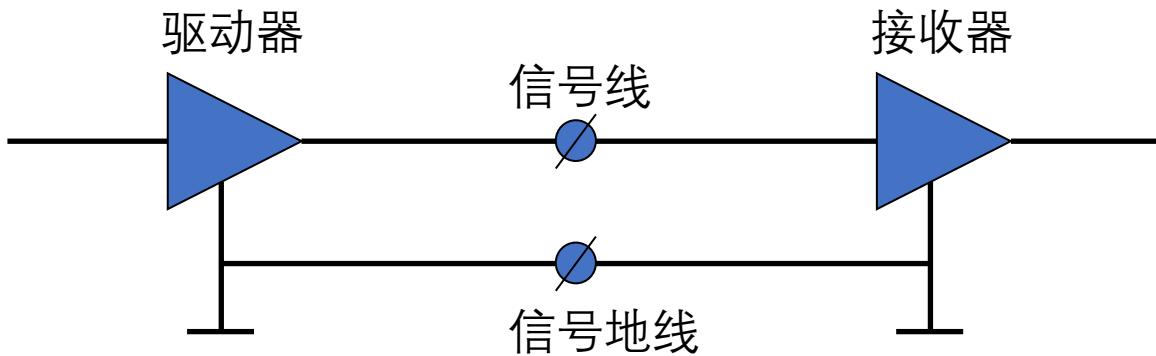
## 5.4 串行通信

### 串行通信概述

#### 常用的串行通信接口标准

- RS232: 非平衡型接口, 3线双工
- RS422: 二线差分平衡传输, 4线双工
- RS485: 二线差分平衡传输, 2线半双工

RS232:



逻辑电平“1”的传送电压: -3..-15V

逻辑电平“0”的传送电压: +3..+15V

电平转换芯片: MAX232

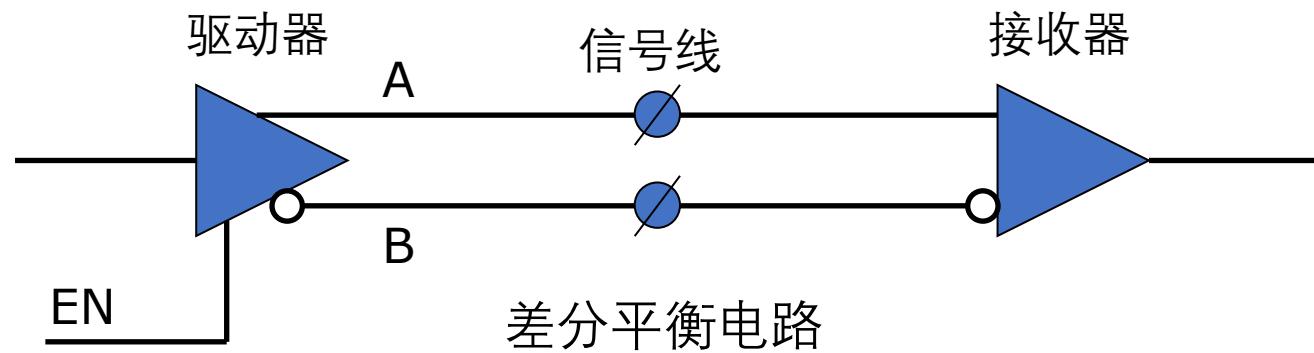
## 5.4 串行通信

### 串行通信概述

#### 常用的串行通信接口标准

- RS232: 非平衡型接口, 3线双工
- RS422: 二线差分平衡传输, 4线双工
- RS485: 二线差分平衡传输, 2线半双工

RS485:



逻辑电平“1”的差分电压信号为+2500..+200mV

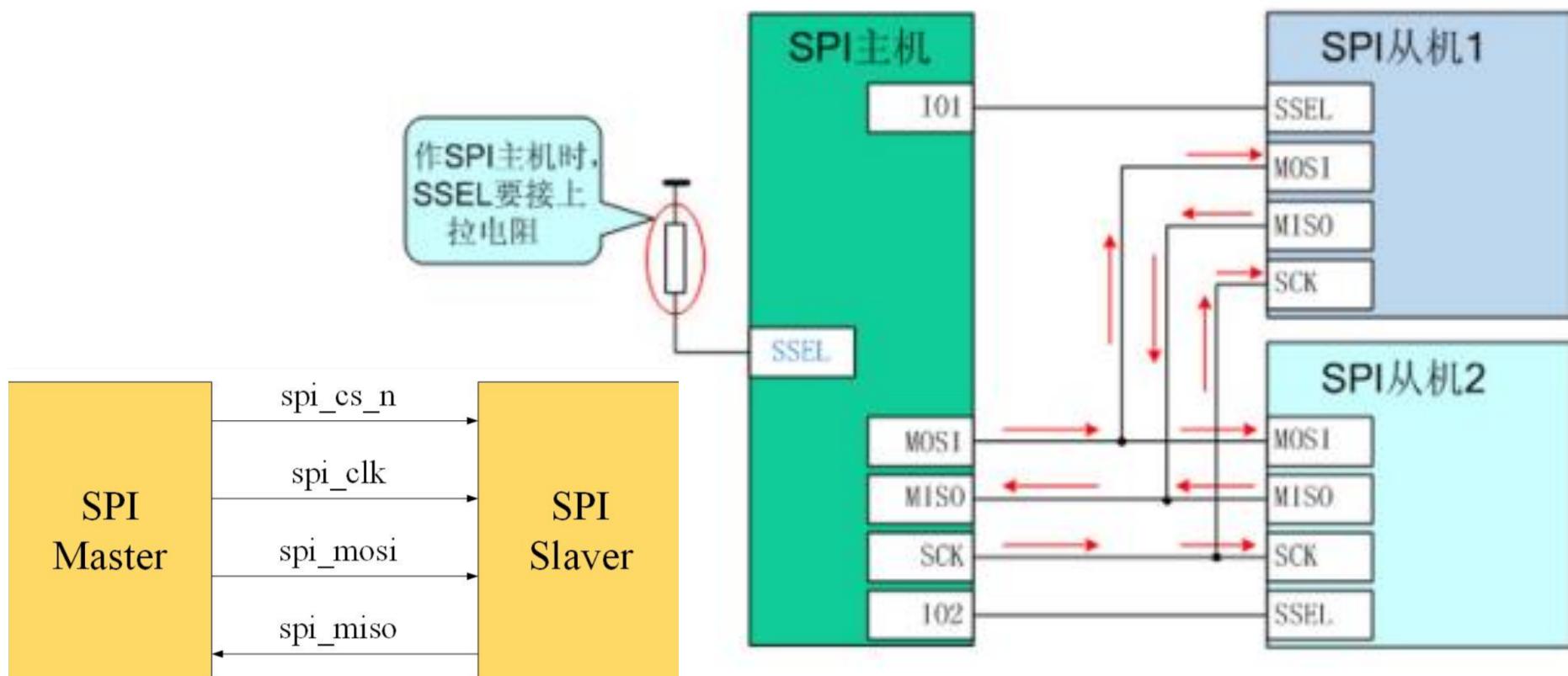
逻辑电平“0”的差分电压信号为-2500..-200mV

若差分电压信号为-200..+200mV则为高阻状态

## 5.4 串行通信

### 串行外设接口（Serial Peripheral Interface, SPI）概述

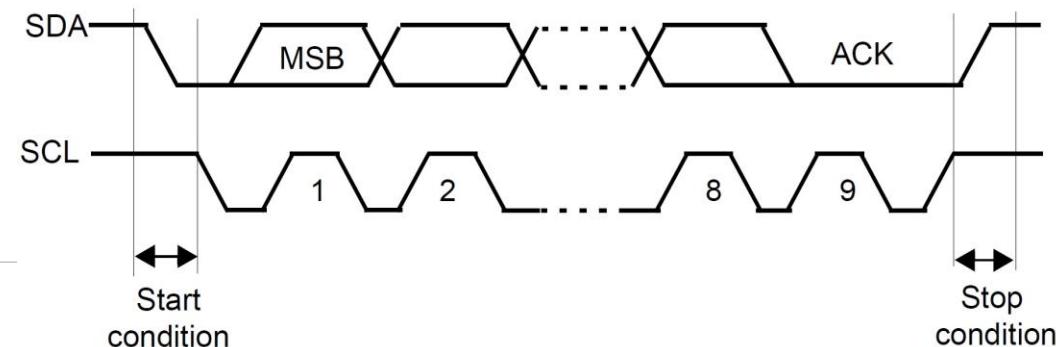
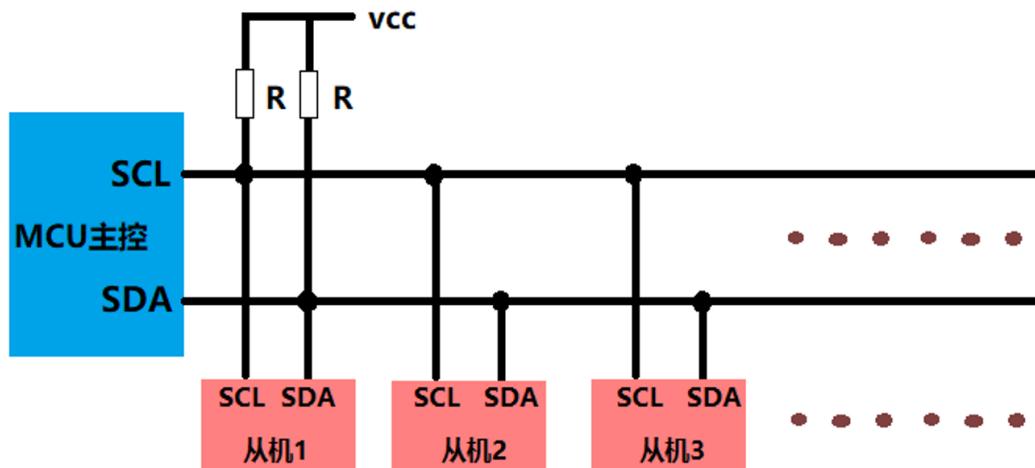
- 一个SPI总线可连接多个主机和多个从机，但是在同一个时刻只允许由一个主机来操作总线
- 在每次传输的过程中，主机总是向从机发送一个字节的数据，从机也是向主机发送一个字节的数据



## 5.4 串行通信

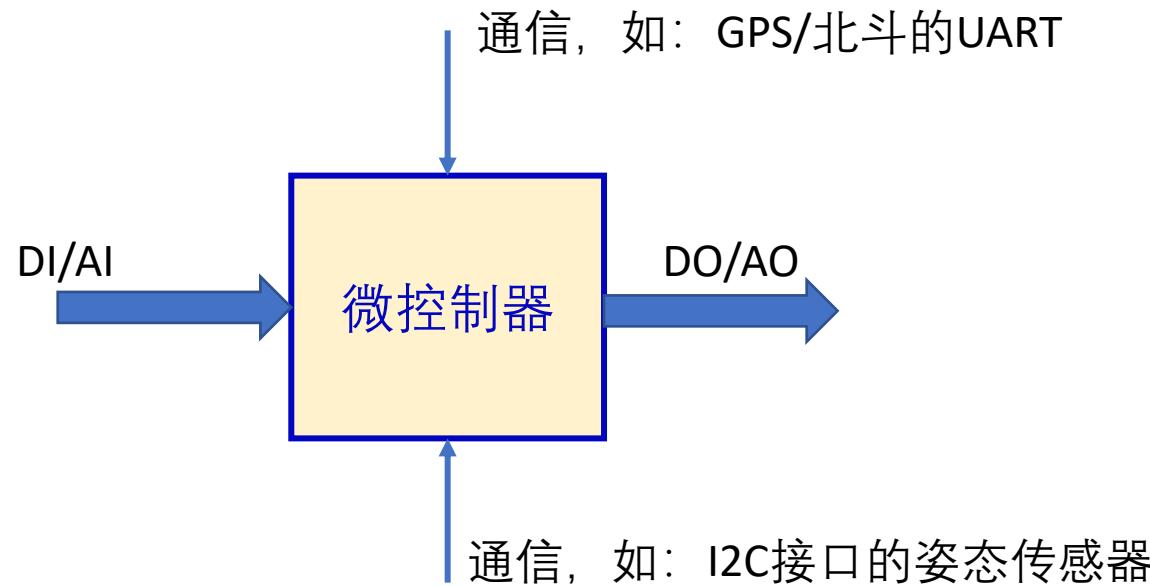
### 串行通信总线 (Inter-Integrated Circuit, I2C) 概述

- I2C总线上每传输一个数据位必须产生一个时钟脉冲，通信双方之间每次发送一个字节的数据
- SDA线上的数据必须在时钟线SCL的高电平期间保持稳定，SDA线的电平状态只有在SCL线的时钟信号为低电平时才能发送改变



## 5.5 IO使用

### 带I/O和通信接口的控制软件设计

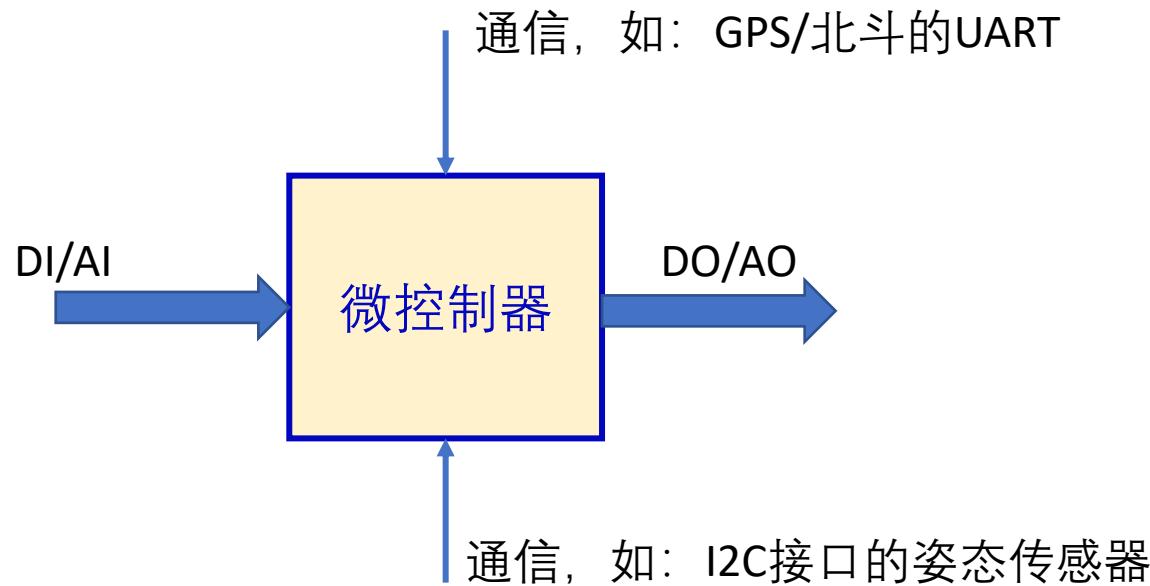


需考虑：接口数据不丢失、响应速度快，满足控制要求等

如何进行读写？

## 5.6 I2C接口

### 带I/O和通信接口的控制软件设计



需考虑：接口数据不丢失、响应速度快，满足控制要求等

如何进行读写？