## Universidade de São Paulo

Escola de Artes, Ciências e Humanidades

PROVA 1 Turma 94-2024

B

DISCIPLINA DE ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES I Curso de Sistemas de Informação Profa. Gisele S. Craveiro

NOME:

N USP -

1.(1,0)Apesar de todo o desenvolvimento, a construção de computadores e processadores continua, basicamente, seguindo a arquitetura clássica de von Neumann. As exceções a essa regra encontramse em computadores de propósitos específicos e nos desenvolvidos em centros de pesquisa. Assinale a opção em que estão corretamente apresentadas características da operação básica de um processador clássico.

A) Instruções e dados estão em uma memória física única; um programa é constituído de uma seqüência de instruções de máquina; uma instrução é lida da memória de acordo com a ordem dessa seqüência e, quando é executada, passa-se, então, para a próxima instrução na seqüência.

B) Instruções e dados estão em memórias físicas distintas; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando o seu operando-destino necessita ser recalculado; essa instrução é executada e o resultado é escrito no operando de destino, passando-se, então, para o próximo operando a ser recalculado.

C) Instruções e dados estão em uma memória física única; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando todos os seus operandos-fonte estiverem prontos e disponíveis; essa instrução é executada e o resultado é escrito no operandos disponíveis

operandos disponíveis.

Di Instruções e dados estão em memórias físicas distintas; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando todos os seus operandos-fonte estiverem prontos e disponíveis; essa instrução é executada e o resultado é escrito operando de destino, passando-se, então, para a instrução seguinte que estiver com todos os seus operandos disponíveis.

E) Instruções e dados estão em memórias físicas distintas; um programa é constituído de uma seqüência de instruções de máquina; uma instrução é lida da memória de acordo com a ordem dessa seqüência e, quando é executada, passa-se, então, para a próxima instrução na seqüência.

2.(1,0)Um barramento do sistema consiste, normalmente, em cerca de 50 a centenas de linhas separadas. Cada linha recebe um significado ou função em particular. Embora existam muitos projetos de barramento diferentes, em qualquer barramento as linhas podem ser classificadas em grupos funcionais. Assinale a alternativa INCORRETA sobre barramento.

A) As linhas de dados oferecem um caminho para movimentação de dados entre os módulos do sistema. Essas linhas, coletivamente, são chamadas de barramento de dados.

B) As linhas da memória servem para referenciar os dados que são armazenados na memória e fazem uma referência direta ao barramento que está em uso. Utilizado pelo acesso dos dados do disco até a memória.

C) As linhas de endereço são usadas para designar a origem ou o destino dos dados no barramento de dados. Além do mais, as linhas de endereço geralmente também são usadas para endereçar portas de E/S.

As linhas de controle são usadas para controlar o acesso e o uso das linhas de dados e endereço. Como as linhas de dados e endereço são compartilhadas por todos os componentes, é preciso haver um meio de controlar seu uso.

E) Todas as alternativas estão corretas.

**3.**(1,0) Suponha que um gestor de TI de determinada empresa está avaliando o desempenho de infraestrutura com o objetivo de evitar despesas desnecessárias em aumento de capacidade. Ele identifica que oservidor da base de dados do sistema mais solicitado realiza uma média de 4,5 operações de I/O por transação, sendo que cada I/O realizado no disco consome em média 20 ms. Em uma hora, ele observa que 7 200 transações foram executadas.

A) 2 e 1,8.

2 e 18.

C) 9 e 2.

D) 9 e 18.

E) 15 e 9.

- 4.(1,0) RAID é um conjunto de discos físicos vistos pelo Sistema Operacional como uma única unidade lógica. O RAID tem as seguintes características:
- I. RAID A: Redundante, espelhamento de discos, utiliza o dobro de discos.
- II. RAID B: Acesso paralelo, paridade de bit intercalada nos discos, utiliza apenas um disco.
- III. RAID C: Acesso independente, paridade de bloco intercalada e distribuída.

De acordo com as configurações dos itens I, II e III, os RAID A, B e C são, respectivamente:

- A) RAID 0, RAID 2 e RAID 4.
- B) RAID 2, RAID 4 e RAID 6.
- C) RAID 0, RAID 3 e RAID 5.
- RAID 1, RAID 3 e RAID 5.
- E) RAID 1, RAID 4 e RAID 6.
- 5. (1,0) O uso de memória cache é muito importante para o desempenho dos processadores atuais. Analise as afirmativas abaixo relativas ao uso de memórias caches.
- I.Em uma memória cache com mapeamento direto um bloco de memória pode ser colocado em qualquer posição (entrada) dessa memória cache.
- II.Na política de escrita write-back o bloco modificado é atualizado na memória principal apenas quando for substituído.
- III.O uso de associatividade nas memórias cache serve para reduziro número de falhas por conflito.

A análise permite concluir que:

A)as três afirmativas são falsas.

Bas três afirmativas <del>são verdadeiras</del>.

C)apenas a afirmativa I é verdadeira.

Dapenas as afirmativas II e I<del>II são verdadei</del>ras.

E)apenas a afirmativa III é verdadeira.

6. (2,0) Coloque toda a sequência de eventos que ocorre no processamento de uma operação de E/S dirigida por interrupção, fazendo a diferenciação de quais são os eventos de hardware e os de software.

7. (3,0) As memórias cache são usadas para diminuir o tempo de acesso à memória principal, mantendo cópias de seus dados. Uma função de mapeamento é usada para determinar em que parte da memória cache um dado da memória principal será mapeado. Em certos casos, é necessário usar um algoritmo de substituição para determinar qual parte da cache será substituída. Suponha uma arquitetura hipotética com as seguintes características:

• A memória principal possui 4 Gbytes, em que cada byte é diretamente endereçável com um endereço 32 bits.

• A memória cache possui 512 Kbytes, organizados em 128 K linhas de 4 bytes.

· Os dados são transferidos entre as duas memórias em blocos de 4 bytes.

Considerando os mapeamentos direto, totalmente associativo e associativo por conjuntos (em 4 vias), redija um texto que contemple as organizações dessas memórias, demonstrando como são calculados os endereços das palavras, linhas (blocos), rótulos (tags) e conjunto na memória cache em cada um dos três casos. Cite as vantagens e desvantagens de cada função de mapeamento, bem como a necessidade de algoritmos de substituição em cada uma delas.