

**SKRIPSI**

**IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO *STREAM*  
MENGUNAKAN *FPGA HARDWARE ACCELERATOR***

Disusun dan diajukan oleh

**SULAEMAN  
H131 16 002**



**PROGRAM STUDI SISTEM INFORMASI  
DEPARTEMEN MATEMATIKA  
FAKULTAS MATEMATIKA DAN ILMU PENGETAHUAN ALAM  
UNIVERSITAS HASANUDDIN  
MAKASSAR  
APRIL 2021**

**IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO *STREAM*  
MENGUNAKAN *FPGA HARDWARE ACCELERATOR***

**SKRIPSI**

Diajukan sebagai salah satu syarat untuk memperoleh gelar Sarjana Komputer pada  
Program Studi Sistem Informasi Departemen Matematika Fakultas Matematika dan  
Ilmu Pengetahuan Alam Universitas Hasanuddin Makassar

**SULAEMAN  
H131 16 002**

**PROGRAM STUDI SISTEM INFORMASI  
DEPARTEMEN MATEMATIKA  
FAKULTAS MATEMATIKA DAN ILMU PENGETAHUAN ALAM  
UNIVERSITAS HASANUDDIN  
MAKASSAR  
APRIL 2021**

## HALAMAN PERNYATAAN KEOTENTIKAN

Yang bertanda tangan di bawah ini:

Nama : SULAEMAN  
NIM : H131 16 002  
Program Studi : Sistem Informasi  
Jenjang : S1

Menyatakan dengan ini bahwa karya tulisan saya berjudul

### **IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO *STREAM* MENGUNAKAN *FPGA HARDWARE ACCELERATOR***

Adalah benar hasil karya saya sendiri bukan merupakan pengambilan alihan tulisan orang lain dan belum pernah dipublikasikan dalam bentuk apapun.

Apabila dikemudian hari terbukti atau dapat dibuktikan bahwa sebagian atau keseluruhan skripsi ini merupakan hasil karya orang lain, maka saya bersedia menerima sanksi atas perbuatan tersebut.

Makassar, 9 April 2021

SULAEMAN  
NIM. H131 16 002

# **IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO STREAM MENGGUNAKAN *FPGA HARDWARE* *ACCELERATOR***

Disusun dan diajukan oleh

**SULAEMAN**  
**H131 16 002**

Telah dipertahankan di hadapan Panitia Ujian yang dibentuk dalam rangka  
Penyelesaian Studi Program Sarjana pada Program Studi Sistem Informasi Fakultas  
Matematika dan Ilmu Pengetahuan Alam Universitas Hasanuddin dan dinyatakan  
telah memenuhi syarat kelulusan

Menyetujui,

Pembimbing Utama

Pembimbing Pertama

Dr. Eng. Armin Lawi, S.Si., M.Eng.  
NIP. 197204231995121001

Supri Bin Hj Amir, S.Si., M.Eng.  
NIP. 198805042019031012

Ketua Program Studi

Dr. Muhammad Hasbi, M.Sc  
NIP. 196307201989031003

## HALAMAN PENGESAHAN

Skripsi ini diajukan oleh:

Nama : SULAEMAN  
NIM : H131 16 002  
Program Studi : Sistem Informasi  
Judul Skripsi : IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO *STREAM* MENGGUNAKAN *FPGA HARDWARE ACCELERATOR*

Telah dipertahankan di depan Tim Penguji dan diterima sebagai bagian persyaratan untuk memperoleh gelar Sarjana Komputer pada Program Studi Sistem Informasi Fakultas Matematika dan Ilmu Pengetahuan Alam Universitas Hasanuddin.

### DEWAN PENGUJI

Tanda Tangan

1. Ketua : Dr. Eng. Armin Lawi, S.Si., M.Eng. (.....)
2. Sekretaris : Supri Bin Hj Amir, S.Si., M.Eng. (.....)
3. Anggota : Dr. Hendra, S.Si., M.Kom. (.....)
4. Anggota : Nur Hilal A Syahrir, S.Si., M.Si. (.....)

Ditetapkan di : Makassar

Tanggal : 9 April 2021

## KATA PENGANTAR

Puji syukur penulis panjatkan kepada Allah SWT, karena atas berkat dan rahmat-Nya penulis dapat menyelesaikan skripsi ini. Shalawat serta salam senantiasa tercurah kepada *Rasulullah* Muhammad *Shallallahu Alaihi Wasallam*, yang merupakan teladan dalam menjalankan kehidupan dunia.

Alhamdulillah, skripsi dengan judul "IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO *STREAM* MENGGUNAKAN *FPGA HARDWARE ACCELERATOR*" yang disusun sebagai salah satu syarat untuk mencapai gelar Sarjana pada program studi Sistem Informasi fakultas Matematika dan Ilmu Pengetahuan Alam Universitas Hasanuddin ini dapat diselesaikan. Walaupun adanya kendala-kendala yang dihadapi khususnya wabah Covid-19 ketika skripsi ini dikerjakan. Tetapi dalam penulisan skripsi ini, penulis mampu menyelesaikan pada waktu yang tepat berkat bantuan dan dukungan dari berbagai pihak.

Ucapat terima kasih dan apresiasi yang tak terhingga kepada kedua orang tua penulis bapak **Sudarmin** dan ibu **Yuli Hadiyanti** yang tak kenal lelah dalam memanjatkan doa serta memberikan nasihat dan motivasi kepada penulis. Tak lupa juga kepada saudara-saudara penulis **Fitri Handayani, Tri Novianti, Jumadil Yusuf, Muhammad Fitrah, Adam Ramadhan** yang selalu menjadi motivasi bagi penulis untuk terus melangkah maju.

Penulis menyadari bahwa skripsi ini dapat terselesaikan dengan adanya bantuan, bimbingan, dukungan dan motivasi dari berbagai pihak. Oleh karena itu, penulis mengucapkan ucapan terima kasih dengan tulus kepada:

1. Rektor Universitas Hasanuddin, Ibu **Prof. Dr. Dwia Aries Tina Pulubuhu** beserta jajarannya.
2. Dekan Fakultas Matematika dan Ilmu Pengetahuan Alam, **Dr. Eng. Amiruddin** beserta jajarannya.
3. Ketua Departemen Matematika FMIPA, **Dr. Nurdin, S.Si., M.Si**, dan juga **Dr. Muhammad Hasbi, M.Sc** sebagai ketua Program Studi Sistem Informasi Universitas Hasanuddin.
4. Bapak **Dr. Eng. Armin Lawi, S.Si., M.Eng.** sebagai pembimbing utama yang

telah banyak memberikan arahan, ide, motivasi serta dukungan kepada penulis dalam banyak hal.

5. Almarhum bapak **Dr. Diaraya, M.Ak** dan bapak **Supri Bin Hj. Amir, S.Si., M.Eng** sebagai pembimbing pertama yang senantiasa memberikan masukan kepada penulis.
6. Bapak **Dr. Hendra, S.Si., M.Kom** dan Ibu **Nur Hilal, S.Si., M.Si** sebagai tim penguji atas saran dan masukan pada penelitian yang telah dilakukan oleh penulis.
7. Seluruh Bapak dan Ibu dosen FMIPA Universitas Hasanuddin yang telah mendidik dan memberikan ilmunya sehingga penulis mampu menyelesaikan program sarjana. Serta para staf yang telah membantu dalam pengurusan berkas administrasi.
8. Saudara-saudara **Ramsis Squad (Sultan, Muh Rizaldi, Sangereng Dewa Raja, Hajrin, Badaruddin Hidayat, Hamzah Julianto Nugraha, Muh Naim)** sebagai keluarga semasa tinggal di Ramsis sejak menjadi mahasiswa baru, saling berbagi dalam banyak hal, saling membantu dan bahkan saling merepotkan.
9. Saudara-saudara **Sunu Squad** dan **SSC Squad (Akbar, Muh Fikri Satria A, Andi Rezki Muh Nur, Muhammad Akbar Atori, Baharuddin Kasim, Andi Yaumil Falakh, Nur Ikhwan Putra Pratama, Bagas Prasetyo, Zinedine Kahlil Gibran Zidane, Rio Mukhtarom, Marfiandhi Putra, Abdul Aziz Mubarak, Mutawally Syarawy, Fatur Rahman, Fitriadi Syawal Mustafa)** yang telah menemani penulis selama perkuliahan, saling memberi motivasi dan bantuan, meluangkan waktu dan berbagi suka-duka serta kebersamaan selama menuntut ilmu.
10. Keluarga besar **Ilmu Komputer Unhas 2016** yang setia menemani dan membantu penulis selama menjalani pendidikan. Serta kakak-kakak dan adik-adik **Ilmu Komputer 2014, 2015, 2017, 2018** yang telah banyak membantu, semoga tetap semangat dalam mengejar impian.
11. Keluarga besar **HIPERMAWA Koperti Unhas** yang senantiasa memberikan naungan kekeluargaan dan dukungan.
12. Rekan-rekan **KKN Internasional Jepang Unhas Gel. 102** yang telah menjadi

keluarga baru selama KKN dan menjadikan KKN sebagai momen yang berkesan.

13. Serta semua pihak yang telah banyak berpartisipasi, baik secara langsung maupun tidak langsung dalam penyusunan skripsi ini yang tidak sempat penulis sebutkan satu per satu.

Penulis menyadari bahwa skripsi ini masih jauh dari sempurna dikarenakan terbatasnya pengalaman dan pengetahuan yang dimiliki penulis. Oleh karena itu, penulis mengharapkan segala bentuk saran serta masukan bahkan kritik yang membangun dari berbagai pihak. Semoga tulisan ini memberikan manfaat kepada semua pihak yang membutuhkan dan terutama untuk penulis.

Makassar, 9 April 2021

SULAEMAN  
NIM. H13116002



## **PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS**

Sebagai civitas akademik Universitas Hasanuddin, saya yang bertanda tangan di bawah ini:

Nama : SULAEMAN  
NIM : H131 16 002  
Program Studi : Sistem Informasi  
Departemen : Matematika  
Fakultas : Matematika dan Ilmu Pengetahuan Alam  
Jenis Karya : Skripsi

Demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Hasanuddin **Hak Prediktor Royalti Noneksklusif** (*Non-exclusive Royalty-Free Right*) atas tugas akhir saya yang berjudul:

### **"IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO *STREAM* MENGUNAKAN *FPGA HARDWARE ACCELERATOR*"**

beserta perangkat yang ada (jika diperlukan). Terkait dengan hal diatas, maka pihak Universitas Hasanuddin berhak menyimpan, mengalih-media/format-kan, mengola dalam bentuk pangkalan data (*database*), merawat dan mempublikasikan tugas akhir saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian surat pernyataan ini saya buat dengan sebenarnya.

Dibuat di Makassar pada 9 April 2021

Yang menyatakan

(SULAEMAN)

## ABSTRAK

Berbagai macam akselerator telah dikembangkan dalam meningkatkan kinerja dan efisiensi energi untuk menangani komputasi berat, salah satu diantaranya yaitu FPGA. FPGA mampu menangani beban komputasi yang begitu berat sehingga dapat digunakan untuk *Digital Signal Processing*, *Image Processing*, *Neural Network*, dan sebagainya. Pada penelitian ini penulis mencoba mengkaji kinerja yang dimiliki ARM prosesor dan FPGA pada *FPGA Development Board* Xilinx PYNQ Z2 dalam penerapan filter spasial linear pada *video stream*. Kernel filter yang digunakan pada penelitian ini yaitu *average blur*, *gaussian blur*, *laplacian*, *sharpen*, *sobel horizontal* dan *sobel vertical*. Parameter yang digunakan untuk mengukur kinerja ARM prosesor dan FPGA yaitu waktu komputasi, *frame rate* (FPS), penggunaan CPU, penggunaan *memory*, *resident memory* (RES), *shared memory* (SHR) dan *virtual memory* (VIRT). Rata-rata waktu komputasi yang dibutuhkan untuk menerapkan filter spasial linear pada 200 frame dengan ARM prosesor adalah 29.06 detik sedangkan dengan FPGA rata-rata hanya dibutuhkan 3.32 detik. Video hasil filter dengan ARM prosesor memperoleh rata-rata 6.95 fps sedangkan dengan FPGA rata-rata 60.37 fps. Penggunaan CPU pada FPGA sedikit lebih rendah daripada ARM prosesor. Secara umum penggunaan *memory*, *resident memory*, *shared memory* dan *virtual memory* pada ARM prosesor dan FPGA tidak jauh berbeda.

**Kata Kunci :** filter spasial linear, FPGA, ARM prosesor, *video stream*, *video processing*

## ABSTRACT

Various kinds of accelerators have been developed to improve performance and energy efficiency to handle heavy computations, one of which is FPGA. FPGA is capable of handling such a heavy computational load that it can be used for Digital Signal Processing, Image Processing, Neural Networks, etc. In this study, the authors tried to examine the performance of the ARM processor and the FPGA on the Xilinx PYNQ Z2 FPGA Development Board in applying a linear spatial filter to the video stream. Kernel filters used in this study are the average blur, Gaussian blur, Laplacian, sharpen, Sobel horizontal, and Sobel vertical. The parameters used to measure the performance of ARM processors and FPGAs are runtime, frame rate (FPS), CPU usage, memory usage, resident memory (RES), shared memory (SHR), and virtual memory (VIRT). The average computation time required to apply linear spatial filters of 200 frames with an ARM processor is 29.06 seconds, while the average FPGA takes only 3.32 seconds. The filtered video with the ARM processor gets an average of 6.95 fps while the FPGA average is 60.37 fps. CPU usage on FPGAs is slightly lower than ARM processors. In general, the use of memory, resident memory, shared memory, and virtual memory on ARM processors and FPGAs is not much different.

**Keywords :** linear spatial filter, FPGA, ARM processor, video stream, video processing

## DAFTAR ISI

<b>HALAMAN JUDUL . . . . .</b>	<b>i</b>
<b>HALAMAN PERNYATAAN KEOTENTIKAN . . . . .</b>	<b>ii</b>
<b>HALAMAN PERSETUJUAN PEMBIMBING . . . . .</b>	<b>iii</b>
<b>HALAMAN PENGESAHAN . . . . .</b>	<b>iv</b>
<b>KATA PENGANTAR . . . . .</b>	<b>v</b>
<b>PERSETUJUAN PUBLIKASI KARYA ILMIAH . . . . .</b>	<b>viii</b>
<b>ABSTRAK . . . . .</b>	<b>ix</b>
<b>ABSTRACT . . . . .</b>	<b>x</b>
<b>DAFTAR ISI . . . . .</b>	<b>xi</b>
<b>DAFTAR TABEL . . . . .</b>	<b>xiv</b>
<b>DAFTAR GAMBAR . . . . .</b>	<b>xv</b>
<b>DAFTAR LAMPIRAN . . . . .</b>	<b>xvii</b>
<b>BAB I PENDAHULUAN . . . . .</b>	<b>1</b>
1.1 Latar Belakang . . . . .	1
1.2 Rumusan Masalah . . . . .	4
1.3 Tujuan Penelitian . . . . .	4
1.4 Batasan Masalah . . . . .	4
1.5 Manfaat Penelitian . . . . .	4
<b>BAB II TINJAUAN PUSTAKA . . . . .</b>	<b>5</b>
2.1 Landasan Teori . . . . .	5
2.1.1 Citra Digital . . . . .	5

2.1.2	Pengolahan Citra Digital . . . . .	6
2.1.3	Filter Spasial . . . . .	8
2.1.4	Kernel . . . . .	9
2.1.5	Konvolusi . . . . .	10
2.1.6	Video Stream . . . . .	12
2.1.7	FPGA . . . . .	12
2.1.8	Evaluasi Kinerja . . . . .	13
2.2	Penelitian Terkait . . . . .	18
2.2.1	Spatial Filtering Based Boundary Extraction in Underwater Images for Pipeline Detection: FPGA Implementation . . . .	18
2.2.2	FPGA Implementation of Spatial Filtering techniques for 2D Images . . . . .	18
2.2.3	Features of Image Spatial Filters Implementation on FPGA . .	19
2.2.4	An FPGA-Oriented Algorithm for Real-Time Filtering of Poisson Noise in Video Streams, with Application to X-Ray Fluoroscopy . . . . .	19
2.2.5	A real-time video denoising algorithm with FPGA implementation for Poisson-Gaussian noise . . . . .	19
<b>BAB III METODE PENELITIAN . . . . .</b>		<b>21</b>
3.1	Tahapan Penelitian . . . . .	21
3.2	Waktu dan Lokasi Penelitian . . . . .	22
3.3	Rancangan Sistem . . . . .	22
3.4	Instrumen Penelitian . . . . .	23
<b>BAB IV HASIL DAN PEMBAHASAN . . . . .</b>		<b>24</b>
4.1	Implementasi pada FPGA Development Board . . . . .	24
4.1.1	Penerapan Filter Spasial . . . . .	24
4.1.2	Penerapan Filter Spasial dengan Prosesor ARM dan FPGA . .	28
4.1.3	Proses Evaluasi Kinerja . . . . .	29
4.2	Analisis Kinerja . . . . .	33
4.2.1	Waktu Komputasi . . . . .	33

4.2.2	Frame Rate (FPS)	34
4.2.3	Penggunaan CPU	35
4.2.4	Penggunaan Memory	36
4.2.5	Resident Memory (RES)	37
4.2.6	Shared Memory (SHR)	39
4.2.7	Virtual Memory (VIRT)	40
<b>BAB V</b>	<b>KESIMPULAN DAN SARAN</b>	<b>42</b>
5.1	Kesimpulan	42
5.2	Saran	42
<b>DAFTAR PUSTAKA</b>		<b>43</b>
<b>LAMPIRAN</b>		<b>45</b>

## DAFTAR TABEL

4.1	Tabel perbandingan waktu komputasi dengan menggunakan 50 frame.	33
4.2	Tabel perbandingan waktu komputasi dengan menggunakan 200 frame.	34
4.3	Tabel perbandingan FPS dengan menggunakan prosesor ARM dan FPGA. . . . .	35
4.4	Tabel perbandingan penggunaan CPU dengan menggunakan prosesor ARM dan FPGA. . . . .	36
4.5	Tabel perbandingan penggunaan memory dengan menggunakan prosesor ARM dan FPGA. . . . .	37
4.6	Tabel perbandingan penggunaan resident memory (RES) dengan menggunakan prosesor ARM dan FPGA. . . . .	38
4.7	Tabel perbandingan penggunaan shared memory (SHR) dengan menggunakan prosesor ARM dan FPGA. . . . .	39
4.8	Tabel perbandingan penggunaan virtual memory (VIRT) dengan menggunakan prosesor ARM dan FPGA. . . . .	40

## DAFTAR GAMBAR

2.1	(a) Contoh citra biner, (b) contoh citra grayscale, (c) contoh citra warna.	6
2.2	Ilustrasi konvolusi pada citra. Sumber: <a href="https://indoml.com">https://indoml.com</a>	11
2.3	Struktur FPGA.	13
2.4	FPGA Board Xilinx PYNQ-Z2.	14
2.5	Tampilan program top pada Linux.	15
2.6	Kuadran pembagian memory pada Linux.	16
3.1	Flowchart tahapan penelitian.	21
3.2	Rancangan sistem.	22
4.1	Contoh Frame Grayscale.	25
4.2	Hasil filter Average Blur.	26
4.3	Hasil filter Gaussian Blur.	26
4.4	Hasil filter Laplacian.	27
4.5	Hasil filter Sharpening.	27
4.6	Hasil filter Sobel Horizontal.	28
4.7	Hasil filter Sobel Vertical.	28
4.8	Menghitung waktu komputasi dengan library time di Python.	30
4.9	Tampilan program <b>top</b> .	30
4.10	Menampilkan PID sebuah proses dengan bahasa pemrograman Python.	31
4.11	Menjalankan program <b>top</b> kemudian menyimpan hasilnya pada file arm-laplacian1.txt.	31
4.12	Potongan isi file arm-laplacian1.txt.	32
4.13	Isi file arm-laplacian1.csv.	32
4.14	Grafik perbandingan waktu komputasi dengan 50 frame dan 200 frame	33
4.15	Grafik perbandingan waktu komputasi dengan 50 frame dan 200 frame	34
4.16	Grafik perbandingan FPS dengan menggunakan prosesor ARM dan FPGA.	35
4.17	Grafik perbandingan penggunaan CPU dengan menggunakan prosesor ARM dan FPGA.	36



4.18 Grafik perbandingan penggunaan memory dengan menggunakan prosesor ARM dan FPGA. . . . .	37
4.19 Grafik perbandingan penggunaan resident memory (RES) dengan menggunakan prosesor ARM dan FPGA. . . . .	38
4.20 Grafik perbandingan penggunaan shared memory (SHR) dengan menggunakan prosesor ARM dan FPGA. . . . .	39
4.21 Grafik perbandingan penggunaan virtual memory (VIRT) dengan menggunakan prosesor ARM dan FPGA. . . . .	40

## DAFTAR LAMPIRAN

Sourcede Program . . . . .	46
Data Hasil Percobaan Waktu Komputasi dan FPS . . . . .	51
Data Hasil Percobaan ARM Average Blur . . . . .	54
Data Hasil Percobaan ARM Gaussian Blur . . . . .	61
Data Hasil Percobaan ARM Laplacian . . . . .	64
Data Hasil Percobaan ARM Sharpening . . . . .	68
Data Hasil Percobaan ARM Sobel Horizontal . . . . .	74
Data Hasil Percobaan ARM Sobel Vertical . . . . .	78
Data Hasil Percobaan FPGA Average Blur . . . . .	81
Data Hasil Percobaan FPGA Gaussian Blur . . . . .	86
Data Hasil Percobaan FPGA Laplacian . . . . .	89
Data Hasil Percobaan FPGA Sharpening . . . . .	92
Data Hasil Percobaan FPGA Sobel Horizontal . . . . .	95
Data Hasil Percobaan FPGA Sobel Vertical . . . . .	98

# **BAB I**

## **PENDAHULUAN**

### **1.1 Latar Belakang**

Lorem ipsum dolor sit amet, consectetur adipiscing elit. Etiam lobortis facilisis sem. Nullam nec mi et neque pharetra sollicitudin. Praesent imperdiet mi nec ante. Donec ullamcorper, felis non sodales commodo, lectus velit ultrices augue, a dignissim nibh lectus placerat pede. Vivamus nunc nunc, molestie ut, ultricies vel, semper in, velit. Ut porttitor. Praesent in sapien. Lorem ipsum dolor sit amet, consectetur adipiscing elit. Duis fringilla tristique neque. Sed interdum libero ut metus. Pellentesque placerat. Nam rutrum augue a leo. Morbi sed elit sit amet ante lobortis sollicitudin. Praesent blandit blandit mauris. Praesent lectus tellus, aliquet aliquam, luctus a, egestas a, turpis. Mauris lacinia lorem sit amet ipsum. Nunc quis urna dictum turpis accumsan semper. (Putra 2010)

## **BAB II**

### **TINJAUAN PUSTAKA**

#### **2.1 Landasan Teori**

**BAB III**  
**METODE PENELITIAN**

**BAB IV**  
**HASIL DAN PEMBAHASAN**

## **BAB V**

### **KESIMPULAN DAN SARAN**

#### **5.1 Kesimpulan**

Lorem ipsum dolor sit amet, consectetur adipiscing elit. Etiam lobortis facilisis sem. Nullam nec mi et neque pharetra sollicitudin. Praesent imperdiet mi nec ante. Donec ullamcorper, felis non sodales commodo, lectus velit ultrices augue, a dignissim nibh lectus placerat pede. Vivamus nunc nunc, molestie ut, ultricies vel, semper in, velit. Ut porttitor. Praesent in sapien. Lorem ipsum dolor sit amet, consectetur adipiscing elit. Duis fringilla tristique neque. Sed interdum libero ut metus. Pellentesque placerat. Nam rutrum augue a leo. Morbi sed elit sit amet ante lobortis sollicitudin. Praesent blandit blandit mauris. Praesent lectus tellus, aliquet aliquam, luctus a, egestas a, turpis. Mauris lacinia lorem sit amet ipsum. Nunc quis urna dictum turpis accumsan semper.

#### **5.2 Saran**

Lorem ipsum dolor sit amet, consectetur adipiscing elit. Etiam lobortis facilisis sem. Nullam nec mi et neque pharetra sollicitudin. Praesent imperdiet mi nec ante. Donec ullamcorper, felis non sodales commodo, lectus velit ultrices augue, a dignissim nibh lectus placerat pede. Vivamus nunc nunc, molestie ut, ultricies vel, semper in, velit. Ut porttitor. Praesent in sapien. Lorem ipsum dolor sit amet, consectetur adipiscing elit. Duis fringilla tristique neque. Sed interdum libero ut metus. Pellentesque placerat. Nam rutrum augue a leo. Morbi sed elit sit amet ante lobortis sollicitudin. Praesent blandit blandit mauris. Praesent lectus tellus, aliquet aliquam, luctus a, egestas a, turpis. Mauris lacinia lorem sit amet ipsum. Nunc quis urna dictum turpis accumsan semper.

## DAFTAR PUSTAKA

- Asano, Shuichi, Tsutomu Maruyama, and Yoshiki Yamaguchi (2009). "Performance comparison of FPGA, GPU and CPU in image processing". In: *2009 International Conference on Field Programmable Logic and Applications*, pp. 126–131. doi: 10.1109/FPL.2009.5272532.
- Biswas, Priyabrata (2019). "Introduction to FPGA and its Architecture". <https://towardsdatascience.com/introduction-to-fpga-and-its-architecture-20a62c14421c>. Accessed on 2020-06-18.
- Castellano, G. dkk. (Jan. 2019). "An FPGA-Oriented Algorithm for Real-Time Filtering of Poisson Noise in Video Streams, with Application to X-Ray Fluoroscopy". In: *Circuits, Systems, and Signal Processing*. doi: 10.1007/s00034-018-01020-x.
- Cheung, Peter (2019). "Introduction to FPGAs". [http://www.ee.ic.ac.uk/pcheung/teaching/ee2\\_digital/Lecture2-IntroductiontoFPGAs.pdf](http://www.ee.ic.ac.uk/pcheung/teaching/ee2_digital/Lecture2-IntroductiontoFPGAs.pdf). Accessed on 2020-04-19.
- Cong, Jason dkk. (2018). "Understanding Performance Differences of FPGAs and GPUs". In: *Proceedings of the 2018 ACM/SIGDA International Symposium on Field-Programmable Gate Arrays*. FPGA '18. Monterey, CALIFORNIA, USA: Association for Computing Machinery, p. 288. ISBN: 9781450356145. doi: 10.1145/3174243.3174970. URL: <https://doi.org/10.1145/3174243.3174970>.
- Gonzalez, Rafael C. and Richard E. Woods (2001). "Digital Image Processing". 2nd. ISBN-13: 978-0201180756. Upper Saddle River, New Jersey 07458: Prentice Hall.
- Jingbo, Xu dkk. (Aug. 2011). "A New Method for Realizing LOG Filter in Image Edge Detection". In: *The 6th International Forum on Strategic Technology*. doi: 10.1109/IFOST.2011.6021127.
- Kerrisk, Michael (2020). "(Top) Linux Manual Page". <https://www.man7.org/linux/man-pages/man1/top.1.html>. Accessed on 2021-02-2.
- Kowalczyk, Marcin, Dominika Przewlocka, and Tomasz Krvjak (Oct. 2018). "Real-Time Implementation of Contextual Image Processing Operations for 4K Video Stream in Zynq UltraScale+ MPSoC". In: *2018 Conference on Design and*



- Architectures for Signal and Image Processing (DASIP)*. DOI: 10.1109/DASIP.2018.8597105.
- Madhusudana, Pavan C. dkk. (2020). “Capturing Video Frame Rate Variations via Entropic Differencing”. In: *IEEE Signal Processing Letters* 27, pp. 1809–1813. DOI: 10.1109/LSP.2020.3028687.
- Putra, Darma (2010). “Pengolahan Citra Digital”. ISBN-13: 978-979-29-1443-6. Jl. Beo 38-40, Yogyakarta 55281: Penerbit Andi.
- Raj, S.M. Alex, Rita Maria Abraham, and M.H. Supriya (Sept. 2016). “Spatial Filtering Based Boundary Extraction in Underwater Images for Pipeline Detection: FPGA Implementation”. In: *International Journal of Computer Science and Information Security (IJCSIS)*. Vol. 14, No. 9.
- Rinaldi, Munir (2004). “Pengolahan Citra Digital dengan Pendekatan Algoritmik”. ISBN: 979-3338296. Bandung: Penerbit Informatika.
- S, Lars dkk. (2020). “The Linux System Administrator’s Guide Chapter 6. Memory Management”. <https://tldp.org/LDP/sag/html/vm-intro.html>. Accessed on 2021-02-22.
- Sadangi, Sushant dkk. (May 2017). “FPGA Implementation of Spatial Filtering techniques for 2D Images”. In: *IEEE International Conference On Recent Trends in Electronics Information & Communication Technology (RTEICT)*.
- Silbershatz, Avi, Peter Baer Galvin, and Greg Gagne (2009). “Operationg System Concepts”. ISBN: 978-0-470-12872-5. John Wiley and Sons, Inc.
- Silva, Eduardo A.B. da and Gelson V. Mendonca (2005). “4 - Digital Image Processing”. In: *The Electrical Engineering Handbook*. Ed. by Wai-Kai Chen. Burlington: Academic Press, pp. 891–910. ISBN: 978-0-12-170960-0. DOI: <https://doi.org/10.1016/B978-012170960-0/50064-5>.
- Sutoyo, T. dkk. (2009). “Teori Pengolahan Citra Digital”. ISBN-13: 978-979-29-0974-6. Jl. Beo 38-40, Yogyakarta 55281: Penerbit Andi.
- Tan, Xin dkk. (Feb. 2014). “A Real-time Video Denoising Algorithm with FPGA Implementation for Poisson-Gaussian Noise”. In: *J Real-Time Image Proc.* DOI: 10.1007/s11554-014-0405-2.

- Ustyukov, Dmitry I., Alex I. Efimov, and Dmitry A. Kolchaev (June 2019). “Features of Image Spatial Filters Implementation on FPGA”. In: *Mediterranean Conference On Embedded Computing (Meco)*.
- Xilinx (2020). “Field Programmable Gate Array (FPGA)”. <https://www.xilinx.com/products/silicon-devices/fpga/what-is-an-fpga.html>. Accessed on 2020-04-17.
- Yang, Ching-Chung (Sept. 2013). “Finest Image Sharpening by Sse of the Modified Mask Filter Dealing with Highest Spatial Frequencies”. In: *OPTIK*. DOI: 10.1016/j.ijleo.2013.09.070.
- Zhao, Jin (Apr. 2015). “Video/Image Processing on FPGA”. Master thesis. Worcester Polytechnic Institute.

## **LAMPIRAN**