

16

능동회로의 해석

16.1 제어전원

16.2 능동회로의 해석

16.3 연산증폭기

16.4 연산증폭기의 기본 응용회로

16.5 연산증폭기의 기타 응용회로

연습문제

이제까지 취급한 이상적 전압전원과 이상적 전류전원은 그것이 연결되는 외부 회로에 관계없는 전압 또는 전류를 발생하며 독립전원이라고 할 수 있다. 한편 트랜지스터나 진공관 등의 전자소자의 동작을 대표하기 위해서는 회로 내의 다른 전류 또는 전압의 지배를 받는 전류 또는 전압을 발생하는 전원을 도입할 필요가 있다. 이것들을 종속전원 또는 제어전원(controlled source)이라고 하며, 제어전원이 포함된 회로를 능동회로(active circuit)라 한다.

이 장에서는 능동회로의 해석방법을 배운다. 그러나 그것은 수동회로의 해석 방법과 크게 다를 바 없고 KVL, KCL식을 쓴 다음에 제어전원의 관계식을 대입하여 선택한 미지회로변수만의 방정식으로 만들면 된다. 우리는 특히 OP 앰프를 포함한 능동회로에 관심을 가진다. 이미 전자회로에서 트랜지스터 소신호증폭기 및 OP 앰프에 관해서 배웠으면 이 장은 쉽게 넘어갈 수 있을 것이다.

16.1 제어전원

제어전원은 제어하는 지로(controlling branch)와 제어되는 지로(controlled

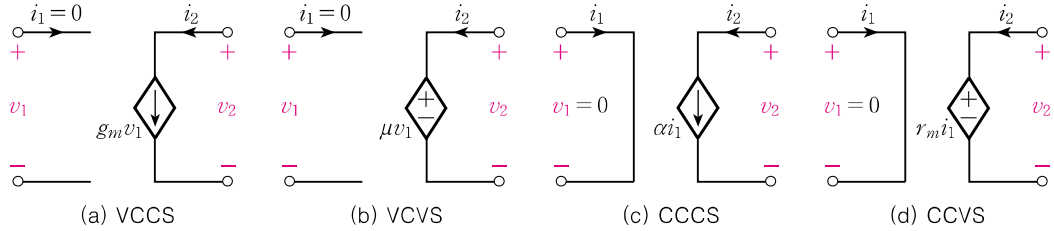


그림 16.1 네 가지 제어전원

branch)로 구성된다. 제어하는 양이 전압인가, 전류인가 또 제어되는 전원이 전압을 발생하는가, 전류를 발생하는가에 따라 그림 16.1에 표시한 네 가지가 있으며(회로도에서 독립전원은 ○, 제어전원은 ◇로 구별한다) 두 단자쌍의 $v-i$ 관계는 다음과 같다(v, i 의 기준방향에 유의하라).

전압제어 전류전원 (voltage-controlled current source ; VCCS) :

$$i_1 = 0, \quad i_2 = g_m v_1 \quad (16.1)$$

전압제어 전압전원 (voltage-controlled voltage source ; VCVS) :

$$i_1 = 0, \quad v_2 = \mu v_1 \quad (16.2)$$

전류제어 전류전원 (current-controlled current source ; CCCS) :

$$v_1 = 0, \quad i_2 = \alpha i_1 \quad (16.3)$$

전류제어 전압전원 (current-controlled voltage source ; CCVS) :

$$v_1 = 0, \quad v_2 = r_m i_1 \quad (16.4)$$

제어전원은 이와 같이 각각 하나의 파라미터로 정의된다. 여기서 g_m 은 컨덕턴스, r_m 은 저항의 원(元)을 가지며 μ, α 는 원이 없다. 이 중 트랜지스터증폭기 해석에서 가장 많이 이용되는 것은 처음의 두 가지이다.

그림 16.2는 트랜지스터의 고주파 소신호 등가회로이며 VCCS와 몇 개의 R, C 로 구성된다. 낮은 주파수에서는 2개의 C 를 제거해도 된다.

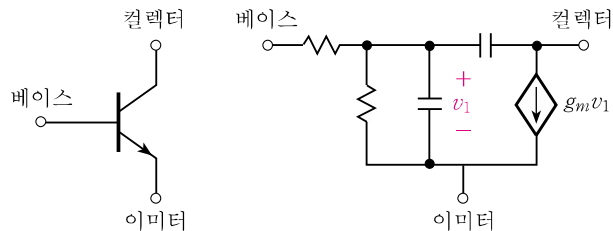


그림 16.2 트랜지스터와 그 등가회로

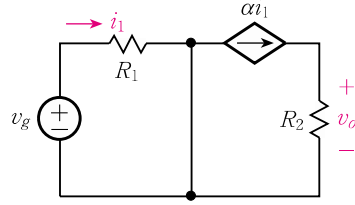


그림 16.3 CCCS를 포함한 간단한 능동회로

종속전원이 포함된 회로의 해석도 KCL, KVL과 소자(제어전원 포함)의 $v-i$ 관계에 기초를 둔다. 예컨대 CCCS를 포함한 그림 16.3의 회로에서 $v_o = \alpha i_1 R_2$ 에 $i_1 = v_g / R_1$ 을 대입함으로써

$$v_o = \alpha \frac{R_2}{R_1} v_g$$

$\alpha R_2 / R_1 > 1$ 이면 $v_o > v_g$, 즉 증폭이 가능하다.

또 그림 16.4의 회로에서

$$v_L = \mu v_1 \frac{R_L}{R_3 + R_L} = \frac{\mu R_2}{R_1 + R_2} \frac{R_L}{R_3 + R_L} v_g$$

μ 가 크면 증폭이 가능하다.

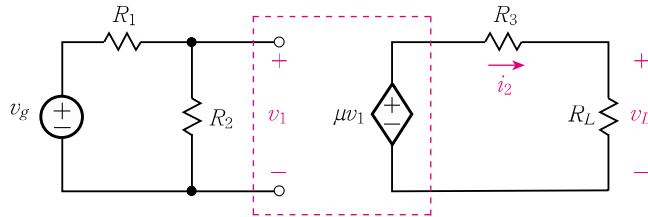


그림 16.4 VCVS를 포함한 회로

16.2 능동회로의 해석

능동회로를 해석하는 데 있어서는 종전과 같이 미지회로변수(절점전압, 지로 전류, 망로전류 등)를 선정하여 이들에 관한 회로방정식을 세운 다음 종속전원의 전압 또는 전류를 이 미지변수로 표시하여 미지회로변수만에 관한 방정식을 만들어서 풀면 된다. 그리고 제어하는 전압, 전류와 제어전원이 회로도에서 멀리 떨어져 있어도 신경을 쓸 필요가 없다.

예제 16.1

그림 16.5의 회로에서 $\frac{v_o}{v_g}$ 를 구하라.

풀이

절점해석법을 이용하는 것이 간단하다. 그림에 표시된 절점 ①의 전압을 v_1 이라 하면 절점 ②의 절점전압은 v_o 이므로 절점방정식은 다음과 같다.

$$\text{절점 ① : } \frac{v_1 - v_g}{1} + \frac{v_1}{4} + \frac{v_1 - v_o}{5} = 0$$

$$\text{절점 ② : } \frac{v_o - v_1}{5} + \frac{v_o}{5} + 4v = 0$$

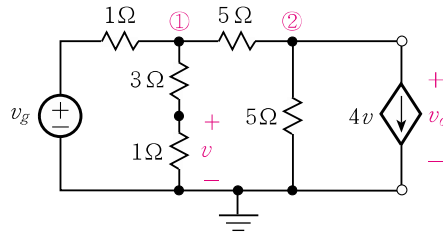


그림 16.5 예제 16.1의 회로

둘째 식에 $4v = 4 \cdot \frac{v_1}{4} = v_1$ 을 대입하면 미지변수 v_1, v_o 만에 관한 식이 된다. 정돈하면

$$\left. \begin{aligned} 1.45v_1 - 0.2v_o &= v_g \\ 0.8v_1 + 0.4v_o &= 0 \end{aligned} \right\} \quad (16.5)$$

두 식에서 v_1 을 소거하면 $v_o/v_g = -\frac{46}{37}$

증폭기회로에서 우리는 다음 양에 관심을 가진다.

- (1) 전압이득 $A_v \left(= \frac{\text{출력전압 } V_o}{\text{입력전압 } V_i} \right)$
- (2) 입력임피던스 $Z_{in} (= V_i/I_i)$
- (3) 출력임피던스 Z_{out} (출력단자에서 본 테브난의 등가임피던스)

이 세 가지가 구해지면 증폭기를 그 입·출력단자의 외부에 관한 한 그림 16.6과 같은 등가회로로 대체할 수 있다.

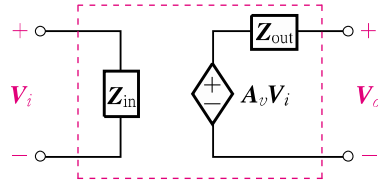


그림 16.6 증폭기의 등가회로

능동회로에서 테브난의 등가저항(출력저항)을 구하는 데 있어서 주의할 것은 독립전원은 제거해야 하지만 종속전원은 그대로 두고 계산해야 한다는 것이다. 그리고 4.2절에서 제시한 방법 이외에 그림 16.7과 같이 출력단자 $a-b$ 사이에 시험전압 v_t 를 인가할 때 회로에 유입하는 전류를 i_t 라 하고 v_t/i_t 에 의하여 테브난의 등가저항을 구하는 것이다. 즉,

$$R_{Th} = \frac{v_t}{i_t} \quad (16.6)$$

이것은 특히 능동회로에서 유용한 방법이다.

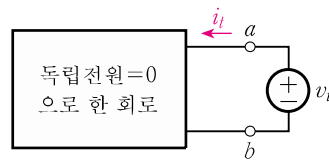


그림 16.7 능동회로에서 테브난의 등가저항을 구하는 또 하나의 방법

예제 16.2

그림 16.8 (a)의 회로에서 R_L 에 최대전력을 공급하기 위한 R_L 의 값을 결정하고 또 이때의 최대전력을 구하라.

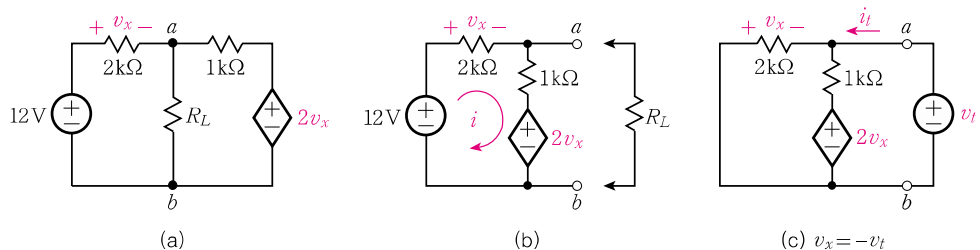


그림 16.8 예제 16.2의 회로

풀이

그림 16.8 (a)를 고쳐 그린 그림 (b)에서 단자 $a-b$ 좌측에 대한 테브난의 등가회로를 구하자. 망로전류 i 를 생각하면

$$12 = 2i + 1i + 2(2i) \quad \therefore i = \frac{12}{7} \text{ mA}$$

$$\therefore v_{Th} = v_{ab} = 12 - 2i = \frac{60}{7} \text{ V}$$

다음에 R_{Th} 을 구하기 위하여 독립전원을 단락하고 출력단자 $a-b$ 사이에 전압 v_t 를 인가할 때 흐르는 단자전류 i_t 와의 비를 구하자. 그림 (c)에서

$$v_x = -v_t$$

$$\therefore i_t = \frac{v_t}{2} + \frac{v_t + 2v_t}{1} = 3.5v_0, \quad R_{Th} = \frac{v_t}{i_t} = 3.5 \text{ k}\Omega$$

따라서 $R_L = R_{Th} = 3.5 \text{ k}\Omega$ 으로 하면 이에 최대전력 $\frac{v_{Th}^2}{4R_{Th}} = \frac{(60/7 \text{ V})^2}{4 \times 3.5 \text{ k}\Omega} = 5.25 \text{ mW}$ 가 공급된다.

예제 16.3

그림 16.9 (a)의 증폭기회로에서 출력단자 $a-b$ 와 부하 R_L 사이에 이상변압기를 삽입하여 최대전력을 R_L 에 전달하고자 한다. 변압기의 권선비를 구하고, 이때의 최대전력을 구하라.

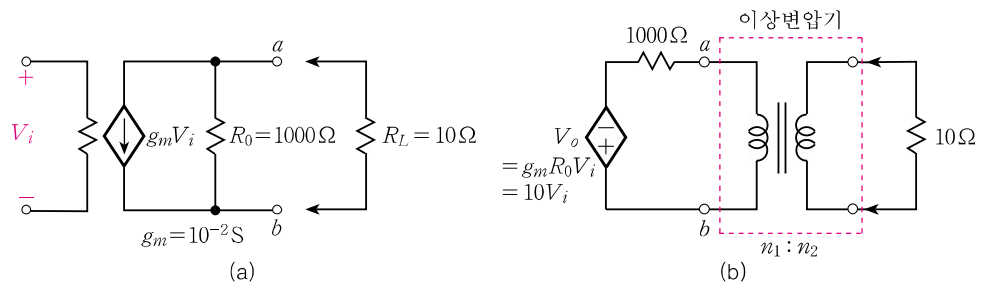


그림 16.9 예제 16.3의 회로

풀이

단자 $a-b$ 좌측의 제어전류원 $g_m V_i$ 와 병렬저항 R_0 를 전원변환에 의하여 제어전압은 $g_m R_0 V_i$ 와 직렬저항 R_0 로 대체하면 그림 16.9 (b)가 얻어진다. 따라서 최대전력의 전달을 위한 권선비는 $n_1 : n_2 = \sqrt{1000/10} = 10$ 이다. 또 이때의 부하전력은

$$P = \frac{(g_m R_0 V_i)^2}{4R_0} = \frac{100 V_i^2}{4000} = 0.025 V_i^2 \text{ W}$$

(V_i 는 실효치, 예제 13.6 참조)

예제 16.4

그림 16.10의 회로에서 V_o/V_i 를 구하라.

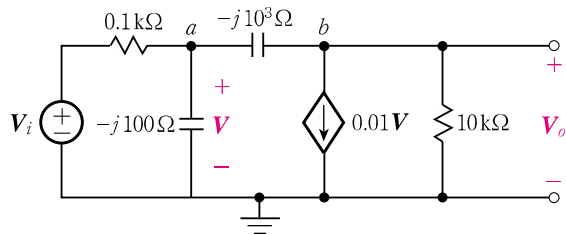


그림 16.10 예제 16.4의 회로

풀이

그림에 표시한 절점 a, b 의 전압이 V, V_o 이므로 절점방정식은 다음과 같다.

$$\text{절점 } a : \frac{V - V_i}{100} + \frac{V}{-j100} + \frac{V - V_o}{-j10^3} = 0$$

$$\text{절점 } b : \frac{V_o - V}{-j10^3} + 0.01 V + \frac{V_o}{10^4} = 0$$

각 식에 10^3 을 곱한 다음 V, V_o 에 관하여 정돈하면

$$\left. \begin{aligned} (10 + j11)V - jV_o &= 10V_i \\ (10 - j)V + (0.1 + j)V_o &= 0 \end{aligned} \right\} \quad (16.7)$$

$$\begin{aligned} \therefore V_o &= \frac{\begin{vmatrix} 10 + j11 & 10V_i \\ 10 - j & 0 \end{vmatrix}}{\begin{vmatrix} 10 + j11 & -j \\ 10 - j & 0.1 + j \end{vmatrix}} \\ &= \frac{-10(10 - j)V_i}{(10 + j11)(0.1 + j) + j(10 - j)} = \frac{-10(10 - j)V_i}{-9 + j21.1} \end{aligned}$$

꾸준히 계산한 결과는 $V_o/V_i = 4.38 \angle 61.2^\circ$

식 (16.5), (16.7)에서 보는 바와 같이 능동회로에서는 수동회로와 달리 절점 방정식 또는 망로방정식에서 상호이미턴스는 같지 않다. 즉, 일반적으로

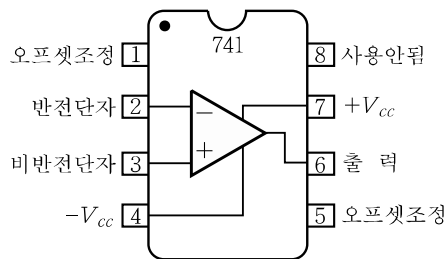
$$\begin{aligned} \text{절점방정식에서 } Y_{ij} &\neq Y_{ji} \quad (i \neq j) \quad (\text{능동회로}) \\ \text{망로방정식에서 } Z_{ij} &\neq Z_{ji} \end{aligned} \quad (16.8)$$

16.3 연산증폭기

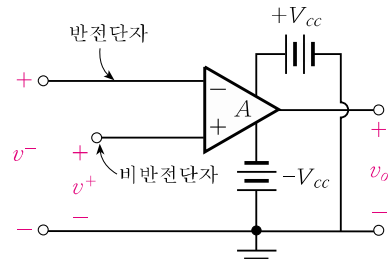
연산증폭기(operational amplifier ; OP amp)는 전자공학에서 가장 널리 사용되는 아날로그 IC(analog integrated circuit)이며, 이것을 포함한 회로의 해석을 익히는 것은 필수적이다.

그림 16.11 (a)는 대표적인 OP 앰프 741의 패키지 핀(pin)의 배치이다. (b)는 회로도적 표시이며 **반전단자**(inverting terminal ; “-”단자라고 약칭함)와 **비반전단자**(noninverting terminal ; “+”단자라고 약칭함)의 두 입력단자와 하나의 출력단자를 가진다. $\pm V_{cc}$ 는 DC 전원이며 회로도에서는 보통 제외한다. 여기서 A 는 출력단자를 개방했을 때의 전압이득(**개방루프이득** ; open loop gain)으로서

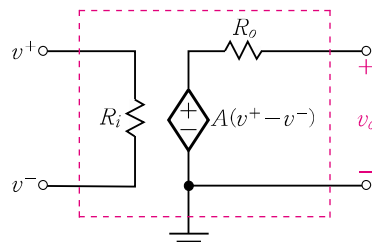
$$v_o = A(v^+ - v^-) \quad (A > 0) \quad (\text{출력단자 개방시}) \quad (16.9)$$



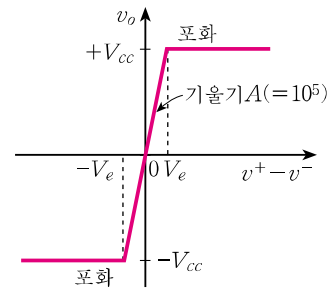
(a) 741 OP앰프의 외부단자



(b) OP앰프의 회로도적 표시
(보통 $\pm V_{cc}$ 단자는 표시하지 않음)



(c) 저주파에서의 모델



(d) 전압전달 특성 (가로축, 세로축의 척도가 크게 다르다)

그림 16.11

이것을 보면 $v^+ = 0$ 으로 하면 $v_o = -Av^-$, 즉 출력전압은 “-”단자의 전압과 반대부호를 갖는다. 또 $v^- = 0$ 으로 하면 $v_o = Av^+$, 즉 출력전압은 “+”단자의 전압과 같은 부호를 갖는다. 두 입력단자의 명칭을 달리한 것은 이 때문이다.

그림 (c)는 저주파에서의 OP 앰프의 모델이며 입력저항 R_i 는 매우 크고, 출력저항 R_o 는 매우 작다. A , R_o , R_i 의 실제적 값의 한 예는 표 16.1에 주어졌다. 개방전압이득이 매우 크므로 미소한 입력전압에 대해서도 실제로는 출력이 포화되고 만다. 따라서 OP 앰프 자체로는 증폭기로 쓸 수 없고 외부회로와 함께 사용하기 마련이다. 그림 (d)는 출력의 포화를 고려한 실제적 OP 앰프의 입·출력전압의 관계를 나타낸다(두 좌표축의 척도가 크게 다르다; 대표적으로 $V_{cc} = 10\text{V}$, $V_e = 0.1\text{mV}$). 실제의 OP 앰프에서 최대출력은 전원전압 $\pm V_{cc}$ 에 약간 못미치는 점에서 포화된다.

표 16.1 실제적 OP 앰프의 파라미터값의 한 예

파라미터	대표적 값	이상적 모델
A	10^5	∞
R_i	$1\text{M}\Omega$	∞
R_o	50Ω	0

이상적 OP 앰프

실제의 OP 앰프는 A 와 R_i 가 가급적 크고, R_o 가 가급적 작도록 설계되어 있다. 그 극단의 경우로서 이상적 OP 앰프를 다음과 같이 정의한다.

- (1) $A = \infty$
- (2) $R_i = \infty$
- (3) $R_o = 0$

즉, 이상적 OP 앰프는 개방루프 전압이득이 ∞ 인 VCVS이다.

가정 (1)의 중요한 의미는 다음과 같다.

OP 앰프가 선형영역[그림 16.11 (d)에서 원점을 지나는 직선부]에서 동작하고 있을 때 v_o 는 유한한 값을 가지므로 $A = \infty$ 이면 $v^+ - v^- = v_o/A = 0$, 즉 두 입력단자간의 전압은 0(즉, $v^+ = v^-$), 다시 말하면 두 단자 사이는 실제로는 단락되어 있지 않고 개방되어 있지만 전압의 견지에서 보면 단락상태처럼 보인다는 것이다. (더 구체적으로 말하면, 예컨대 실제의 OP 앰프에서 $v_o = 10\text{V}$, $A = 10^5$ 이면 $v^+ - v^- = 10/10^5 = 0.1\text{mV}$ 이므로 이 미소한 값을 무시하고 $v^+ \simeq v^-$ 로 보

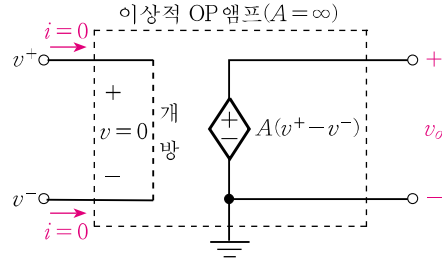


그림 16.12 이상적 OP 앰프의 등가회로

아도 무방하다는 것이다) 그래서 예컨대 + 단자가 실제로 그라운드되어 있으면 (그런 응용이 많다) 전압의 견지에서는 - 단자도 가상적으로 그라운드되어 있다 (가상접지)고 보고 해석해도 된다. 그러나 단자전류는 그라운드로 흐르지 않으므로 주의해야 한다.

가정 (2)는 두 입력단자를 통하여 OP 앰프에는 전류가 유입하지 않는다는 것이다. (실제로 $R_i = 1\text{M}\Omega$, $v^+ - v^- = 0.1\text{mV}$ 일 때 입력단자간에 흐르는 전류는 10^{-10}A 이므로 이것은 대개의 경우 무시해도 된다)

또 가정 (3)은 OP 앰프출력에 부하를 달더라도 출력전압 v_o 는 변하지 않는다는 것을 뜻한다.

그림 16.12는 이상적 OP 앰프의 등가회로이며 두 입력단자전류 $i = 0$, 입력단자간 전압 = 0임을 명시하였다.*

OP 앰프를 포함한 회로해석에서 이상적 OP 앰프를 가정하면 매우 간단하게 해석할 수 있는데, 그 결과는 더 복잡한 실제의 OP 앰프의 등가회로[그림 16.11 (c)]를 써서 힘들게 얻은 결과와 오차는 무시할 수 있을 정도로 작다. 그러므로 앞으로 우리는 이상적 OP 앰프를 가정하여 회로해석을 할 것이다. 이상적 OP 앰프를 가정할 경우에는 흔히 그림 16.11 (b)에서 A 대신 ∞ 를 표시한다.

16.4 연산증폭기의 기본 응용회로

연산증폭기의 기본적인 응용회로는 이하에 열거하는 세 가지 증폭기이다.

1. 그림 16.13 (a)에서 R_1 을 흐르는 전류 $i = v_i/R_1$ (반전단자전압 = 0V)은 그대로 R_2 를 흐르므로 $v_o = 0 - R_2 i$ 이다. 따라서

* 실제의 OP 앰프에서는 $|v_o|$ 의 포화, $|i_o|$ 의 포화, $\left|\frac{dv_o}{dt}\right|$ 의 제한 등 복잡한 현상이었으며 이것은 전자회로 교과서에 미룰 수밖에 없다.

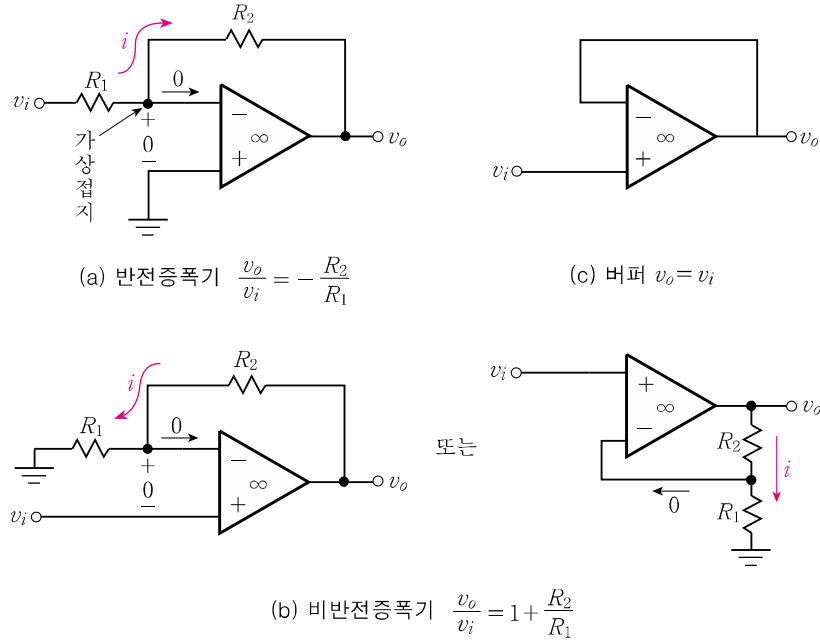


그림 16.13 OP 앰프를 사용한 기본적 회로

$$\frac{v_o}{v_i} = -\frac{R_2}{R_1} \quad (\text{반전증폭기의 전압이득}) \quad (16.10)$$

v_o 가 v_i 와 반대부호를 가지므로 이 회로를 **반전증폭기**라고 부르며, 전압이득은 외부저항의 비로써 결정된다.

반전증폭기의 입력저항을 R_{in} , 출력저항(테브난의 등가저항)을 R_{out} 이라고 하면

$$R_{in} = R_1, \quad R_{out} = 0 \quad (16.11)$$

2. 그림 16.13 (b)에서도 마찬가지로 이유로 R_1 , R_2 를 흐르는 전류는 같고 반전 단자전압이 v_i 와 같으므로 $i = (v_o - v_i)/R_2 = v_i/R_1$ 이다. 따라서

$$\frac{v_o}{v_i} = 1 + \frac{R_2}{R_1} \quad (\text{비반전증폭기의 전압이득}) \quad (16.12)$$

v_o 와 v_i 의 부호가 같으므로 이것을 **비반전증폭기**라고 한다. 비반전증폭기에서는

$$R_{in} = \infty, \quad R_{out} = 0 \quad (16.13)$$

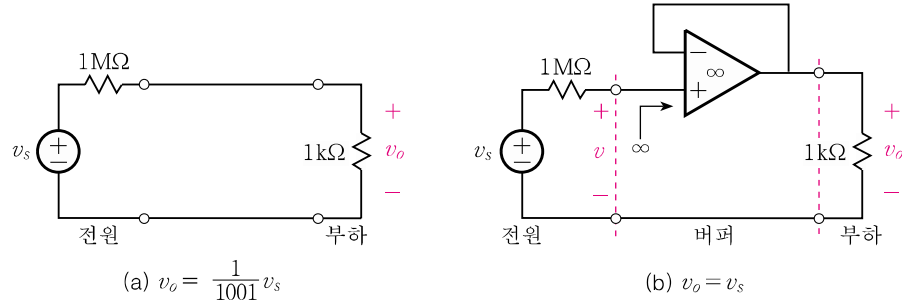


그림 16.14 버퍼의 유용성

3. 그림 16.13 (c)의 버퍼(buffer) — 전압 follower라고도 함 — 는 비반전증폭기의 특수한 경우($R_1 = \infty$, $R_2 = 0$)로서

$$v_o = v_i \quad (16.14)$$

$$R_{in} = \infty, \quad R_{out} = 0 \quad (16.15)$$

버퍼는 전압이득은 없으나 내부임피던스가 매우 높은 신호원을 이보다 훨씬 낮은 임피던스를 갖는 부하에 연결할 때 유용하다. 예컨대 그림 16.14 (a)와 같이 부하를 전원에 직접 연결하면 $v_o = (1/1001)v_s$ 이지만 그림 16.13 (c)와 같이 중간에 버퍼를 삽입하면 $v_o = v = v_s$ 이다.

그림 16.15는 입력저항과 출력저항을 고려한 좀더 실제적인 기본적인 세 가지 증폭기의 등가회로이다. 여기서 A_{CL} 은 각 증폭기의 전압이득이고 OP 앰프 자체의 개방루프이득과 구별하여 폐루프이득(closed loop gain)이라고 하기도 한다. 이상적 OP 앰프의 경우 $R_{out} = 0$, A_{CL} 은 식 (16.10), (16.12), (16.14)가 된다.

[비고] OP 앰프를 증폭기에 이용할 때에는 반드시 출력단자와 입력측의 “-”단자 사이에 저항 또는 저항과 커패시터의 방법을 연결한다. 즉, 출력전압이 입력 쪽으로 부피드백(negative feedback)되도록 한다(“+”단자에 피드백되면 발진한다). 본서에 있는 모든 OP 앰프 응용회로도에서 이 사실을 확인하라.

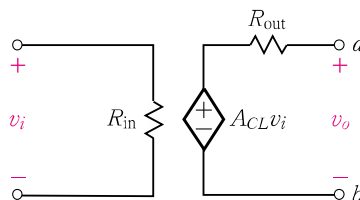


그림 16.15 OP 앰프를 이용한 증폭기의 저주파 모델

16.5 연산증폭기의 기타 응용회로

연산증폭기의 응용회로는 앞절의 기본 응용회로 이외에 실로 다양하지만 이하 몇 가지를 든다.

예제 16.5

그림 16.16의 회로에서 v_o 를 v_1, v_2, v_3 로 표시하라.

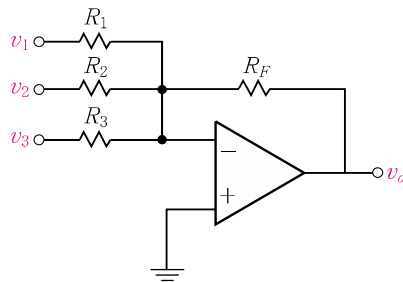


그림 16.16 가 산 기

풀 이

$v^- = v^+ = 0$ 이고 “-”단자로부터 OP 앰프에 유입하는 전류는 0이므로 R_1, R_2, R_3 를 흐르는 전류의 합은 그대로 R_F 를 흐른다. 따라서

$$\left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} \right) R_F = -v_o$$

$$\therefore v_o = - \left(\frac{R_F}{R_1} v_1 + \frac{R_F}{R_2} v_2 + \frac{R_F}{R_3} v_3 \right)$$

특히 $R_1 = R_2 = R_3 = R_F$ 로 하면 $v_o = -(v_1 + v_2 + v_3)$, 즉 부호가 반전되는 가산기가 된다.

예제 16.6

그림 16.17의 회로에서 v_o 를 v_1, v_2, v_3 로서 표시하라.

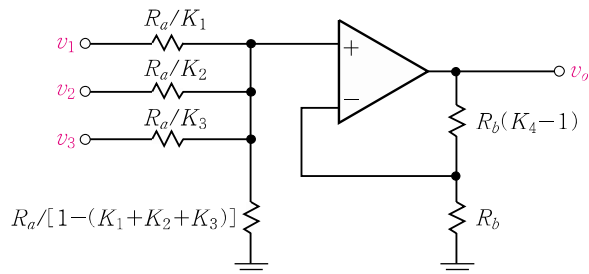


그림 16.17 예제 16.6의 회로

풀이

“+”단자에서 KCL을 쓰면

$$\frac{(v^+ - v_1)K_1}{R_a} + \frac{(v^+ - v_2)K_2}{R_a} + \frac{(v^+ - v_3)K_3}{R_a} + \frac{v^+[1 - (K_1 + K_2 + K_3)]}{R_a} = 0$$

$$\therefore v^+ = K_1 v_1 + K_2 v_2 + K_3 v_3$$

결국 이 회로는 v^+ 을 입력전압으로 하는 전압이득 K_4 인 비반전증폭기가 되므로

$$v_o = K_4(K_1 v_1 + K_2 v_2 + K_3 v_3)$$

즉, 이 회로는 비반전가산기가 된다.

예제 16.7

그림 16.18의 회로에서 가변저항의 탭이 우단에서 좌단으로 연속적으로 움직일 때 전압이득은 어떻게 변하겠는가? 특히 탭이 중앙에 있으면 어떻게 되겠는가?

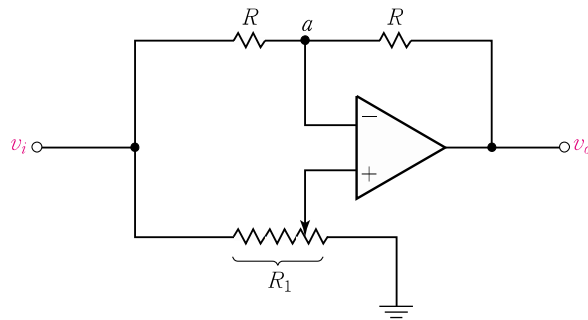


그림 16.18 예제 16.17의 회로

풀이

탭이 R_1 의 우단에 있을 때 $v^+ = 0$, 따라서 반전증폭기로서 동작하고

$$\text{전압이득 } A = -1$$

탭이 R_1 의 좌단에 있을 때 $v_i = v^+ = v^- = v_a$, 따라서 두 R 에는 전류가 흐르지 않고 $v_i = v_a = v_o$, 따라서

$$A = +1$$

이상으로 탭이 R_1 의 우단에서 좌단으로 연속적으로 움직이면 A 는 -1 에서 $+1$ 로 연속적으로 변한다. 특히 탭이 중앙에 있으면 $A=0$ 가 되고 $v_o=0$ 가 된다.

예제 16.8

그림 16.19의 회로에서 v_o 를 두 입력전압 v_a, v_b 로 표시하라.

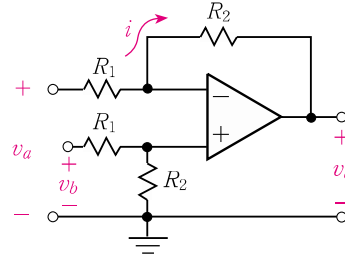


그림 16.19 예제 16.8의 회로

풀이

$$v^- = v^+ = \frac{R_2}{R_1 + R_2} v_b \quad \dots\dots ①$$

“-”단자에 붙은 R_1, R_2 에는 같은 전류 i 가 흐르므로

$$\frac{v_o - v^-}{R_1} = \frac{v^- - v_o}{R_2}$$

$$\therefore R_2 v_a + R_1 v_o = v^- (R_1 + R_2)$$

여기서 식 ①을 대입하면

$$v_o = \frac{R_2}{R_1} (v_b - v_a)$$

두 입력전압의 하에 비례하는 출력전압이 얻어지므로 이 회로를 차증폭기라 한다.

예제 16.9

그림 16.20의 회로에서 v_o 를 두 입력전압 v_a, v_b 의 함수로서 표시하라. 특히 $R_a = R_b$ 일 때에는 어떻게 되겠는가?

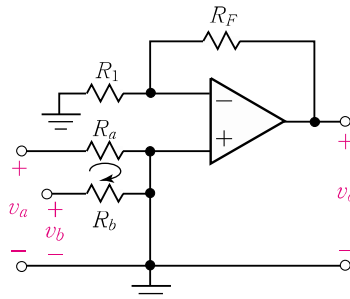


그림 16.20 예제 16.9의 회로

풀이

$R_a - R_b$ 을 흐르는 전류는 $(v_a - v_b)/(R_a + R_b)$ 이므로

$$v^+ = v_a - R_a \frac{v_a - v_b}{R_a + R_b} = \frac{R_b v_a + R_a v_b}{R_a + R_b}$$

v_o 는 v^+ 을 입력으로 하는 비반전증폭기이므로

$$v_o = \left(1 + \frac{R_2}{R}\right) v^+ = \left(1 + \frac{R_2}{R_1}\right) \frac{R_b v_a + R_a v_b}{R_a + R_b}$$

특히 $R_a = R_b$ 의 경우

$$v_o = \frac{1}{2} \left(1 + \frac{R_2}{R_1}\right) (v_a + v_b)$$

즉, 이 회로는 비반전가산기이다. 한편 그림 16.19는 반전가산기이다.

연/습/문/제

16.1 그림 p 16.1의 회로에서 i_1 및 i_2 를 구하라.

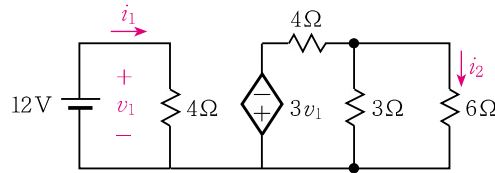


그림 p 16.1

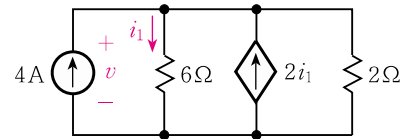


그림 p 16.2

16.2 그림 p 16.2의 회로에서 v 를 구하라. (힌트 : 절점방정식을 써라)

16.3 그림 p 16.3의 회로에서 단자 $a-b$ 좌측에 대한 테브난의 등가회로를 구하라.

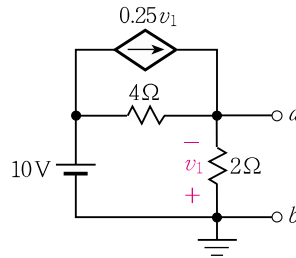


그림 p 16.3

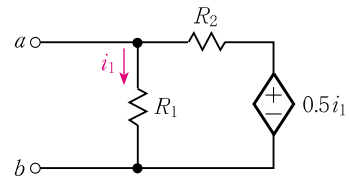


그림 p 16.4

16.4 그림 p 16.4의 회로에서

(a) 입력등가저항 R_{ab} 를 구하라.

(b) $R_1 = 1.5\Omega$, $R_2 = 2\Omega$ 일 때의 R_{ab} 를 구하라.

(힌트 : 입력전압을 v , 입력전류를 i 라 하고 v/i 를 구하라)

16.5 그림 p 16.5의 회로에 대한 절점방정식을 써라.

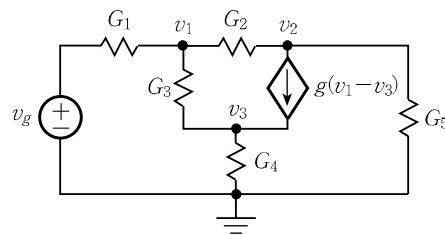


그림 p 16.5

16.6 그림 p 16.6에서 V_o 를 구하라. (힌트 : 출력단자에서의 KCL을 써라)

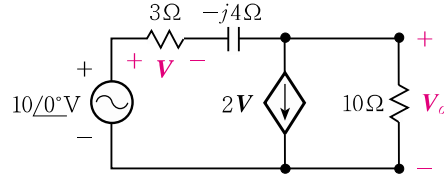


그림 p 16.6

16.7 그림 p 16.7과 같이 내부저항 $R_s = 1\text{M}\Omega$, 전압 v_s 인 신호원에 (a) $R_1 = 10\text{k}\Omega$, $R_2 = 100\text{k}\Omega$ 인 반전증폭기를 직접 연결한 경우와 (b) 신호원과 반전증폭기 사이에 버퍼를 삽입한 경우의 증폭기 출력전압을 비교하라.

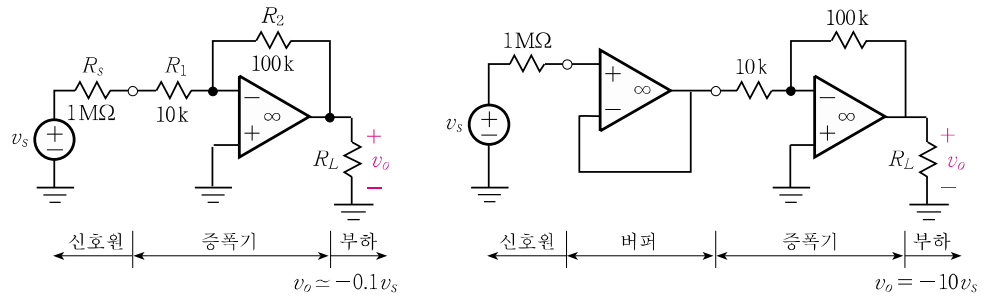


그림 p 16.7

16.8 그림 p 16.8에서 v_o 를 구하라.

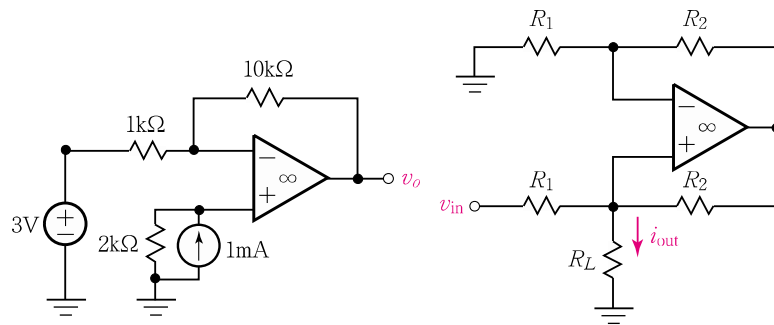


그림 p 16.8

그림 p 16.9

16.9 그림 p 16.9에서 i_{out} 를 v_{in} 으로서 표시하라.

16.10 그림 p 16.10의 OP 앰프회로에서 v_o' 을 v_i 로서 표시하라.

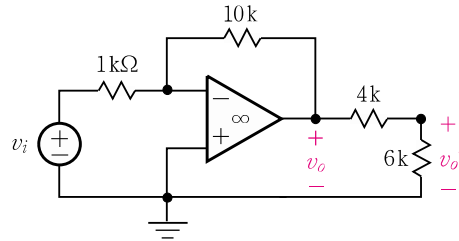


그림 p 16.10

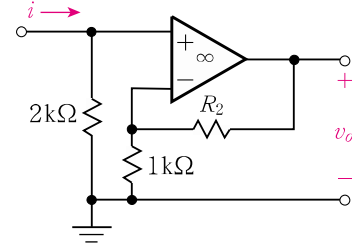


그림 p 16.11

16.11 그림 p 16.11은 전류를 전압으로 변환하는 회로이다. $v_o = 10i \text{ V}$ (i 의 단위는 A) 되도록 R_2 를 정하라.

16.12 그림 p 16.12의 OP 앰프회로에서 V_o 를 V_i 로 표시하고 $\left| \frac{V_o}{V_i} \right|$ 의 주파수응답곡선의 개형을 그리고 어떤 주파수특성을 갖는지 말하라.
(힌트 : $V_o/V_i = -Z_2/Z_1 = -Y_1/Y_2$)

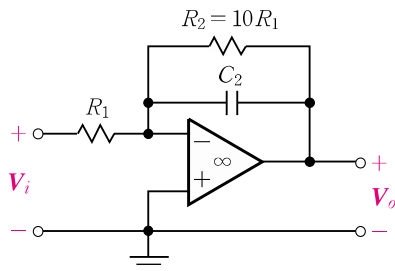


그림 p 16.12

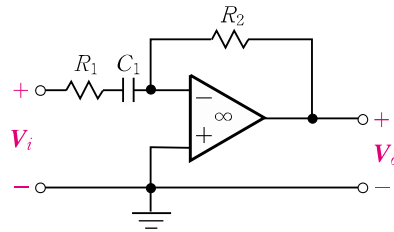


그림 p 16.13

16.13 그림 p 16.13의 OP 앰프회로에서 V_o 를 V_i 로 표시하고 $\left| \frac{V_o}{V_i} \right|$ 의 주파수응답곡선의 개형을 그리고 어떤 주파수특성을 갖는지 말하라. 특히 $R_1 = 0$ 인 경우 미분기로 동작한다. 그 이유를 설명하라.

16.14 그림 p 16.14의 회로에서

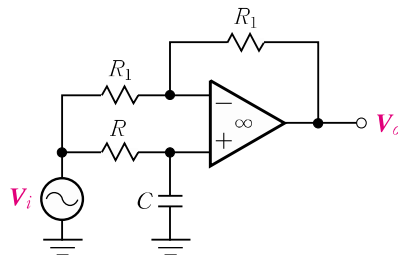


그림 p 16.14

- (a) $\frac{V_o}{V_i} = \frac{1-j\omega CR}{1+j\omega CR}$ 임을 증명하라. (힌트 : V^+ 을 V_i 로서 표시하고 -단자에서의 KCL을 이용하라)
- (b) 주파수에 따라 $\frac{V_o}{V_i}$ 는 복소평면상에서 어떤 곡선을 그리겠는가? 특히 각이 -90° 되는 주파수를 구하라.

16.15 그림 p 16.15의 회로에서 가변저항 R_1 에 따라서 LED(발광다이오드)를 흐르는 전류 i_o 가 변하고 따라서 그 밝기가 변한다. $R_1 = 5\text{k}\Omega$ 일 때와 $8\text{k}\Omega$ 일 때의 i_o 를 구하라. (힌트 : v^+ 을 R_1 으로, 또 v^- 을 i_o 로서 표시하고 $v^+ = v^-$ 임을 이용하라)

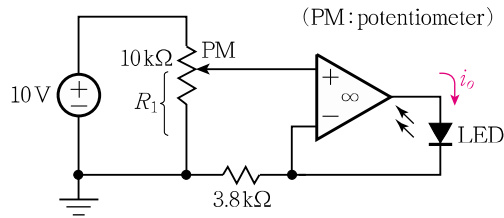


그림 p 16.15