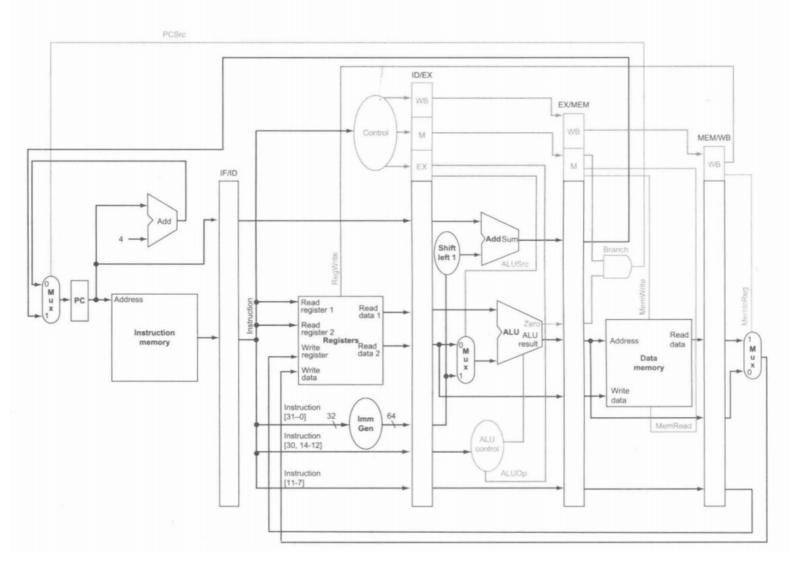


图 4-39 修正后的流水线数据通路,可以正确处理加载指令。写入寄存器编号和数据现在来自 MEM/WB 流水线寄存器。通过在最后三个流水线寄存器中额外添加 5 位,使得这个寄存器编号可以从 ID 流水线阶段开始传递,一直到达 MEM/WB 流水线寄存器。这条新的路径在图中用灰色表示



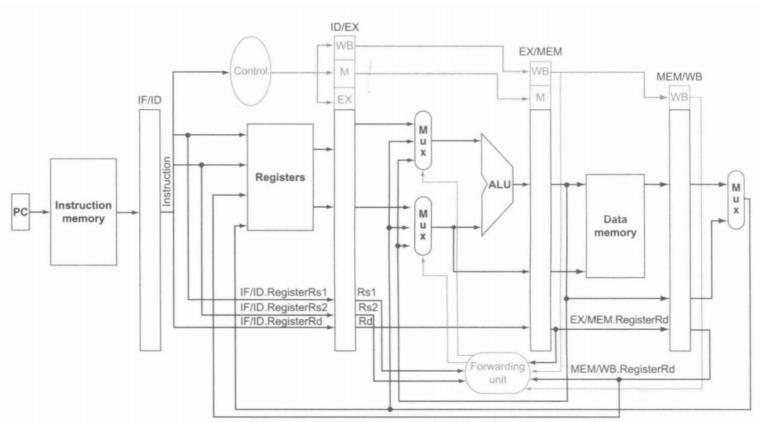


图 4-54 通过前递解决冒险的数据通路。与图 4-49 中的数据通路相比,图 4-54 在 ALU 的输入上添加了多选器。本图只是一张示意图,没有标注诸如分支硬件和符号扩展硬件这样的完整数据通路中的细节

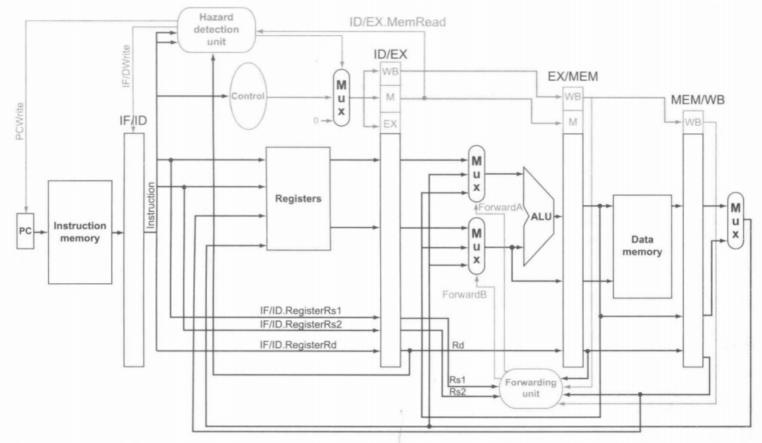


图 4-58 流水线控制图概览,图中包括两个前递多选器、一个冒险检测单元和一个前递单元。尽管简化了 ID 和 EX 阶段(图中省略了符号扩展立即数和分支逻辑),但是本图还是说明了前递所需的最基本的硬件

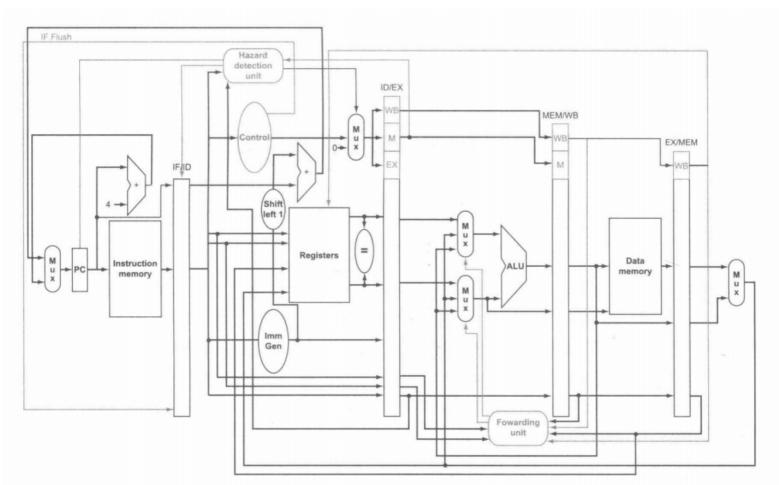


图 4-62 本章最终的数据通路和控制图。需要注意的是,本图只是一张示意图,没有标注 诸如图 4-55 中的 ALUsrc Mux 和图 4-49 中的多选控制器这样的完整数据通路中的 细节

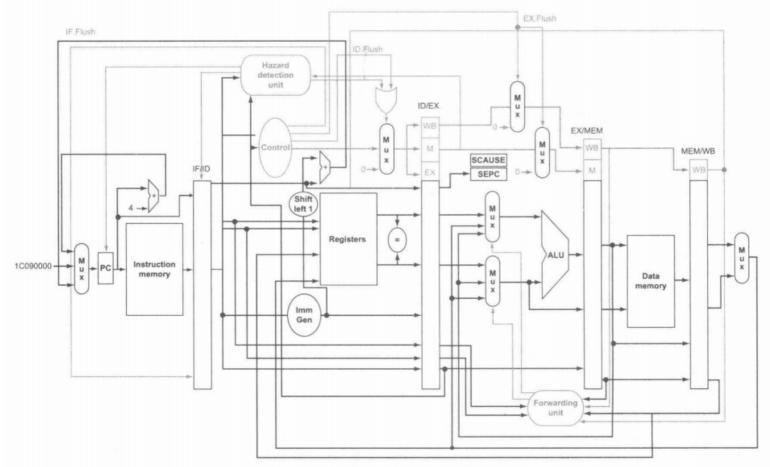


图 4-63 例外处理的数据通路和控制信号。新增的关键逻辑包括: PC 选择器新增输入 0000 0000 1C09 000016; 新增 SCAUSE 寄存器来记录例外原因; 新增 SEPC 寄存器保存引起例外的指令的地址。0000 0000 1C09 000016 是例外处理程序的统一入口地址