

武汉大学国际软件学院 2016-2017 学年第 1 学期期末考试试卷

课程名称: 《数字逻辑》 (A 卷)

年级: 2015 专业: 软件工程 专业方向: _____ 层次: 本科

姓名: _____ 学号: _____ 考分: _____

说明: 1、答案一律书写在答题纸上, 书写在试卷上或其他地方一律无效。

2、请准确规范书写姓名和学号, 否则视为答卷作废

一、填空题 (每题 2 分, 共 20 分)

- 1、已知某数 x 的机器数补码为 1.1111, 则该数的真值 x = _____。
- 2、余 3 码不允许出现 _____ 六种组合。
- 3、由 n 个变量构成的任何一个最小项有 _____ 种变量的取值使其值为 0。
- 4、逻辑函数 $F(A, B) = AB + \overline{A}\overline{B}$ 的反函数 \overline{F} 为 _____。
- 5、当与非门的输入全部为高电平时, 其输出为 _____ 电平。
- 6、J-K 触发器的次态方程为 _____。
- 7、组合逻辑电路的特点之一是电路由 _____ 构成, 不含记忆元件。
- 8、同步时序逻辑电路中各触发器状态的改变受到 _____ 的控制。
- 9、在电平异步时序逻辑电路中, 若激励状态 Y 与二次状态 y 相同, 则电路处于 _____ 状态。
- 10、D/A 转换器的功能是 _____。

二、选择题 (每题 2 分, 共 10 分)

- 1、小数“0”的反码形式有 ()。
A. 0.0...0 B. 1.0...0 C. 0.1...1 D. 1.1...1
- 2、标准与或式是由 () 组成的逻辑表达式。
A. 与项相或 B. 最小项相或
C. 最大项相或 D. 或项相与
- 3、下列触发器中, () 对输入信号没有约束。
A. 基本 R-S 触发器 B. 时钟控制 T 触发器
C. 时钟控制 J-K 触发器 D. 时钟控制 R-S 触发器

4、实现两个 4 位二进制数相乘的组合逻辑电路，应有（ ）个输出函数。

- A. 4 B. 8 C. 10 D. 12

5、电平异步时序逻辑电路不允许两个或两个以上输入信号（ ）。

- A. 同时为 0 B. 同时为 1 C. 同时变化 D. 同时出现

三、计算、分析与设计题（每题 10 分，共 40 分）

1、用卡诺图化简法求逻辑函数 $F(A,B,C,D) = \prod M(2,4,5,10)$ 的最简或与式，并计算或非式、与或非式、与非与式。

2、图 A-1 (a) 所示电路中的触发器为 J-K 触发器，其输入信号 CP 和 D 的波形如图 A-1 (b) 所示。设触发器的初态为 0，试画出 Q 端的输出波形。

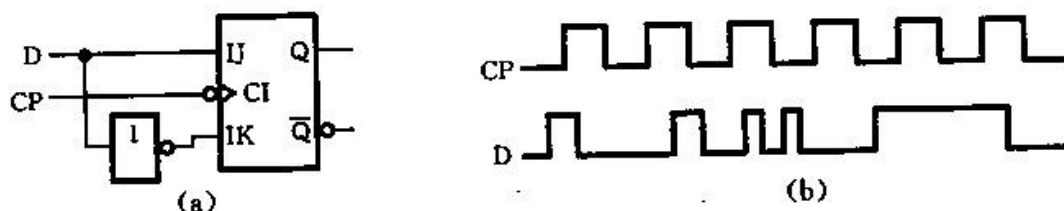


图 A-1

3、如图 A-2 所示逻辑电路，(1) 指出哪个是组合逻辑电路，哪个是电平异步时序逻辑电路，并说明理由；(2) 分析说明组合逻辑电路的功能。

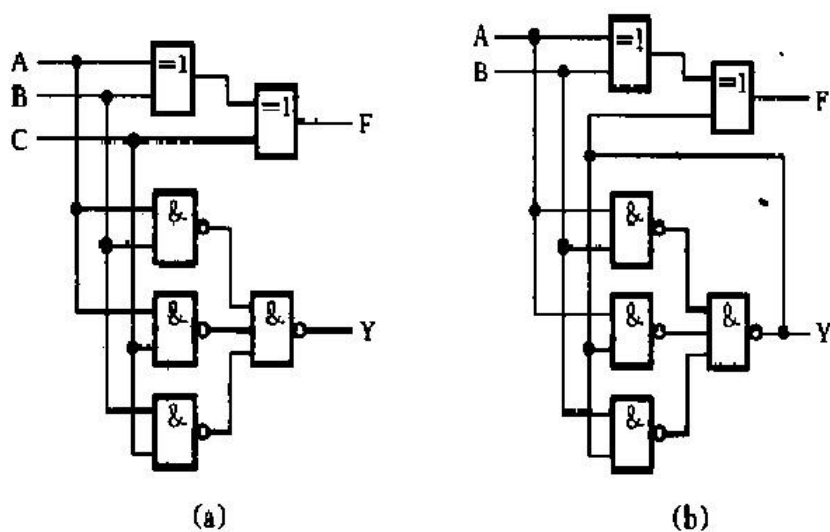


图 A-2

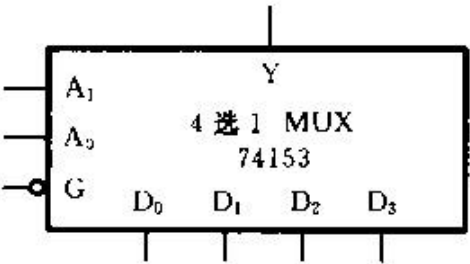
4、按照相邻法编码原则对表 A-1 所示状态表进行编码，做出二进制状态表。

表 A-1

现 态	次态/输出	
	x=0	x=1
A	A/0	B/0
B	C/0	B/0
C	D/1	C/0
D	B/1	A/0

四、应用设计题（本大题每题 15 分，共 30 分）

- 1、设 AB 是一个两位二进制数，设计一个计算 AB 平方的组合逻辑电路。
- 2、用一个 4 选 1 多路选择器（MUX）实现逻辑函数 $F(A,B,C) = \sum m(2,3,5,6)$ 的功能。（参考下列 4 选 1 多路选择器逻辑图和功能表）



使能输入	选择输入		数据输入				输 出
G	A ₁	A ₀	D ₀	D ₁	D ₂	D ₃	Y
1	d	d	d	d	d	d	0
0	0	0	D ₀	d	d	d	D ₀
0	0	1	d	D ₁	d	d	D ₁
0	1	0	d	d	D ₂	d	D ₂
0	1	1	d	d	d	D ₃	D ₃

命 题 人: _____

系主任/课程组长: _____