

## 武汉大学国际软件学院 2015-2016 学年第 1 学期期末考试试卷

课程名称: 《数字逻辑》 ( A 卷)

年级: 2014 专业: 软件工程 专业方向: \_\_\_\_\_ 层次: 本科

姓名: \_\_\_\_\_ 学号: \_\_\_\_\_ 考分: \_\_\_\_\_

说明: 1、答案一律书写在答题纸上, 书写在试卷上或其他地方一律无效。

2、请准确规范书写姓名和学号, 否则视为答卷作废

### 一、填空题 (每题 2 分, 共 20 分)

- 1、已知  $[N]_{\text{补码}} = 1.0110$ , 则  $[N]_{\text{原码}} =$ \_\_\_\_\_。
- 2、二进制数 1100110 的 8421BCD 码为\_\_\_\_\_。
- 3、相同变量构成的最小项  $m_i$  和最大项  $M_i$ , 应满足  $m_i \cdot M_i =$ \_\_\_\_\_。
- 4、逻辑函数  $F(A, B, C, D, E, F, G) = A[\bar{B} + C\bar{D} + \bar{E}F G]$  的对偶函数  $F'$  为\_\_\_\_\_。
- 5、逻辑门电路带同类门数量的多少称为它的\_\_\_\_\_数。
- 6、若使 J-K 触发器直接置 1, 必须使  $S_D =$ \_\_\_\_\_,  $R_D =$ \_\_\_\_\_, 而与输入信号 J、K 及时钟信号无关。
- 7、组合逻辑电路在任意时刻的稳定输出信号取决于\_\_\_\_\_。
- 8、Mealy 型时序逻辑电路的输出是\_\_\_\_\_的函数。
- 9、分析和设计脉冲异步时序逻辑电路时, 若存储元件为时钟控制触发器, 则应讲触发器的时钟端作为\_\_\_\_\_处理。
- 10、12 位的 D/A 转换器 DAC1210 的分辨率百分数为\_\_\_\_\_。

### 二、基本计算与分析题 (每题 10 分, 共 30 分)

- 1、按下列要求进行数制转换。
  - (1) 将十进制数 80.125 转换成二进制数。
  - (2) 将二进制数 11110111 转换成八进制数。
- 2、用卡诺图化简法求逻辑函数  $F(A, B, C, D) = (A + \bar{C})(A + B)(\bar{A} + C)(B + \bar{D})(B + \bar{C})$  的最简或与式。
- 3、如图 A-1 (a) 所示电路。设触发器的初态为 0, 信号 CP、A、B 波形如图 A-1 (b) 所示, 画出 Q 端输出信号的波形。

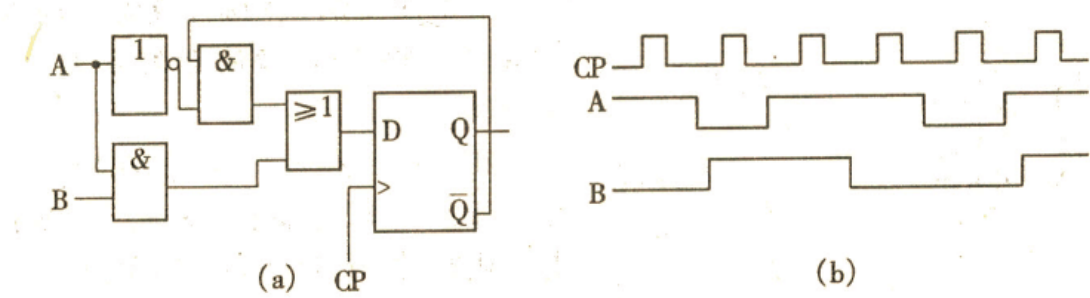


图 A-1

### 三、综合分析题（每题 12 分，共 24 分）

1、电路如图 A-2 所示，分析该电路的工作原理，指出其逻辑功能（设电路初态为  $Q_0 = Q_1 = Q_2 = 0$ ）。

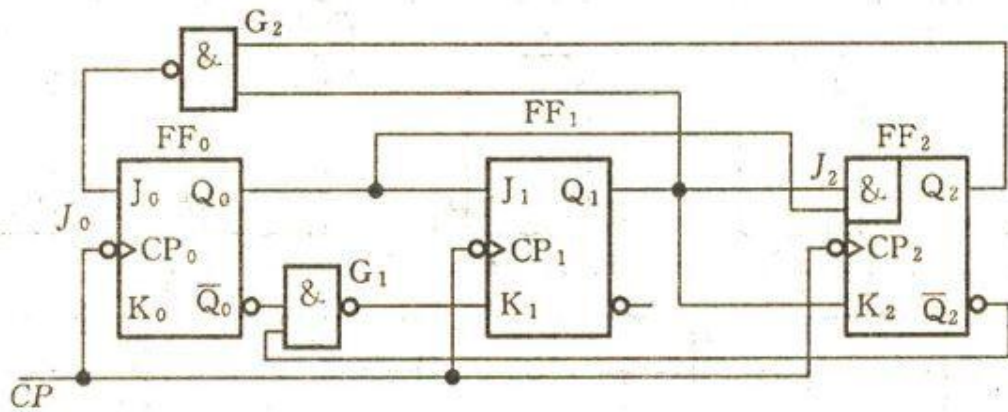


图 A-2

2、分析图 A-3 所示的时序电路的逻辑功能，写出电路驱动方程、状态转移方程和输出方程，画出状态转移图，说明电路是否具有自启动特性。

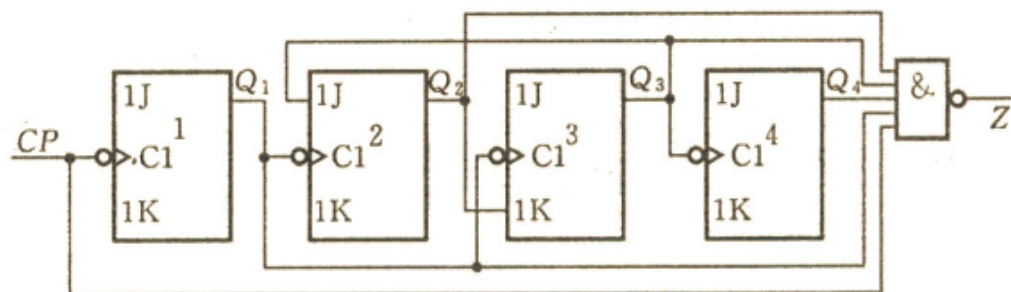


图 A-3

#### 四、应用设计题（本大题每题 13 分，共 26 分）

1、设 A 和 B 是两个一位二进制数。

（1）设计一个一位比较器，其输入为 A、B，输出为  $L_1(A > B)$ ,  $L_2(A = B)$  和  $L_3(A < B)$ ；

（2）画出其逻辑符号；

（3）用两个一位比较器和逻辑门电路设计一个两位二进制数比较器，即：输入为  $A_1A_0$  和  $B_1B_0$ ，输出为  $L_1(A_1A_0 > B_1B_0)$ ,  $L_2(A_1A_0 = B_1B_0)$  和  $L_3(A_1A_0 < B_1B_0)$ 。

2、现需要利用计算机对人的语音信号进行分析，已记录的模拟语音信号参数如下：

1) 频率范围：1~8kHz

2) 信号输出电压：-5V~+5V

3) 信号时长：3min

用户需要的分辨率不低于 0.1%。

根据上述参数及用户需求，完成下列设计内容：

（1）A/D 转换芯片选型；

（2）估计该段语音信号数字化后的最小数据量；

（3）设计 A/D 转换硬件结构（框图），并根据设计图阐述 A/D 转换的工作原理（或工作过程）；

（4）根据（3）的分析结果，设计实现数字化采集的软件流程图，并注明相关参数或性能指标，解释程序的执行过程。

命 题 人：\_\_\_\_\_

系主任/课程组长：\_\_\_\_\_