

北京理工大学

本科生毕业设计（论文）

ReL4 中基于硬件加速的异步系统调用的设计 与实现

Design and Implementation of Asynchronous System Call based
on Hardware Acceleration in ReL4

学 院：	计算机学院
专 业：	计算机科学与技术
班 级：	07112103
学生姓名：	王菁芑
学 号：	1120211759
指导教师：	陆慧梅

2025 年 5 月 29 日

原创性声明

本人郑重声明：所呈交的毕业设计（论文），是本人在指导老师的指导下独立进行研究所取得的成果。除文中已经注明引用的内容外，本文不包含任何其他个人或集体已经发表或撰写过的研究成果。对本文的研究做出重要贡献的个人和集体，均已在文中以明确方式标明。

特此申明。

本人签名：王菁范

日期：2025 年 5 月 29 日

关于使用授权的声明

本人完全了解北京理工大学有关保管、使用毕业设计（论文）的规定，其中包括：①学校有权保管、并向有关部门送交本毕业设计（论文）的原件与复印件；②学校可以采用影印、缩印或其它复制手段复制并保存本毕业设计（论文）；③学校可允许本毕业设计（论文）被查阅或借阅；④学校可以学术交流为目的，复制赠送和交换本毕业设计（论文）；⑤学校可以公布本毕业设计（论文）的全部或部分内容。

本人签名：王菁范

日期：2025 年 5 月 29 日

指导老师签名：陆慧琳

日期：2025 年 5 月 29 日

ReL4 中基于硬件加速的异步系统调用的设计与实现

摘 要

随着微内核操作系统在安全关键领域的广泛应用，其进程间通信（IPC）机制的性能瓶颈逐渐成为系统扩展的关键制约因素。为解决 seL4 微内核中同步 IPC 在高并发和多核环境下的性能问题，ReL4 系统引入异步运行时与用户态中断机制，初步实现了高并发环境下的系统吞吐率提升。然而在低并发场景中，ReL4 异步系统调用表现出明显的性能劣化，主要由于频繁的上下文切换与中断处理开销难以被摊销。

通过对国内外研究现状的分析，本文针对该问题提出一种基于 TAIC（任务感知中断控制器）的异步系统调用优化方案。该方案通过引入硬件加速异步任务调度，避免了传统实现中的特权级切换和中断触发操作，从根本上降低了异步系统调用的平均延迟。本文对该方案进行了编码实现并通过对比实验对该方案进行验证。具体工作包括异步运行时中的硬件适配、中断向量的动态分配策略、缓冲区结构的适配优化以及功能正确性与性能测试。实验结果表明，该方案在保证功能正确性的情况下，对低并发场景下的平均系统调用响应时间有显著降低，在维持高并发性能优势的同时，提升了系统整体的响应能力与资源利用效率。

关键词：异步系统调用；微内核；任务感知中断控制器；硬件加速

Design and Implementation of Asynchronous System Call based on Hardware Acceleration in Rel4

Abstract

As microkernel-based operating systems are increasingly adopted in safety-critical domains, performance bottlenecks in inter-process communication (IPC) have become a key constraint on system scalability. To address the inefficiency of synchronous IPC in the seL4 microkernel under high-concurrency and multi-core environments, the ReL4 system introduces an asynchronous runtime and a user-level interrupt mechanism, achieving initial improvements in system throughput. However, in low-concurrency scenarios, ReL4's asynchronous system calls suffer from notable performance degradation, primarily due to the high overhead of frequent context switches and interrupt handling, which cannot be effectively amortized.

To tackle this issue, this thesis proposes an optimized asynchronous system call mechanism based on the Task-Aware Interrupt Controller (TAIC). By leveraging hardware accelerated asynchronous task scheduling, the proposed approach eliminates the need for privilege-level transitions and interrupt triggering operations found in conventional designs, thereby fundamentally reducing the average latency of asynchronous system calls. This work includes a full implementation of the proposed solution, with supporting contributions such as hardware adaptation in the asynchronous runtime, dynamic allocation strategies for interrupt vectors, optimized buffer structure integration, and comprehensive functional and performance testing. Experimental results show that the proposed scheme significantly reduces average system call response time in low-concurrency scenarios, while preserving the throughput advantages under high concurrency. Overall, it enhances system responsiveness and resource utilization efficiency.

Key Words: Asynchronous system call; Microkernel; Task-Aware Interrupt Controller; Hardware acceleration

目 录

摘 要	I
Abstract	II
第 1 章 绪论	1
1.1 研究背景及意义	1
1.2 国内外研究现状	2
1.2.1 微内核与异步通信机制	2
1.2.2 无需陷入内核的异步路径优化	2
1.2.3 基于硬件加速的进程间通信	3
1.3 主要研究内容	3
1.4 论文结构安排	4
第 2 章 相关工作论述	5
2.1 Rust 并发模型	5
2.1.1 Rust 的异步编程模型	5
2.1.2 Rust 的异步运行时	6
2.2 ReL4 系统设计	7
2.2.1 能力机制与主要内核对象	8
2.2.2 通知机制与用户态中断	9
2.2.3 异步运行时设计	10
2.2.4 异步 IPC 流程	11
2.3 TAIC 任务感知中断控制器	12
2.3.1 系统整体架构	13
2.3.2 驱动设计及使用方法	14
2.4 本章小结	15
第 3 章 基于 TAIC 的异步系统调用架构设计	16
3.1 硬件化改造需求分析	16
3.2 优化的异步系统调用架构设计	17
3.2.1 异步运行时的 TAIC 适配	17
3.2.2 异步系统调用路径改造	19
3.2.3 系统调用完整流程	19
3.3 硬件资源分配与映射策略	20
3.3.1 中断向量映射策略	20

3.4 异步通信缓冲区结构优化	21
3.5 异步事件注册机制的应用	22
3.6 本章小结	22
第 4 章 TAIC 适配与异步系统调用实现细节	24
4.1 TAIC 接口层封装	24
4.1.1 中断向量分配器实现	24
4.1.2 硬件队列封装	25
4.2 缓冲区优化	26
4.2.1 IPC 消息字段修改	26
4.2.2 环形队列结构优化	26
4.3 执行器的 TAIC 适配	27
4.4 异步系统调用注册	28
4.5 用户接口封装	28
4.5.1 进程初始化	28
4.5.2 异步系统调用发送协程	28
4.5.3 异步系统调用接口	29
4.5.4 异步 call 函数	29
4.5.5 分发协程	30
4.6 内核处理算法	31
4.7 本章小结	32
第 5 章 实验与评估	34
5.1 测试环境与平台	34
5.2 功能性测试	35
5.2.1 TAIC 调用测试	35
5.2.2 缓冲区读写测试	35
5.2.3 异步系统调用测试	35
5.3 两种中断注册机制的对比	39
5.4 性能测试	40
5.4.1 测试对象说明	40
5.4.2 性能测试流程	40
5.4.3 实验结果与评估	41
5.5 本章小结	44

北京理工大学本科生毕业设计（论文）

结 论	45
参考文献	47
致 谢	49

第 1 章 绪论

1.1 研究背景及意义

在操作系统研究领域，微内核架构因其良好的模块化设计与强进程隔离性，能够有效遏制故障扩散并防止错误传播，成为了安全关键系统的理想可靠选择^[1]。其中，seL4 作为全球首个实现形式化验证^[2]的微内核，在正确性与安全性保障方面达到了前所未有的水平，是安全和关键任务系统的理想基础^[3]。然而，seL4 采用同步 IPC（InterProcess Communication，进程间通信）作为其核心通信机制，该机制在高负载场景中会带来较严重的性能瓶颈^[4]。

为提升操作系统的并发处理能力，异步化改造成为学术界研究的重点方向。其中，异步系统调用因其非阻塞、低延迟等特性，在处理高并发任务时展现出天然的优势^[5]。在此背景下，ReL4 项目^[6]对 seL4 系统进行异步化改造，基于用户态中断和异步运行时实现了高性能的异步进程间通信与异步系统调用。实验结果表明，ReL4 对高并发场景下的系统吞吐率具有很明显的提升。

然而，ReL4 系统在处理低并发异步系统调用时的平均耗时较高，甚至不如原有的同步调用。造成此现象的主要原因有两方面。一方面，ReL4 中的异步调度器基于软件逻辑实现，当系统负载较低时，异步运行时的引入所造成的额外开销难以通过并发均摊。另一方面，该系统中异步系统调用的过程涉及多个协程调度与上下文切换。低并发所带来的调度频率提升加剧了上下文切换对系统整体性能的负面影响，进而降低了异步系统调用在低并发场景下的平均耗时。

该问题虽然可以通过同步 IPC 解决，但多种 IPC 机制的引入违背了微内核设计中的“最小化”原则^[7]。Heiser 和 Elphinstone 指出，引入同步与异步两种通信方式会破坏微内核的纯粹性，尤其同步 IPC 在多核环境下会强行串行化客户端与服务器的执行流程，限制了并发性，因此基于异步通知的通信协议会是未来的最优选择^[8]。综上所述，在以异步 IPC 为主导的 ReL4 系统中，针对低并发场景进行性能优化至关重要。

本文提出一种基于硬件控制器的优化方案，针对 ReL4 系统中的性能瓶颈问题进行优化。该方案利用 TAIC（Task-Aware Interrupt Controller，任务感知中断控制器）对 ReL4 系统中的异步路径进行优化重构，实现了无需陷入内核的异步系统调用。该

方案中，硬件资源取代了部分原有异步运行时的工作，在单核情况下优化了任务调度效率，在多核情况下彻底消除了内核陷入所带来的额外开销，显著降低了异步系统调用在低并发场景下的平均用时。

1.2 国内外研究现状

1.2.1 微内核与异步通信机制

微内核架构因其“最小化”的设计理念被广泛应用于高可信度场景^[7]。然而，越来越多的用户态系统服务使得进程间通信成为系统性能的主要瓶颈。随着多核处理器广泛部署，同步 IPC 机制的性能缺陷日益明显。国外学者指出，在任务切换频繁的场景中，同步 IPC 带来的内核陷入与上下文切换频次成正比，严重制约了系统吞吐量^[9]。

为了解决这一问题，研究者们开始尝试将异步通信机制引入微内核中。国外学者 Aigner 等人在对微内核系统的通信方式分析时指出异步服务器模型在系统响应速度和模块隔离性方面优于传统同步方式^[10]。此外，OKL4 已完全放弃了同步 IPC，改为使用虚拟中断和异步通信机制^[11]。而后，国内学者在 OKL4 平台上设计了一种基于事件通道和共享内存的数据通道机制，实现了虚拟机间异步数据传输，显著提升嵌入式系统的 IPC 效率^[12]。

这些工作表明，异步 IPC 已逐步取代同步 IPC 成为多核微内核通信的主要方向。

1.2.2 无需陷入内核的异步路径优化

虽然异步机制的设计通过充分利用阻塞等待时间提升了系统的吞吐量，但目前，大多数异步通信的设计仍需上下文切换完成进程调度。而上下文切换所造成的存储恢复开销和 TLB（Translation Lookaside Buffer）污染开销使得异步通信的性能存在局限性。

Micro-CLK 是由国外学者提出的一种微内核架构。在该架构中，进程间事件和状态调度完全由用户态管理，主张通过完全避免使延迟优化降低到最小^[13]。

Skybridge 系统^[14]通过虚拟地址空间映射，使进程可以直接通过 IPC 调用目标进程的函数。该系统不修改硬件结构的前提下，通过虚拟指令实现了，完成了地址空间的转换。其实验表明，与 seL4 标准 IPC 路径相比，Skybridge 通信延迟降低 65%，吞吐能力提升近 5 倍。但该方法只适用于虚拟化环境中。

这些研究表明，减少上下文切换对提升异步通信的延迟效果显著且至关重要。

1.2.3 基于硬件加速的进程间通信

为减少上下文切换，提升异步系统性能。学者普遍通过硬件辅助以减少上下文切换。

国内学者提出一种硬件辅助操作系统原语，XPC（Cross Process Call）^[15]。该原语通过硬件辅助提供了无需陷入的跨进程同步调用。该方法与当前主流的虚拟内存模型兼容，并可集成到现有的微内核操作系统中。然而，该方法仅在 FPGA 上有所实现，缺少统一的硬件标准，且仅支持同步进程间调用，因此适用范围有限。

ReL4 操作系统中使用 risc-v 提供的用户态中断能力绕过内核，实现无需陷入的进程间通信。然而，该方法的开销较高，在低并发场景下具有明显的性能缺陷。此外，由于内核无法接收用户态中断，基于该方法实现的异步系统调用仍需进行一次陷入来调度内核中的线程。因此，该系统缺少对低并发场景及异步系统调用的有效优化。

TAIC（Task-Aware Interrupt Controller，任务感知中断控制器）^[16]是由国内学者研发的硬件。该控制器通过 MMIO（Memory-Mapped I/O）寄存器接口访问。此外，该控制器提供的队列具有任务调度能力，能够基于中断触发，将任务由硬件抽象的阻塞队列加入就绪队列。通过该硬件触发中断，可彻底避免上下文切换所承担的开销，并且不会有地址空间切换所带来的安全问题，具有很高的可适用性。

1.3 主要研究内容

本研究针对 ReL4 操作系统在低并发场景下异步系统调用性能较低的问题进行优化。基于对 ReL4 和 TAIC 已有工作的复现，本文对 ReL4 的异步系统调用路径及运行时结构详细分析，定位其在异步系统调用中的性能瓶颈。针对该性能瓶颈问题，结合 TAIC 的硬件特性，在 ReL4 中对 TAIC 中断控制器进行了适配与优化。主要研究内容包括以下几个方面：

1. 面向 TAIC 的中断映射机制设计与实现

针对 TAIC 中断控制器的资源数量有限的特点，提出一种基于位图的数据结构用于中断向量的映射与管理。该机制支持高效的中断分配、回收操作，减少了系统中的资源浪费，并通过在接口层的封装实现与上层模块解耦，增强系统可

扩展性。

2. 缓冲区索引策略与数据路径优化

在异步系统调用路径中，对缓冲区的索引与管理逻辑进行了重新设计，结合 TAIC 的硬件特性，优化数据在运行时组件之间的流转效率，提升异步任务调度和唤醒的实时性。

3. 平台测试与实验分析

在 QEMU 模拟平台与 FPGA 硬件平台上对优化后的实现进行了功能性验证与性能评估。通过构建典型异步调用场景，定量分析优化前后的执行效率与资源利用率。

1.4 论文结构安排

本文其余章节的主要结构安排如下：

第二章对本设计的相关工作进行了阐述，介绍了 rust 异步语义及其异步运行时实现，对 Rel4 异步系统调用的设计和 TAIC 硬件调度器的工作流程进行了详细说明。

第三章主要讲述优化后的系统设计。该章节首先对 Rel4 系统中的性能瓶颈进行分析，然后介绍了改造后的整体系统架构，并从硬件资源分配、缓冲区结构优化、异步事件注册三个方面详述设计细节。

第四章阐述了本设计的实现细节，包括各层级的具体实现及关键性算法。

第五章阐述了对本设计的实验评估。实验从功能性测试以及性能测试两方面对优化后的性能进行验证，并针对两种中断注册机制进行对比实验。本文对实验结果进行分析并得出结论。

第 2 章 相关工作论述

2.1 Rust 并发模型

Rust 是一门强调并发性与安全性的系统编程语言，其凭借所有权系统、生命周期及智能指针等一系列机制可以在编译期保障系统的内存安全问题^[17]。标准 Rust 语言的性能与 C 或 C++ 类似，其高效的并发模型和零成本抽象模式为异步编程提供了良好的环境。目前，Rust 语言已被广泛应用于操作系统内核的开发中，如 Redox OS^[18]、Tock OS^[19]。此外，Linux 内核也开始引入 Rust 语言，用于编写部分新的内核驱动和模块，目的是提高安全性和可靠性^[20]。

ReL4 系统中使用 Rust 作为系统编程语言，并基于 Rust 的并发模型构建异步运行时，以实现内核与用户线程中的异步任务调度。

2.1.1 Rust 的异步编程模型

Rust 语言采用 `async` 模型作为其异步编程模型。该模型基于协程和事件驱动，其核心是通过 `async/await` 语法将异步逻辑转化为类似同步代码的结构。具体而言，该模型中被声明为异步的 `async` 函数在编译期会被转换为一种实现了 `future` 接口的状态机。`future` 中的异步计算在声明时不会被执行，当运行时调用 `poll` 方法轮询 `future` 时，状态机才会逐步执行。基于该模式的 `async` 内部实现没有任何性能损耗，因此 Rust 具有优秀的异步编程性能。Rust 通过该模型避免了线程阻塞和“回调地狱”，使异步任务的创建和切换开销显著低于多线程模式。

`future` 代表一个尚未完成的异步计算，它可以被 `poll` 方法轮询执行，并在未来某个时间点返回一个计算结果。`Future trait` 的简要定义如下：

`Poll` 枚举用于表示 `Future` 的当前状态。它有两个可能的枚举值 `Ready(T)` 和 `Pending`。`Ready(T)` 表示 `Future` 已经完成，并返回一个值 `T`；`Pending` 表示 `Future` 尚未完成，需要继续轮询。

`poll` 方法用于尝试调度 `future` 中的异步计算继续执行。该方法返回一个 `Poll` 枚举表示 `Future` 的完成状态，`poll` 方法的调用者以此判断 `Future` 是否完成。

`Pin` 用于固定状态数据在内存中的地址。由于异步函数被编译为状态机执行，异步函数中的局部变量等字段也会被编译成状态字段。异步函数的执行中可以会改变

状态机在内存中的位置，一旦异步函数中涉及临时变量的引用，则会不可避免的出现悬空指针。`Pin<T>` 类型则保证被包裹的数据在未显式解除 `Pin` 的情况下不能移动。通过 `Pin<&mut Future>` 的方式传入 `poll` 方法，可以确保状态机在整个生命周期中位置固定。

`async` 和 `await` 是 Rust 中的两个关键字，是异步语义中的核心语法糖，它们提供了更简洁的编写异步函数的方式。`async` 用于声明一个异步函数。编译器会将 `async` 函数转换为实现了 `Future trait` 的状态机。`await` 用于阻塞当前的异步函数，并等待一个 `Future` 完成。`await` 的阻塞并不会影响其他 `future` 的执行。当 `future` 完成后，`await` 会解构 `future` 的返回值。

2.1.2 Rust 的异步运行时

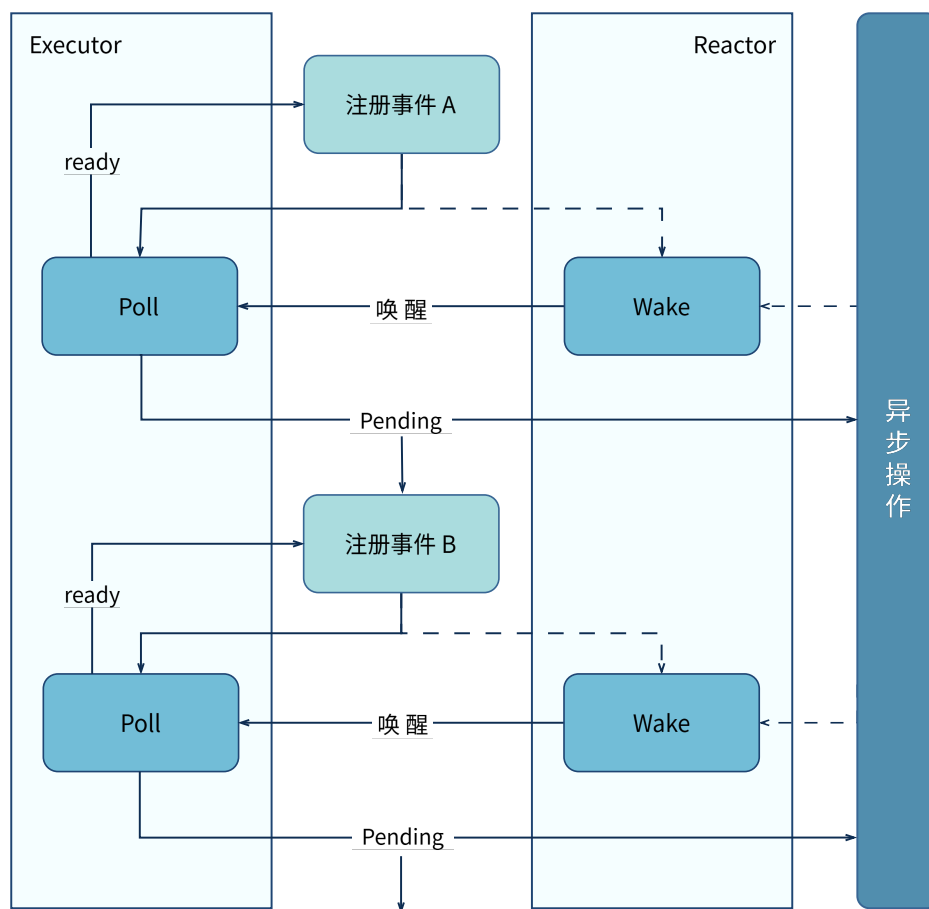


图 2-1 Rust 语言异步运行时框架图

Rust 的异步运行时围绕 `Executor` 和 `Reactor` 设计。`Executor` 是一个调度器，负责管理和调度异步任务的执行。`Reactor` 是一个事件循环，负责等待 IO 事件的发生，并将事件通知到对应的异步任务。

图2-1给出了异步运行时中 `Executor` 和 `Reactor` 的结构框架。

`Executor` 是 Rust 异步编程模型中的一个重要组件，它负责管理 `future` 的执行，并提供运行时环境。`Executor` 会提供异步任务所需的资源并使用一定的调度策略决定哪个异步任务被优先执行。在进行异步任务时，`Executor` 会轮询 `future` 中的 `poll` 方法，直到所有 `future` 均执行完毕。Rust 标准库中并没有提供默认的 `Executor` 实现，开发者可使用 Rust 社区中的异步运行时库。

`Task` 表示一个正在执行的异步任务。当一个 `future` 被提交给执行器并被调度执行时，执行器会为该 `Future` 创建一个 `Task`，并将其加入任务队列。`Task` 负责管理 `Future` 的生命周期，并在 `Future` 完成时通知执行器。执行器通过管理 `task` 来管理异步任务的执行。

`Waker` 是一个用于唤醒任务的句柄，每个异步任务的执行上下文中有有一个 `Waker` 对象。`Waker` 对象实现了 `wake trait`，提供了 `wake` 方法，可用于唤醒已经阻塞的异步任务。具体而言，当 `future` 因等待其他事件而阻塞后，执行器将不再尝试轮询该 `future`，而是将其状态设置为 `Pending`。当异步任务因 IO 完成或其他事件准备就绪后，`Waker` 会被调用以通知执行器唤醒该任务。唤醒后的任务会重新进入执行队列，等待执行器的调度。

2.2 ReL4 系统设计

ReL4 是基于 Rust 语言实现的异步微内核，其遵循 seL4 的微内核架构理念并对其创新性优化。在与 seL4 的系统调用保持兼容的基础上，ReL4 对 IPC 机制进行了异步化改造，避免了 IPC 过程中的特权级切换，实现了高性能的异步进程间通信。

ReL4 可复用 seL4 的构建工具链，仅依赖其文件和部分配置项。在构建时，ReL4 内核会被编译为动态链接库，通过 seL4 构建工具链与预编译的 seL4 头文件进行链接，形成可执行的内核镜像。ReL4 的用户态根任务使用 Rust 语言基于 `rust-sel4` 开源项目编写。

为实现高性能的异步进程间通信和异步系统调用，ReL4 在内核和用户线程库中实现了异步运行时。该运行时基于 Rust 的异步编程模型设计，提供了异步任务的调

度和管理功能。

2.2.1 能力机制与主要内核对象

ReL4 采用与 seL4 相似的能力安全模型作为其访问控制体系。在该模型下，可被用户态线程使用的系统资源被抽象为内核对象。线程访问对应的内核对象需要具有相应的能力并提供能力句柄^[21]。ReL4 中的主要内核对象包括：TCB、CSpace、VSpace、Notification、Endpoint、Untyped 和 Frame。

TCB（Thread Control Block）是用于管理线程的核心内核对象，其中存储线程的控制信息，其中包含线程的寄存器快照以及上下文信息用于线程调度。TCB 还负责维护与线程调度相关的字段，例如线程的优先级、线程状态等。此外，TCB 中存有一系列能力槽，用于存储线程所持有的能力，包括线程的能力空间、虚拟内存空间、通知对象、端点对象和回复能力等。

CSpace（Capability Space）是线程的能力空间，是管理线程可访问资源的能力集合。在实现上，CSpace 是层级能力结点（CNode）组成的树形结构。而 CNode 是一个固定大小的能力槽数组，其中每个槽位可以存储一个能力（capability）。CSpace 的层级结构支持能力的派生、重定向和精细化权限控制。线程的能力可由父线程派生，或通过 IPC 传递给其他线程。在上下文切换时，线程可通过 TCB 中的指针绑定到自己 CSpace 的根 CNode，从而获得其能力空间视图。

Notification 和 Endpoint 分别是 ReL4 通知机制中的通知对象和端点对象。Notification 对象通常与线程或 Endpoint 对象相关联，用于传递类似中断、资源就绪等非阻塞事件。Endpoint 作为通知的作用端点，可被多个线程用于发送（send）或接收（receive）消息，通信过程支持同步阻塞与非阻塞模式。关于 ReL4 中的通知机制，将在本文 2.2.2 小节中做更详细的陈述。

VSpace（Virtual Address Space）用于描述线程虚拟地址空间，其负责维护虚拟地址到物理内存之间的映射关系。每个进程在运行时拥有独立的 VSpace，以实现内存隔离和访问控制。VSpace 由顶层页目录和多级页表构成，在具体实现上依赖底层硬件架构的 MMU 机制。在创建新进程时，必须显式分配一个 VSpace 并绑定至该线程的 TCB 中，确保其拥有合法的地址空间。VSpace 还支持地址空间的动态管理，例如映射、撤销或更新特定的虚拟地址区域。

Untyped 对象是表示所有可重分配内存资源。它代表一段尚未类型化的物理内存

区域，是系统能力分配与内存管理的基本单位。内核启动后，所有未被使用的物理内存区域都被封装为 `Untyped` 对象，由根任务（`root task`）通过能力机制管理。在系统运行过程中，用户线程可通过 `Retype` 操作将 `Untyped` 对象转化为其他具体类型的内核对象（如 `TCB`、`Frame`、`CNode` 等）。`Retype` 操作必须满足对齐和大小等约束条件，且一段 `Untyped` 内存一旦被分配则不能重复使用，除非通过回收机制恢复。通过能力控制，系统能够确保 `Untyped` 对象不会被任意访问或滥用，从而实现安全、细粒度的资源隔离和分配策略。

`Frame` 对象代表 `ReL4` 中的基本物理页框资源，是虚拟内存管理中的核心单元。每个 `Frame` 对象对应一页固定大小的物理内存，可被映射（`map`）至 `VSpace` 中的特定虚拟地址。线程只能映射其拥有能力的 `Frame` 对象，从而防止非法地址访问。`ReL4` 将部分内存资源管理的工作下放至用户态，支持 `Frame` 能力的复制与派生，允许多个线程共享同一物理页。此外，`Frame` 对象还可以与设备内存映射，从而支持用户级设备驱动访问硬件资源。

2.2.2 通知机制与用户态中断

`ReL4` 的通知机制与 `seL4` 类似，用与线程间的异步事件通知。其核心设计目标是在保持系统微内核结构精简性的同时，实现低延迟、低开销的异步事件交互机制。

2.2.2.1 seL4 的通知机制

在 `seL4` 中，通知对象（`Notification`）可以与一个或多个线程进行关联。每个线程的 `TCB` 中包含一个可选的 `Notification` 挂载字段，用于绑定线程与某个 `Notification` 对象。成功绑定的 `Notification` 的线程可以通过系统调用接口（`Wait`、`Signal` 等）与该 `Notification` 对象进行交互。

该机制允许通知对象直接作用于线程调度，从而在信号到达时以最小的延迟唤醒目标线程，它为线程提供了一种在不占用 `CPU` 的情况下等待事件发生的方法，从而避免频繁轮询导致的资源浪费。

2.2.2.2 ReL4 的通知机制

`ReL4` 系统中通知按特权级可分为以下四类

1. 用户态之间的通信
2. 内核向用户态的通知

3. 用户态向内核的通知

4. 内核态之间的通知

ReL4 系统为减少通知过程中的特权级切换，对 seL4 的通知机制进行了优化。对于第一种和第二种情况，ReL4 基于用户态中断对原有的通知处理逻辑进行了重构。对于第三种情况，ReL4 采用系统调用的方式将消息发送至内核。第四种情况本身不涉及上下文的切换。

2.2.2.3 用户态中断

ReL4 系统引入了用户态中断机制（U-notification），通过实现控制流和数据流的分离来降低通信过程中的特权级切换开销。该机制依托一个特殊的用户态中断控制器（UINTC），在通知通信过程中，控制流由用户主动向内核注册所需资源，而数据流则直接通过硬件传递，不再经由内核。

控制流包括发送方和接收方的注册两个部分。

接收方注册：用户线程首先创建 Notification 对象，然后通过 TCB_Bind 接口将其绑定到线程 TCB。随后调用 UintrRegisterReceiver 系统调用，注册中断向量表并向 UINTC 申请接收状态表项。

发送方注册：发送方通过能力派生机制获得对 Notification 对象的访问权限。在第一次执行发送操作时，若该能力尚未包含 Sender ID，则会触发 UintrRegisterSender 系统调用以完成注册并分配 Sender ID。

注册完成后，发送方可直接执行 uipi_send 指令发送用户态中断。

2.2.3 异步运行时设计

由于 ReL4 内核中去除了同步 IPC 的支持，ReL4 系统在用户态提供了异步运行时，该运行时提供了用于异步通信的共享缓冲区和协程调度器。

为实现轻量化的异步通信，ReL4 选用协程作为调度的基本单位。协程调度器整体实现框架如图2-2所示^[6]。

异步运行时将协程分为 worker 协程和 dispatcher 协程。worker 协程用于处理异步请求，dispatcher 协程用于处理中断信号并执行协程唤醒。为了解决不同协程之间的处理顺序问题，协程调度器引入了优先级调度机制，并在内部维护了一个多级优先级队列。协程在创建时可被赋予一定的调度优先级。通过设置协程的优先级可以

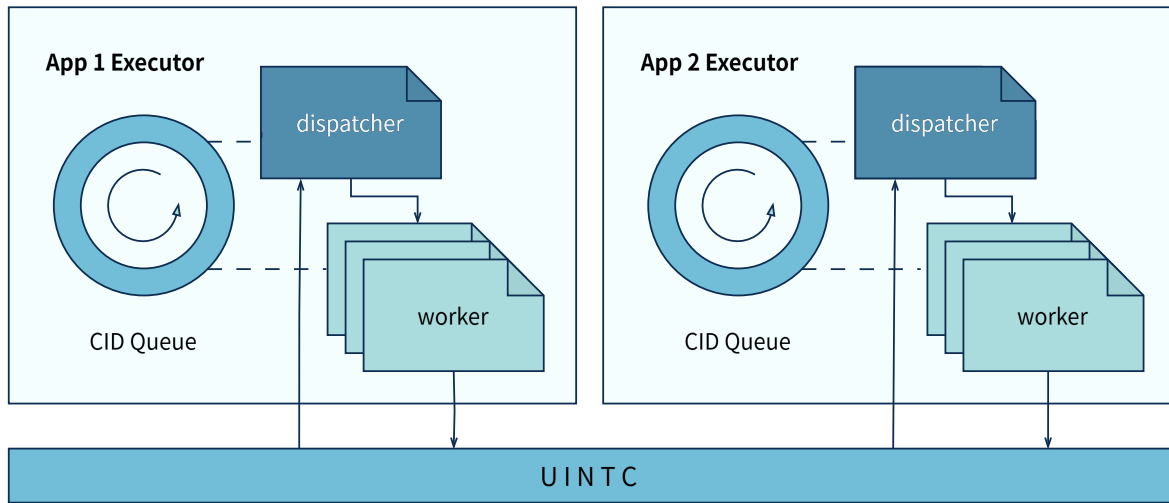


图 2-2 协程调度器结构示意图

影响调度器的调度策略实现针对性的性能调优。

异步运行时的共享缓冲区是一个环形队列结构，队列中可存放一定数量的异步通信消息（IPC_Item）。IPC_Item 由协程 id（cid），消息信息（msg_info）和扩展消息信息（extended_msg 组成）。队列通过原子变量实现跨线程的安全读写。为减少不必要的用户态中断收发，缓冲区内部加入了两个布尔类型的原子变量用于标记协程的执行状态。

2.2.4 异步 IPC 流程

本章节将对 ReL4 系统中基于用户态终端的异步 IPC 流程进行介绍。以最常见的 call 流程为例，在异步通信典型场景中，双方分别为客户端和服务端。客户端通过 call 请求向服务端发送 ipc 通信，并等待服务端的回复。服务端接收到请求后，进行处理并通过 reply 回复客户端。基于用户态中断的异步 IPC 流程如图2-3所示。

在用户线程的初始化阶段，系统会按照2.2.2章节中描述的用户态中断流程对客户端和服务端分别进行注册并分配共享缓冲区用于异步通信。

当客户端需要进行异步 IPC 时，会首先依靠异步运行时创建一个异步协程，在协程内部会调用异步 IPC 接口。在发起异步 IPC 请求的过程中，协程会构造 IPC 请求消息并写入异步 IPC 缓冲区，根据缓冲区中的状态变量判断是否需要唤醒服务端的处理协程。若服务端的处理协程处于阻塞状态，则对服务端线程会发起用户态中断，然后阻塞自身等待回复。

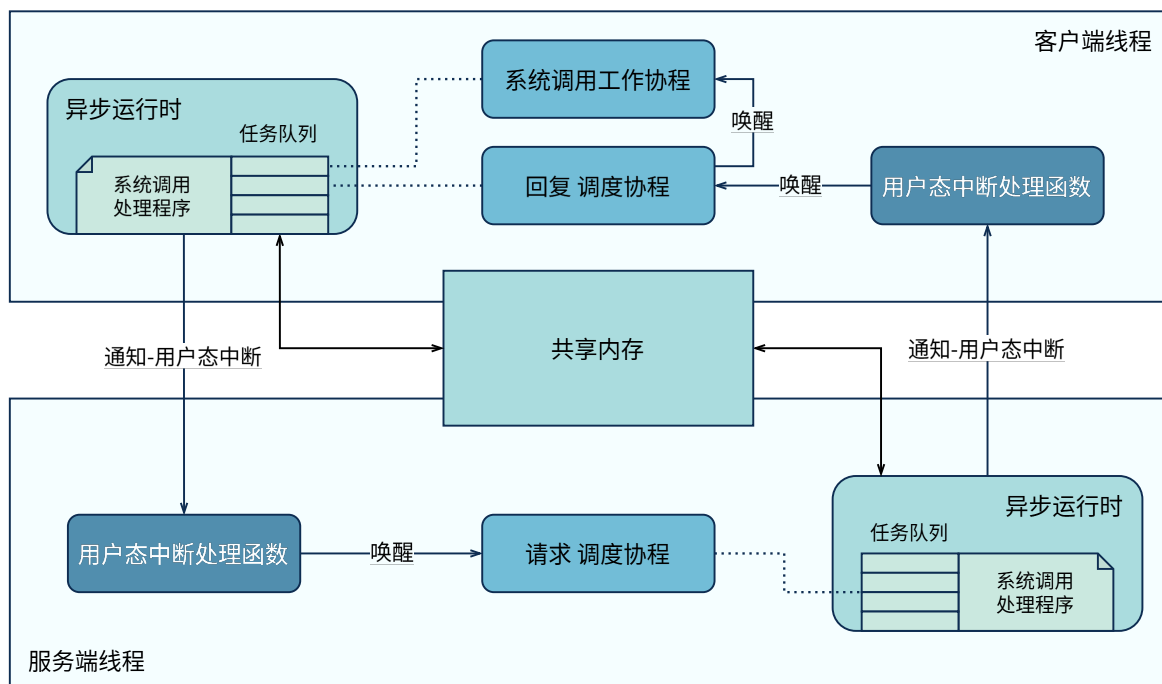


图 2-3 基于用户态中断的异步 IPC

当服务端线程接收到用户态中断后，会进入中断处理函数。在该函数中通过异步运行时的 `wake` 方法唤醒服务端的分发协程（`dispatcher`）。分发协程会读取缓冲区中的请求消息，唤醒服务端的目标协程（也就是处理 IPC 消息的协程）。

该协程处理完 IPC 请求后，会使用同样的方法对客户端的协程进行回复。客户端也使用相同的方法唤醒原协程并读取缓冲区中的回复消息，完成整个异步 IPC 的 call 请求过程。

异步 IPC 中的 send 请求与 call 请求类似，区别在于 send 请求后客户端不需要阻塞等待服务端回复。

ReL4 系统中的异步系统调用可以看作是特殊的异步 IPC 请求。其流程与异步 IPC 类似，区别在于异步系统调用的接收方为内核中的处理协程。由于用户态中断无法发送至内核，因此 ReL4 系统中的异步系统调用依靠系统调用辅助实现。该部分在3.1章节中进行详细介绍。

2.3 TAIC 任务感知中断控制器

TAIC 是一种任务感知中断控制器。与传统的中断控制器不同, TAIC 能够根据任务的状态和优先级动态调整中断的处理方式。它通过硬件调度器来管理中断的分

发和处理，从而提高系统的响应速度和资源利用率。

TAIC 的创新性体现在两个方面。首先，在状态管理机制上，TAIC 彻底打破了传统中断控制器依赖软件查表的模式，将任务状态信息的维护和访问职责下沉到硬件。每个任务在系统初始化阶段便会将其状态信息注册至硬件中，后续中断发送过程中无需访问内存。该方法显著减少了处理器访问内存所带来的延迟。

其次，TAIC 将任务调度逻辑集成于中断控制器内部，这种设计突破了传统中断处理流程的限制。在传统系统中，中断服务例程通常仅负责处理中断源的基本事件通知，将任务唤醒交由软件处理，这一过程涉及上下文的切换，带来较高的性能开销。而在 TAIC 中，中断注册阶段就将相关处理任务与具体中断源进行绑定。当中断信号到达时，TAIC 会立即根据硬件中的任务映射信息，将对应任务加入硬件就绪队列。

2.3.1 系统整体架构

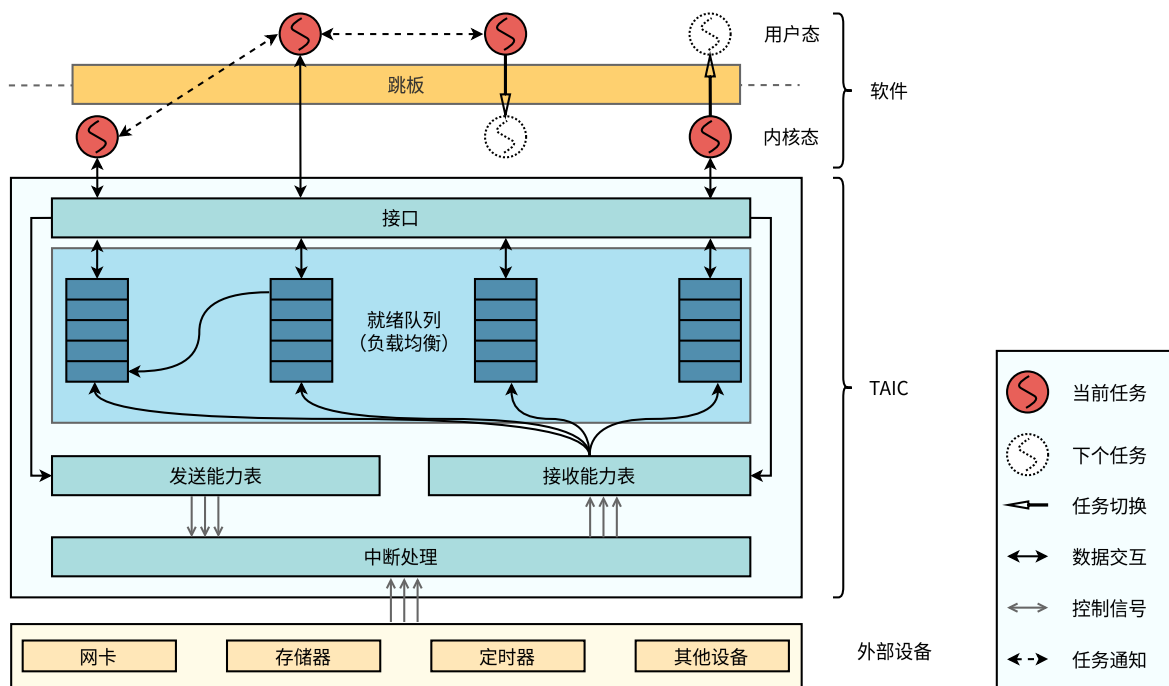


图 2-4 TAIC 系统架构图

图2-4给出了基于软硬协同的任务调度和中断响应系统整体架构^[16]。TAIC 由就绪队列、发送能力表、接收能力表和中断处理模块组成。就绪队列根据任务标识中

与调度相关的属性维护任务标识的顺序，且直接支持负载均衡功能；发送能力表中记录了可以发送任务通知的发送方标识，而接收能力表中则记录了可以接收中断事件和任务通知的接收方任务标识。外部设备的中断信号连接到 TAIC 的中断处理模块中，软件通过总线与 TAIC 交互，通过软硬件交互接口使用 TAIC 的调度功能以及注册与中断事件和任务通知相关的能力，中断处理模块在收到中断或者任务通知信号时，会根据中断号或者通道号来检查对应的发送方能力表或者接收能力表，从而完成中断处理和任务通知。^[16]

2.3.2 驱动设计及使用方法

taic_driver 通过，将硬件寄存器的读写映射到地址空间。通过 MMIO 的方式访问硬件寄存器。taic_driver 提供了对硬件队列的读写接口，用户线程可以通过该接口直接操作硬件队列。taic_driver 还提供了对能力表的读写接口，用户线程可以通过该接口直接操作能力表。

taic_driver 中主要接口如表2-1所示。

表 2-1 taic_driver 中 LocalQueue 接口列表

函数名	说明
alloc_lq	分配一个就绪队列，根据 OS ID 和进程 ID 从硬件申请资源。
task_enqueue	将任务句柄写入就绪队列，向硬件发起任务入队请求。
task_dequeue	读取队列中的任务句柄，如果为 0 表示队列为空，否则返回有效任务句柄。
register_sender	将本就绪队列注册为某进程的发送方。
cancel_sender	撤销先前注册的发送方信息。
register_receiver	注册接收端信息与处理句柄。
send_intr	基于已注册的信息，向接收方发送中断
register_extintr	注册外部中断处理句柄。

其中，alloc_lq 方法基于 TAIC 对象，用于分配一个就绪队列（Local_Queue），其他接口均基于 Local_Queue 对象调用。

alloc_lq 方法需提供 OS ID 和进程 ID 作为参数，OS ID 用于标识操作系统实例，进程 ID 用于标识进程。如果当前进程中已有一个队列，该方法会申请另一套硬件资源并进行分配两个队列属于同一进程。其中，0 号进程 ID 为内核进程保留使用。

register_sender 方法用于将本就绪队列注册为某进程的发送方。注册完成后，可

通过该队列向其他队列发送中断信号。

`register_receiver` 方法用于注册接收端信息与处理句柄。该句柄的低二位作为配置位使用，分别表述该次注册是否可持续使用和该次注册是否抢占先前的注册行为。注册完成后，本队列收到中断信号时会将该句柄加入到就绪队列中。

2.4 本章小结

本章围绕本设计的相关工作展开论述，包括 Rust 并发模型、ReL4 系统设计及 TAIC 任务感知中断控制器。Rust 语言的异步编程基于 `async` 模型，采用协程和事件驱动，通过 `async/await` 语法实现高效异步编程，围绕 `Executor` 和 `Reactor` 设计异步运行时。ReL4 是基于 Rust 的异步微内核，旨在针对 seL4 的 IPC 机制进行优化。ReL4 通过对通知机制进行重构，引入用户态中断，并基于协程调度实现了异步运行时，实现了高性能的异步进程间通信。TAIC 是一种任务感知中断控制器，通过创新性地将任务状态管理与调度逻辑集成于硬件，实现了中断处理的动态调整，提高系统响应速度和资源利用率。本章对其驱动设计与主要接口进行了介绍。

第3章 基于 TAIC 的异步系统调用架构设计

通过对 Rust 异步模型、ReL4 系统和 TAIC 控制器的分析，本文针对 ReL4 系统的性能缺陷，提出一种基于 TAIC 的优化方案。本章将围绕该方案展开，系统地分析异步系统调用的性能瓶颈，并详细介绍改造后的异步系统调用架构设计。

3.1 硬件化改造需求分析

在 ReL4 系统原有的实现中，异步系统调用的过程会经历特权级的切换和用户态中断的触发。具体过程大致如图3-1所示^[6]。

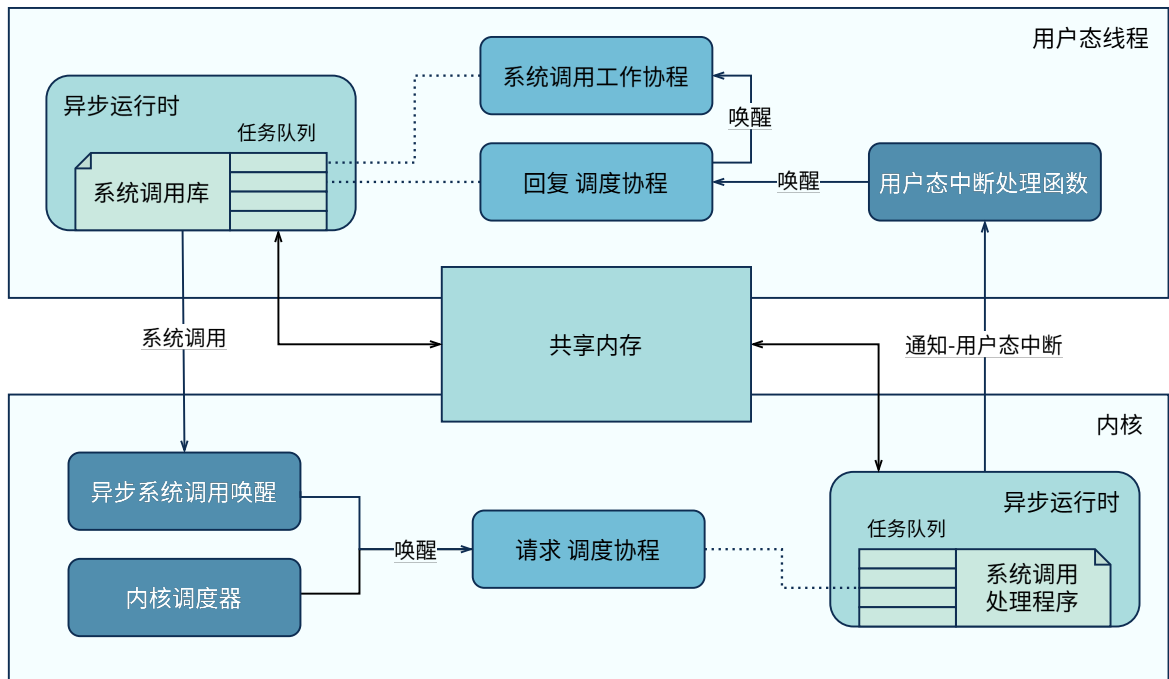


图 3-1 ReL4 中异步系统调用流程

异步系统调用的发起需要用户态的异步运行时以及异步系统调用库函数的支持。发起异步系统调用的协程是一个由异步运行时所调度的异步协程。在该协程提交异步系统调用后，库函数会将请求写入缓冲区，然后根据缓冲区中的原子变量判断内核中的处理协程是否正在执行。若内核中的处理协程已经空闲阻塞，则进行系统调用来唤醒内核中的处理协程。此时，CPU 会陷入内核对该内核任务进行调度，并尝

试寻找一个空闲的内核发送核间中断以执行该处理任务。综上，异步系统调用的发起引入了异步任务调度所需的必要开销以及两次特权级切换所带来的上下文保存恢复开销。

在处理协程完成异步系统调用处理后，内核会通过通知机制对调用方进程发送用户态中断，以唤醒用户态进程的中断处理函数。中断处理函数再调用接受回复的异步协程，对内核的回复进行分发。接受回复的异步协程会根据回复消息中的协程 id，唤醒对应的因等待回复而阻塞的异步系统调用发起协程。此过程包含了用户态中断所带来的上下文保存恢复、中断处理函数中的协程唤醒，以及接受回复的异步协程进行的分发处理。

在整个异步系统调用的实现过程中，缓冲区的写入，读取，系统调用的实际处理是必要的。而此外，由于异步的引入，额外带来了（可能的）两次上下文切换开销，异步任务的调度开销，中断处理函数执行开销，以及回复分发的执行开销。

根据原 ReL4 异步系统调用的性能测试结果，在低并发场景下，异步系统调用的性能较低，且远高于同步。根据上文的过程分析可知，低并发场景下，内核中的处理协程有较大的概率处于空闲状态。这就导致 CPU 需要频繁的陷入内核以唤醒内核中的处理协程。同理，用户态中断的触发也会相较高并发场景更加频繁。由此可见，频繁的系统调用和用户态中断是导致低并发场景下异步系统调用性能较低的主要原因。异步的引入旨在提高系统整体吞吐率，而低并发下高额开销无法被较多的并发协程均摊。综上所述，ReL4 中原有的异步系统调用需要性能优化，以减小异步功能的引入所带来的额外开销。

3.2 优化的异步系统调用架构设计

为了减小上述过程所产生的不必要开销，本文设计将 Taic 硬件调度器集成到 ReL4 操作系统中，用于代替异步运行时中原有依赖软件实现的调度逻辑，进而优化异步系统调用路径，改善整体的性能。集成后，系统整体框架如图 3-2 所示

3.2.1 异步运行时的 TAIC 适配

由 2.3 中的综述可以得知，TAIC 内部提供了多个硬件级的任务队列，具备跨特权级别的任务调度能力，即允许内核直接操作用户态调度上下文，而无需进行中断和陷入。基于这一特性，本文对异步运行时进行了结构上的调整，将原本软件逻辑实现

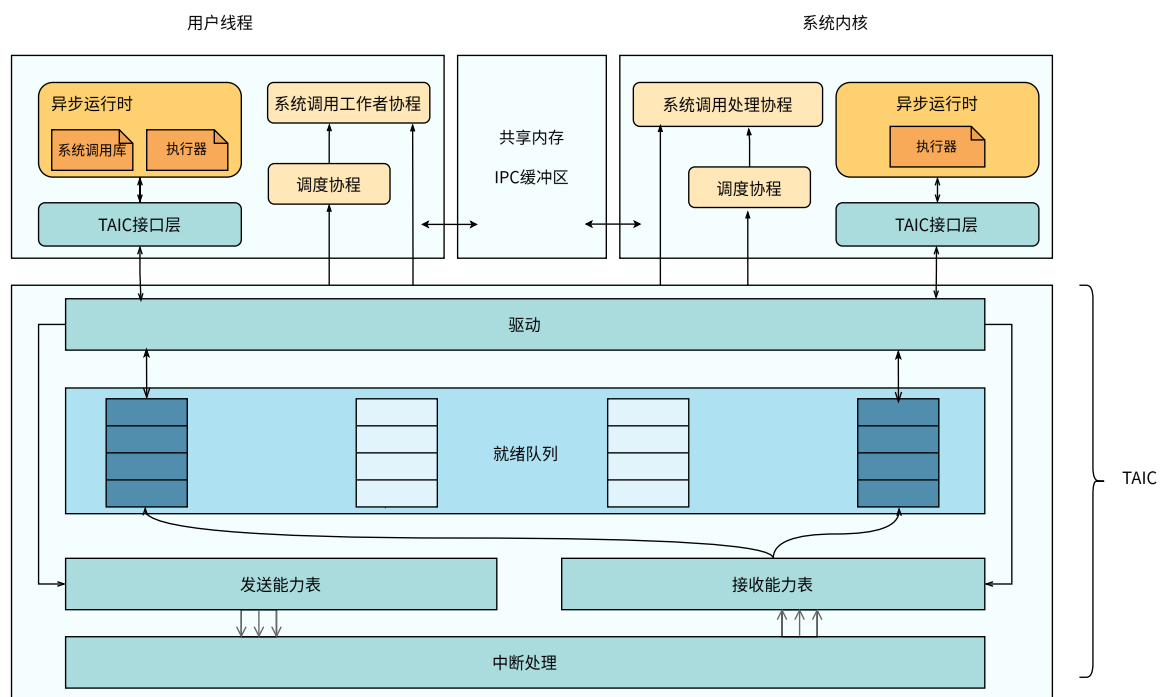


图 3-2 基于 TAIC 的异步系统调用架构设计

的任务队列改为硬件队列的映射；将原本基于软件实现的协程阻塞与唤醒机制，替换为基于 TAIC 队列的硬件实现。

为了将 Taic 引入到异步运行时中，本文设计采用分层架构，如图 3-2 所示，系统结构从上至下依次为：内核/用户态程序、异步运行时、Taic 接口层、Taic 驱动层以及最底层的 Taic 硬件。

内核态与用户态中的异步程序位于最上层，可直接通过异步语义发起异步系统调用。异步协程的阻塞、唤醒与调度由下层的异步运行时负责管理，从而实现了异步过程的自动化控制。

为了更好的在异步运行时中调用硬件调度器的能力，本文设计增加了一层 Taic 接口层作为运行时与底层驱动之间的抽象桥梁。该层提供统一接口和地址映射功能，在 Taic 原有驱动的基础上进行了进一步的封装，实现了支持跨越特权级的任务控制操作。

在原有的初始化过程中，加入硬件能力的初始化。替换异步运行时的就绪队列为一个硬件结构抽象出的队列对象。

3.2.2 异步系统调用路径改造

由于硬件调度器的引入，异步系统调用的提交不再需要通过原有的系统调用，也就无需陷入内核态进行相关处理。因此，本文将异步调用的提交路径完全保留在用户态。利用 TAIC 队列的信号收发机制，直接在用户态将任务发送至内核控制流，大幅简化了路径、提升了执行效率。

同样的，内核处理完成后的回复消息也不再需要用户态中断进行间接唤醒。理想情况下，每个因等待内核回复而阻塞的异步发送协程均可被硬件直接唤醒。因此可以舍弃原有的分发协程与中断处理函数。但由于硬件唤醒的中断向量数量存在限制（3.3.1小结中详述），本设计保留了分发协程用于在高并发场景下，二次唤醒未成功申请到硬件通道的协程。

3.2.3 系统调用完整流程

根据上文的架构设计，改进后的异步系统调用流程如下：

1. 在内核初始化时，会对异步运行时进行初始化。该过程中会调用 TAIC 相关接口分配资源，申请一个内核专用的队列。
2. 在创建用户态进程时，异步运行时申请 Taic 队列，创建缓冲区，并完成的异步系统调用的注册。此时内核会创建一个单独的处理该用户态进程异步系统调用的协程，并将该协程加入阻塞队列。
3. 当用户态进程需要发起异步系统调用时，会创建一个异步协程。该协程会构造请求消息并将消息写入缓冲区。随后根据内核中的执行情况，调用硬件能力唤醒内核协程。一切准备就绪后，该协程会阻塞自身，等待回复。
4. 内核执行处理异步系统调用的协程。该协程会从缓冲区中读取消息，进行处理并将结果写回缓冲区。随后，根据协程的 id 以及分发协程的执行情况，唤醒对应的协程。
5. 用户态阻塞等待回复的协程因唤醒而被调度执行。该协程会从缓冲区收到回复，至此一次完整的异步系统调用完成。

3.3 硬件资源分配与映射策略

3.3.1 中断向量映射策略

在 3.2 章节中所叙述的优化框架中，协程需要被一一对应的唤醒。由 2.2.3 中所阐述的 Taic 模型可知，协程的唤醒需要通过队列中提前分配的“中断向量”。Taic 硬件调度器仅提供固定数量的中断向量（共 32 个），因此，如何在有限的中断资源下高效地映射和调度大量用户态协程，成为本设计中的核心问题之一。为尽可能高效的利用已有的硬件资源并提高低并发下的异步性能。本设计采用动态映射策略分配中断向量^[22]。

该设计在异步运行时中保留一个 0 号协程（dispatcher 协程）。该协程常驻于异步运行时中，用于在硬件资源不足时间接唤醒协程，以实现硬件资源的复用。

在客户端执行异步系统调用请求的过程中，请求协程首先尝试向申请空闲向量，用于在内核完成操作后反向唤醒自身。

- 若当前中断向量表尚未满载，即存在可用中断向量，则会成功分配到一个向量号。协程会将该中断向量写入调用传递的消息中，连同其他上下文信息发送给内核。当内核处理完毕后，即可通过该中断向量向对原始协程的直接唤醒，无需额外中间调度，极大提升响应效率。
- 若中断向量表已满，即所有中断向量已被活跃协程占用，当前协程无法获得中断资源。此时，协程会将消息结构中的中断向量字段显式置 0，表明该请求不绑定硬件中断唤醒。内核在处理完该请求后，会将该请求的回复消息 id 加入缓冲区中的控制队列，并尝试唤醒 dispatcher 协程。dispatcher 协程在被唤醒后，解析消息中的相关字段并唤醒对应的用户协程，完成该异步系统调用的回复流程。

中断向量的管理由硬件接口层负责。在系统初始化阶段，硬件接口层在内存中构建并初始化中断向量表结构。该向量表采用位图方式存储中断向量的分配状态，其中 0 号中断向量被保留用于唤醒 0 号协程。同时，接口层向上层提供向量申请与释放接口，从而实现硬件资源的动态分配。

该映射机制有效地实现了对硬件接口的封装与抽象。整个过程由异步运行时与硬件接口层协同完成，上层应用代码无需感知底层实现细节。

3.4 异步通信缓冲区结构优化

原有的缓冲区采用环形队列实现消息的存储与管理。为了更好的适配新的处理流程并提高异步性能，本文对缓冲区的结构设计进行了重新设计与优化。

由于在硬件资源充足的情况下取消了 dispatcher 协程的分发过程，原阻塞协程直接由内核唤醒。这一变更虽然减少了调度开销，但也带来了新的挑战：由于消息处理的顺序不再严格遵循写入顺序，原有的环形队列已不再适应这种处理模式。因此，本文将缓冲区的结构由环形队列改为基于“消息槽”的形式，并设计了一套槽位分配机制，尽可能的降低写入和读取所造成的开销。

新的缓冲区如3-3, 由数据区、索引队列和状态变量三部分组成。

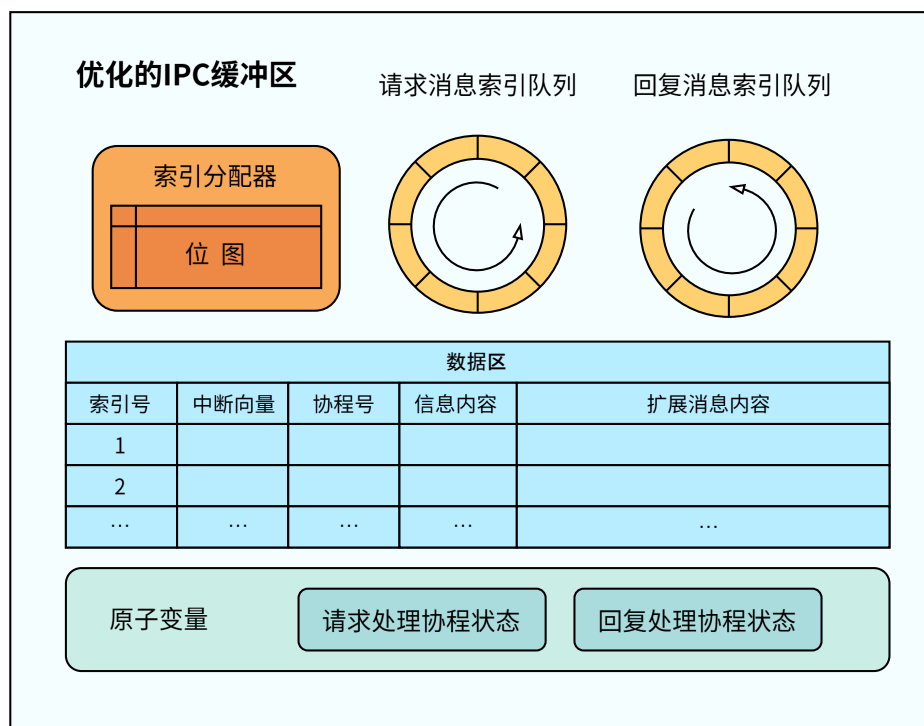


图 3-3 缓冲区结构示意图

数据区是一个预分配的内存块，用于存储异步系统调用过程中传递的消息。整个区域被划分为多个“消息槽”，每个槽用于存储一条完整的消息内容。

索引队列包括数据区的控制信息。索引队列中存储着需要内核协程处理的请求消息 id 和需要分发协程分发的消息的 id。协程可以从队列中依次取出需要处理的消息 id，然后根据该 ID 从数据区中读取相应的消息内容，进行处理或分发。

状态变量由两个原子标志组成，分别表示内核中的处理协程和用户态的回复分发协程是否阻塞^[23]。

当协程发起异步系统调用时，首先会向缓冲区申请一个槽位 id，然后将消息写入数据区对应的位置并将该消息的 id 入队。内核处理协程在执行过程中，会从队列中取出待处理的消息 id，读取对应槽中的数据进行处理，并将处理结果写回同一槽位。

当硬件资源充足时，回复消息不需要经过分发协程分发，因此不需要将回复的消息 id 入队。若并发数超过 31，部分协程不能直接通过硬件唤醒，则需要将回复的消息 id 写入队列。并尝试唤醒分发协程。分发协程同样会依次取出队列中的消息 id，然后根据消息的 id 读取数据区的消息，进而再唤醒对应的协程。

3.5 异步事件注册机制的应用

由 3.5 节叙述可知，协程的中断向量采用了动态分配的策略，中断向量的注册是在运行时进行的。而中断向量的注册机制会对异步系统的实时性造成影响。如 2.3.2 节所述，Taic 提供了两种中断注册方式：“一次性注册”与“持续注册”。

默认的注册机制采用“一次性注册”策略：每当协程因中断事件被唤醒然而，在高并发或高频唤醒中，频繁注册与注销事件会带来非忽略的开销，影响整体调度性能。

为优化上述问题，Taic 提供了一种基于标志位控制的“持续注册”机制。在该模式下，开发者可通过设置注册参数中的特定标志位，实现中断向量的保留与复用，避免不必要的重复注册。此机制在高并发或重复事件场景下具有显著优势，能有效减少调度延迟与资源竞争。但在中断频度较低或并发度不高的系统中，可能会限制灵活性。

基于上述两种机制，本设计均进行了完整实现，并构建了相应的测试用例用于功能验证与性能评估。具体的实验配置、对比分析与测试结果将在第 5.3 节中详述。

3.6 本章小结

本章首先围绕 ReL4 中异步系统调用的实现过程，分析了其在低并发场景中性能下降的主要原因，指出频繁的特权级切换与用户态中断是系统开销的重要来源。随后，针对这一问题，讲述了优化后异步系统调用的总体架构设计，包括适配 TAIC 的异步运行时结构与改进的异步系统调用路径。具体而言，该设计引入了 TAIC 硬件加

速调度，替代原有软件调度逻辑，通过中断向量的直接唤醒省去了用户态中断与内核陷入的开销，从而重构了异步系统调用路径，实现了无需上下文切换的异步系统调用。最后，本章对该设计的各个组成部分，分别描述了具体的设计方案。包括中断向量的分配与映射策略，异步通信缓冲区的结构优化和异步事件的注册机制。

第 4 章 TAIC 适配与异步系统调用实现细节

4.1 TAIC 接口层封装

4.1.1 中断向量分配器实现

为实现 3.3.4 章节中的中断向量复用，本设计在硬件接口层实现了一个中断向量分配器。

由于硬件中存储了协程 id 与中断向量号的对应关系，因此软件接口只管理每个中断向量号的使用情况。本设计中，分配器基于 32 位位图实现。该位图提供基本的方法，如设置位、清除位和查询首个零位。

其中为提高性能，查询首个零位使用 Rust 内建方法 `trailing_zeros`^[24]。该方法返回最低有效零位的索引，在 risc-v 中可以被映射成 CLZ 等硬件指令^[25]。具体算法如算法1所示。

算法 1 查找位图中首个零位

Require: input: `bitmap` (32 位整数)

Ensure: output: 首个零位的索引 (从最低位开始计数), 若无零位则返回 `None`

function `FIND_FIRST_UNSET(bitmap: 32-bit integer)`

inverted $\leftarrow \sim \text{bitmap}$

if *inverted* = 0 **then**

return `None`

else

return `trailing_zeros(inverted)`

end if

end function

该算法输入为一个 32 位整数，表示当前中断向量的使用情况。输出为首个未使用的中断向量号索引，若无可用向量则返回 `None`。该算法首先对输入的位图进行按位取反，得到未使用的中断向量的位图。若该位图为 0，则表示所有中断向量均已被使用，返回 `None`。否则，使用 Rust 内建的 `trailing_zeros` 方法查询最低有效零位的索引，并返回该索引作为可用中断向量号。

分配器基于上述的位图结构进行封装，提供了初始化、分配、释放接口，实现类

图如图4-1。

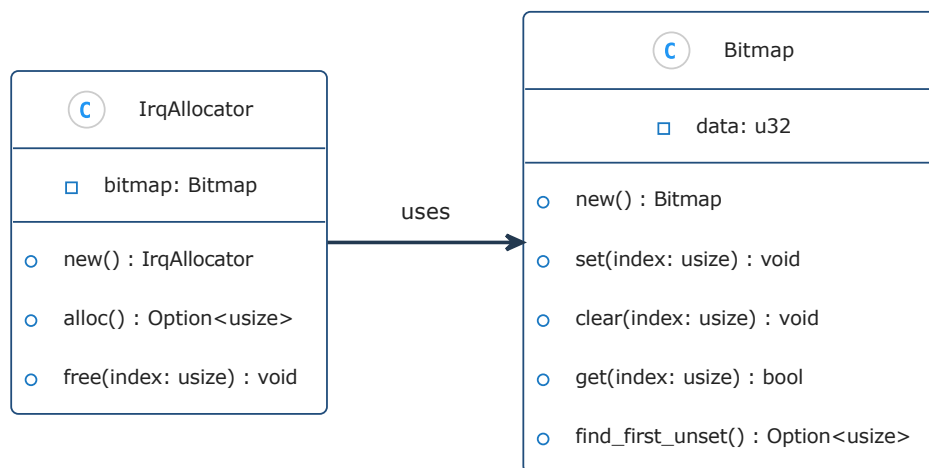


图 4-1 中断向量分配器类图

4.1.2 硬件队列封装

由于内核和用户态的地址空间存在差异，因此分别在用户态和内核态的接口层对 `taic_driver` 进行了不同的封装。

内核中接口层首先定义了 TAIC 的寄存器物理地址基址、本地队列数量、内核线程 id 等常量。然后，使用 `lazy_static` 宏声明了一个内核中全局唯一的本地队列 `LOCAL_QUEUE`。该队列使用常量参数调用 `taic_driver` 中 `alloc_lq` 的方法分配。

接口层提供 `get_lq` 方法返回 `LOCAL_QUEUE` 的 `Arc` 智能指针，用于异步运行时就绪队列的初始化。

接口层封装了发送者和接收者的注册逻辑。

其中 `register_sender` 用于将内核的队列的注册成为另一个全局队列的消息发送方。该方法直接调用 `LOCAL_QUEUE` 中的 `register_sender` 方法，并固定 `os_id` 参数为常量。

其中 `register_receiver` 用于将内核的队列的注册成为另一个全局队列的消息接受方。该方法将设置了两个布尔变量：`preempt` 与 `reusable` 分别表示该次注册是否抢占之前的注册以及是否可循环使用。接收方 ID、可抢占性与可复用性被按位编码为一个 `handler` 值，并传递给 `LOCAL_QUEUE` 的 `register_receiver` 方法完成注册。

接口层还提供 `send_signal` 方法，用于向其他队列发送信号，通过中断向量唤

醒对方队列中的协程。

用户态的接口层中，使用 `thread_local` 宏定义了线程局部变量 `LQ_MANAGER`。该变量作为硬件资源的全局管理实例，整合了中断向量分配器以及全局队列。用户态的接口中使用 `LQ_MANAGER` 中的队列代替全局队列，实现了硬件资源的线程隔离。

4.2 缓冲区优化

4.2.1 IPC 消息字段修改

为了在通信时附带协程所申请的中断向量信息，本设计在 `IPC_Item` 中新增了 `vec` 字段用于指示发送消息的协程的中断向量。若该字段为 0，则表明该协程无中断向量，需通过 `dispatcher` 协程唤醒。修改后的 `IPC_Item` 结构如图4-2。

字段	<code>vec</code>	<code>cid</code>	<code>msg_info</code>	<code>extend_msg</code>
类型	<code>u32</code>	<code>u32</code>	<code>u32</code>	<code>[u16;MAX_IPC_MSG_LEN]</code>

图 4-2 `IPC_Item` 位域图

4.2.2 环形队列结构优化

依据3.4中的设计，缓冲区实现如图4-3所示。

缓冲区中 `data` 为数据区，由长度为 4096 的 `ipc_item` 数组实现，用于存储调用时的传递消息。

`req_items` 和 `res_items` 分别为请求消息与回复消息的索引队列，两者均采用 `ItemsIdxQueue` 数据结构实现。`ItemsIdxQueue` 基于 `SafeRingBuffer` 封装，实现了一个线程安全的环形队列，提供了入队 `write_free_idx` 和出队 `get_first_idx` 两个基础方法。`SafeRingBuffer` 是一个无锁环形缓冲区，其内部使用原子变量 `count` 记录缓冲区中有效元素的数量，以此保证安全的读写。

`recv_req_status` 和 `recv_reply_status` 为两个布尔类型的原子变量，分别表示接受请求的协程的当前状态与接受回复的 `dispatcher` 协程的当前状态。这两个状态标志减少了唤醒的次数，避免了重复调度。

`idx_allocator` 为数据区存储空间的索引分配器，负责管理数据区索引号的分

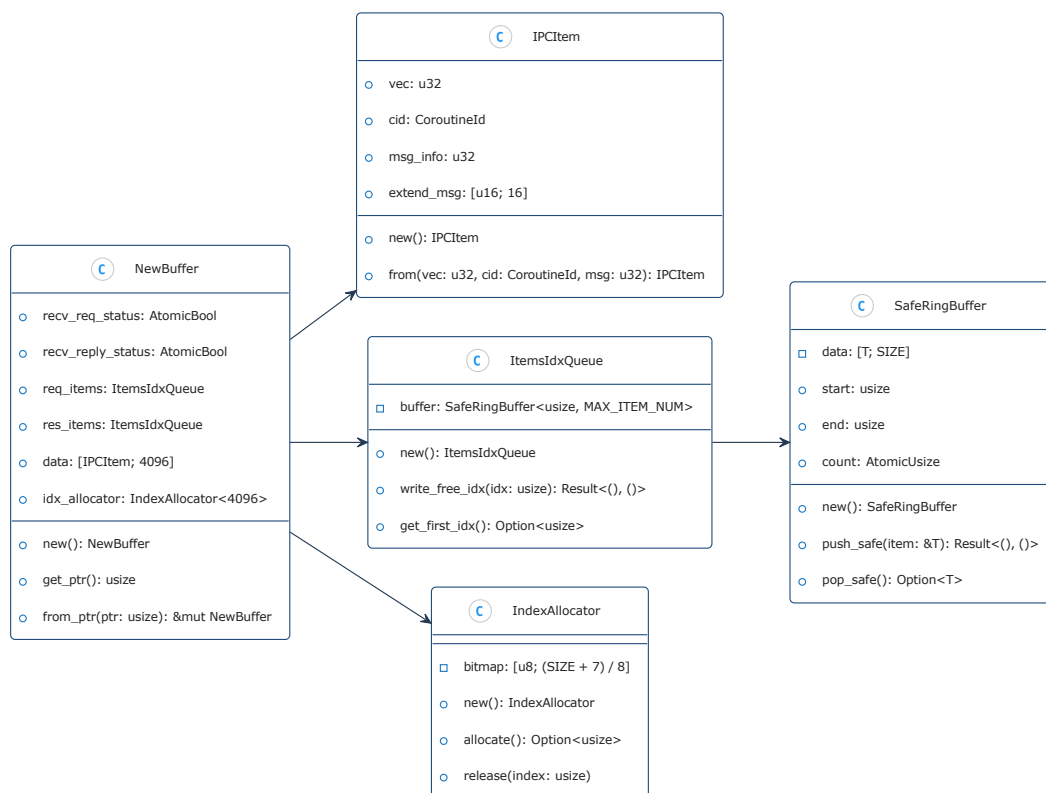


图 4-3 缓冲区类图

配与回收，其内部同样使用位图实现。

缓冲区索引号的分配仅由用户态线程发起，而内核中的处理协程始终使用相同的索引号进行回复。因此，缓冲区的索引号总是由同一线程进行分配，具有天然的线程安全性。同时，两个环形队列的通过原子变量实现了并发访问控制，整个缓冲区在多线程环境下可实现无锁并发访问。该设计降低了因分配器引入导致的性能开销，使分配回收操作在极短的时间内即可完成，确保了高并发场景下的稳定性与效率。

4.3 执行器的 TAIC 适配

为了使异步运行时能够调用硬件能力，本设计对内核中异步运行时的执行器 `Executor` 中部分数据结构与方法进行了重写。

因为缓冲区的逻辑优化，已不再需要进行消息转发，因此本设计删除了相关变量，并将原有的就绪队列改为 TAIC 中队列的 Arc 引用 `Arc<LocalQueue>`。在异步运行时初始化时，会调用下层的接口层代码，申请一个就绪队列，并将其引用传给执行器完成就绪队列的初始化。

`spawn` 为执行器的协程生成方法。在该方法中，`Executor` 使用 `TAIC` 提供的 `task_enqueue` 方法将生成的协程加入就绪队列。因为 `TAIC` 句柄的第一位和第二位用作重复注册和抢占的标志位，因此调用该方法时需要协程 `id` 左移 2 位。

`fetch` 为执行器从就绪队列中调度协程执行的方法。在该方法中使用 `TAIC` 提供的 `task_dequeue` 方法取出就绪队列中的就绪协程。

4.4 异步系统调用注册

为实现上述修改，本设计修改了原有的异步系统调用注册相关代码。原有的实现中，异步系统调用注册时会对注册方的相关能力进行检查，并根据调用方生成一个用于处理异步系统调用的协程。本设计中删除了用户态中断的部分逻辑，增加了生成协程时硬件能力注册的代码。

4.5 用户接口封装

4.5.1 进程初始化

为使用户态进程支持异步系统调用能力，系统需要在创建进程时准备相关数据结构，完成异步系统调用的初始化。

该过程时序如图4-4所示。系统首先需要对异步运行时进行初始化，然后对初始化 `TAIC` 的硬件能力。再此过程中，会将 `TAIC` 的读写寄存器映射到用户态地址空间。然后对该进程分配接受内核回复通知的能力。基于该通知，利用 `TAIC` 的 `alloc_receiver` 函数为进程分配一个队列。接着会为进程初始化一个异步通信的缓冲区，将该缓冲区注册用于异步系统调用，并访问缓冲区的能力。然后，基于通知能力，进行系统调用，进行 3.2 所述的异步系统调用注册。在注册成功后，利用接口层的 `register_sender` 函数，将当前进程的 `TAIC` 队列注册成为系统内核全局队列信号的发送者。最后，调用异步运行时的接口，生产用于中断向量不足时间间接唤醒的分发协程。

4.5.2 异步系统调用发送协程

使用该系统的用户可利用异步运行时，生成协程发起异步系统调用。目前给出可能的协程内进行异步系统调用的方法。

协程首先应调用结构层的 `alloc_vec` 函数尝试申请分配一个 `vec`。若分配成功，

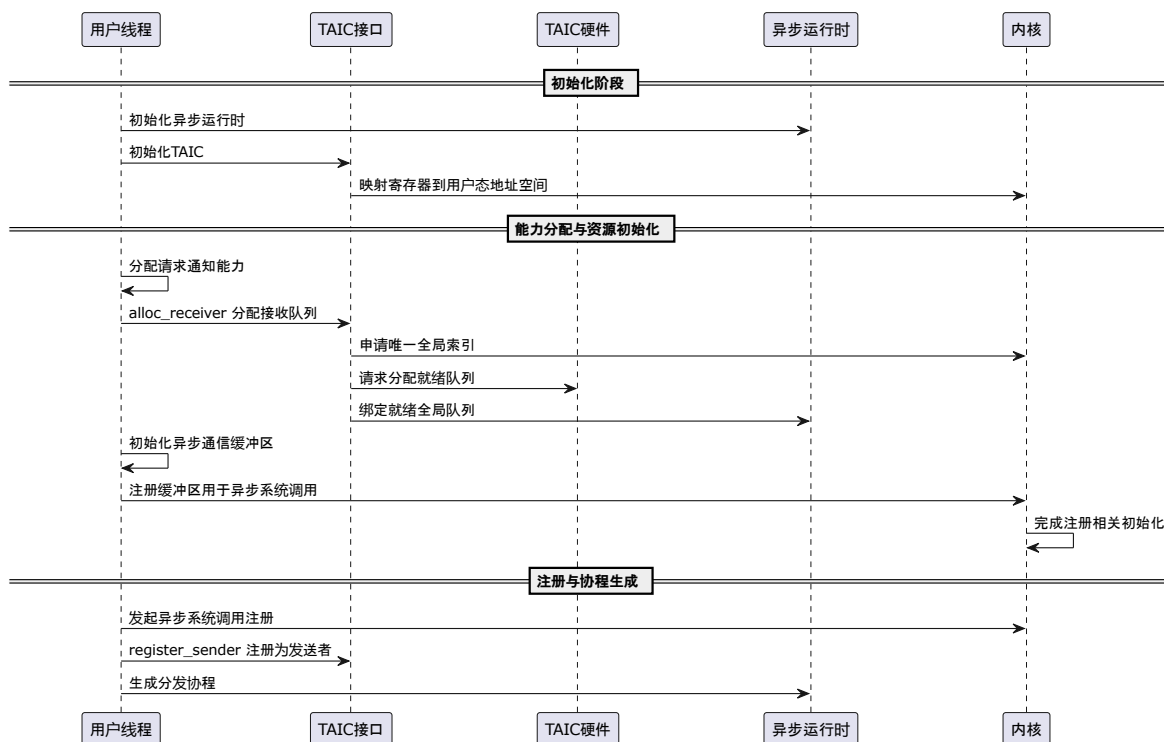


图 4-4 线程初始化异步系统调用时序图

则利用该 vec, 调用 `register_receiver` 注册函数将本协程注册成消息的接受者。然后即可通过异步系统调用接口进行异步系统调用。在调用完成后, 应释放分配的 vec。

该部分算法伪代码如算法2:

4.5.3 异步系统调用接口

为方便用户使用异步系统调用, 异步库提供异步系统调用接口, 异步系统调用进行封装。该类接口中会对参数进行编码转换, 构造成异步系统调用消息。最后调用4.5.4中的异步 `call` 函数进行异步调用。ReL4 中异步系统调用的接口函数如表4-1所示。

本设计对 ReL4 中原有接口的封装进行了微小改动, 加入了中断向量参数的构造与传递, 修改了系统调用接口的常量参数。

4.5.4 异步 call 函数

`sel4_call_with_item` 为发起异步系统调用的关键函数。该函数接受三个参数: 接收方 id, 中断向量以及进程间通信条目, 可对目标发起异步的 `sel4_call` 调用。在接收方为 0 号的异步系统调用中, 会调用通知对象的 `send` 能力, 对系统中处理异步系统调用的端点发送消息, 并等待 `reply` 回复。

算法 2 客户端异步系统调用请求

```

procedure CLIENT_CALL_TEST(sender_id, msg)
  unsafe
  cid ← COROUTINE_GET_CURRENT
  vec ←
  if ALLOC_VEC returns Some(res) then
    REGISTER_RECEIVER(sender_id, res, cid, true, true)
    res
  else
    0
  end if
  for i = 0 to call_cnt - 1 do
    reply ← RISCVPAGE_MAP(vec, args)
    if reply is Ok then
      COPE(reply)
    else
      PANIC("client test fail!")
    end if
  end for
  FREE_VEC(vec)
end procedure

```

▷ 异步等待

该方法首先获取接受方的异步通信缓冲区，然后向缓冲区申请 id。成功申请到 id 后，依据传入的消息参数将消息写入缓冲区。此时，会检测缓冲区中的原子变量 `recv_req_status`。若原子变量为 `false`，则说明内核中的处理协程已经因空闲阻塞。此时会先调整原子变量的值，防止并发时重复唤醒。然后调用接口层中的 `send_signal` 方法像内核发送信号，唤醒对应协程。完成操作后，该方法会在此阻塞，等待内核的回复。当协程因收到回复而被再次调度执行时，会依据先前的缓冲区 id 获取回复消息并进行返回。

该方法的伪代码如算法3所示。

4.5.5 分发协程

当中断向量不足，需要分发协程进行唤醒的软件转发。异步库提供该协程的实现：

该协程相当于接收回复消息的服务端。协程首先会从参数中解析出异步系统调用的缓冲区，然后将自身注册成为 0 号中断向量的接收者，然后会进入主循环。在循环内部，该协程不断从缓冲区的“接受回复索引队列”中取出需要唤醒的消息 id。如

表 4-1 ReL4 异步系统调用表

系统调用	功能描述
<code>syscall_untyped_retype</code>	将未初始化对象重新类型化为指定内核对象类型。
<code>syscall_riscv_page_get_address</code>	获取虚拟页对应的物理地址。
<code>syscall_putchar</code>	向控制台输出单个字符。
<code>syscall_putstring</code>	向控制台输出字符串。
<code>syscall_tcb_bind_notification</code>	将通知对象绑定到指定的 TCB 上。
<code>syscall_tcb_unbind_notification</code>	从 TCB 上解绑通知对象。
<code>syscall_cnode_copy</code>	拷贝 <code>capability</code> 到另一个 <code>cnode</code> 中。
<code>syscall_cnode_delete</code>	删除 <code>cnode</code> 中的 <code>capability</code> 。
<code>syscall_cnode_mint</code>	复制并设置新的权限与 <code>badge</code> 的 <code>capability</code> 。
<code>syscall_riscv_page_map</code>	映射物理页到虚拟地址空间。
<code>syscall_riscv_page_unmap</code>	解除物理页的虚拟映射。
<code>syscall_riscv_pagetable_map</code>	映射页表到虚拟地址空间。
<code>syscall_riscv_pagetable_unmap</code>	解除页表映射。

果成功取到,则会根据消息中的协程 id,通过 `coroutine_wake` 接口唤醒对应的协程。如果队列为空,则会调整缓冲区中表示自身状态的原子变量 `recv_reply_status`,然后调用 `yield_now` 接口阻塞自身,让出执行权。

4.6 内核处理算法

内核中异步系统调用的处理协程相当于内核中的服务端,与分发协程类似。该协程会在异步系统调用注册时生成,并通过参数传递得到缓冲区能力。协程解析出缓冲区后,即进入主循环处理消息。

在主循环中,协程尝试从缓冲区的 `req_items` 索引队列中获取消息索引。如果成功获取到消息,则解析消息中的标签,根据不同的系统调用进行不同的处理。处理完成后,会根据消息索引将处理的结果写回缓冲区。如果请求消息中的中断向量为 0,则直接通过硬件接口 `send_signal` 发送信号唤醒原协程。否则,会先将回复消息的索引写入队列 `res_items`,然后根据缓冲区中的原子变量 `recv_reply_status` 判断分发协程的状态。若分发协程已经阻塞,则通过 `send_signal` 接口唤醒分发协程。

当缓冲区中所有消息都被处理完毕后,协程会调用 `yield_now` 接口阻塞自身,等待唤醒。

算法 3 异步过程调用发送函数

```

buffer ← try get mutable buffer from SENDER_MAP[*recv]
if buffer is None then
    return Err("Failed to get service buffer")           ▷ 获取失败
end if
idx ← buffer.idx_allocator.allocate()
if idx is None then
    return Err("Failed to allocate index in buffer")     ▷ 索引分配失败
end if
buffer.data[idx] ← *item
if buffer.req_items.write_free_idx(idx) is Err then
    return Err("Failed to write free index")           ▷ 写入请求队列失败
end if
if buffer.recv_req_status.load() == false then
    buffer.recv_req_status.store(true)
    send_signal(*recv, vec)                             ▷ 唤醒接收方
    TEST_TAIC_SEND_SIGNAL += 1
end if
yield_now().await                                     ▷ 阻塞等待响应
buffer.idx_allocator.release(idx)                       ▷ 释放索引
return Ok(buffer.data[idx])

```

该部分的伪代码如算法 4 所示。

4.7 本章小结

本章详细介绍了支持异步系统调用的系统关键实现细节。首先，通过中断向量分配器的设计，实现了协程与硬件中断之间的高效映射，使用基于位图的分配结构以及硬件友好的算法，提升了分配性能。随后，在接口层对内核与用户态的硬件队列进行了合理封装，分别实现了局部队列的独立管理与中断驱动的异步唤醒机制。

在缓冲区部分，针对高并发场景进行了深度优化。通过双环形队列配合原子状态变量，确保了消息队列的无锁并发访问能力，同时减少了不必要的线程唤醒，有效提升了运行效率。缓冲区索引的线程安全性也通过线程唯一分配策略得以保证。

针对执行器模块，本设计完成了其与硬件异步能力的适配，替换了原有就绪队列逻辑，并引入基于 TAIC 队列的协程调度机制，形成软硬协同的调度执行路径。此外，为适配上述机制，对异步系统调用的注册、发起、接收、回复及中断转发等环节进行了系统性重构。

算法 4 异步系统调用处理协程 `async_syscall_handler`

```
function ASYNC_SYSCALL_HANDLER(process_id, tcb)
  new_buffer  $\leftarrow$  CONVERT_TO_MUT_TYPE_REF(new_buffer_cap)
  loop
    if HAS_REQUEST_ITEM(new_buffer) then
      idx  $\leftarrow$  GET_FIRST_IDX(new_buffer.req_items)
      item  $\leftarrow$  DEEP_COPY(new_buffer.data[idx])
      label  $\leftarrow$  ASYNC_MESSAGE_LABEL::FROM(item.msg_info)
      DEBUG("handle async syscall: {label}")
      reply  $\leftarrow$  HANDLE_SYSCALL(label, item)
      new_buffer.data[idx]  $\leftarrow$  item
      if item.vec  $\neq$  0 then
        SEND_SIGNAL(process_id, item.vec)
      else
        RELEASE_BUFFER_ITEM(new_buffer, idx)
        if RECV_REPLY_STATUS(new_buffer) is false then
          SET_RECV_REPLY_STATUS(new_buffer, true)
          SEND_SIGNAL(process_id, 0)
        end if
      end if
    else
      SET_RECV_REQ_STATUS(new_buffer, false)
      YIELD_NOW
    end if
  end loop
end function
```

▷ 阻塞等待通知

最后，完整实现了服务端处理协程与客户端分发逻辑，为异步系统调用提供了完整的数据路径和调度保障，确保异步系统调用在用户态与内核态间的高效传输与响应。通过本章的设计与实现，整个系统的异步通信能力得以构建，为后续章节的性能评估与应用部署奠定基础。

第5章 实验与评估

基于上述实现，本设计完成了对 Rel4 系统中，基于 TAIC 的异步系统调用优化。为验证系统的功能正确性与性能优化情况，本设计编写了测试用例并在 FPGA 上进行实验验证。本章将对实验的情况进行讲解，并对实验结果进行分析。

5.1 测试环境与平台

本实验采用的宿主机环境如表5-1所示

表 5-1 宿主机环境配置

CPU	AMD Ryzen 7 5800H with Radeon Graphics 3.20 GHz
操作系统	Windows 11 专业版，操作系统版本 26100.3915
系统架构	x86_64
内存大小	32 GB

本实验采用的虚拟机环境如表5-2所示

表 5-2 虚拟机环境配置

虚拟机软件	VMware® Workstation 17 Pro
虚拟机版本	17.5.0 build-22583795
虚拟机操作系统	Ubuntu 24.04.1 LTS
虚拟机内核版本	Linux 6.11.0-25-generic
虚拟机核心数与内存大小	4 核心，8GB

本实验在 FPGA 上对异步系统调用性能进行评估验证，开发板型号为 AXU15EG，RISC-V 子系统的部分信息如表5-3

表 5-3 FPGA 开发板中 RISC-V 系统基本信息

核心数量	2 核
频率	100 MHz
L2 缓存大小	2 MB
内存大小	2 GB

5.2 功能性测试

5.2.1 TAIC 调用测试

本测试用于测试将 TAIC 适配进系统并允许用户线程访问后，是否能正常使用全局队列的各项功能。测试模拟用户线程进行任务的入队出队操作。测试中，线程使用硬件调度器分配一个全局队列，然后将 100 个任务入队，再将 100 个任务出队。

测试结果如图5-1所示

```
taic untyped: paddr: 0, size_bits: 31, is_device: true
retype num: 8
paddr: 0x0, 0x200000
paddr: 0x1000000, 0x200000
taic_frame paddr: 0x1000000, vaddr: 0x40000000
Start Taic enq & deq test ...
Enq Num: 100
-----
Deq Num: 100
INFO [taic_driver::lq] free local queue 0x100000000
```

图 5-1 TAIC 调用测试结果

由结果可知，测试成功将 100 个队列入队并出队，说明用户线程使用硬件能力正常。

5.2.2 缓冲区读写测试

本测试用于测试共享缓冲区的读写功能是否正常。测试模拟用户协程申请缓冲区索引并写入数据，内核服务协程从缓冲区读取数据并进行回复。测试时，用户协程向缓冲区写入字符串 `message from usermode`，内核协程拿到数据后回复 `message from kernel`。

测试结果如图 5-2所示

由结果可知，用户协程与内核协程成功利用缓冲区进行通信，索引分配回收正常。

5.2.3 异步系统调用测试

本测试分别测试进行硬件优化后，ReL4 系统中原有的各种异步系统调用功能是否正常。分别为输出类系统调用、通知类系统调用和内存映射类系统调用。

```
Begin Buffer Allocator Test
allocate 2
write message
send signal
[DEBUG 0] get item
[DEBUG 0] get idx 2
[DEBUG 0] kernel get message : Message from userspace
[DEBUG 0] write message : Message from kernel
get reply : Message from kernel
```

图 5-2 缓冲区读写测试结果

输出类系统调用测试用例如下：

1. 调用 `PutChar` 异步系统调用输出一个字符 `x`。预期结果：控制台输出字符 `X`，并在日志中记录系统调用被调度。
2. 调用 `PutString` 异步系统调用输出字符串 `11111`。预期结果：控制台输出字符串 `11111`，日志显示异步系统调用调度信息。
3. 调用 `RISC-VGetPageAddress` 异步系统调用获取目标虚拟地址 `vaddr` 所在页帧的物理地址，并通过日志输出。

预期结果：日志记录异步系统调用触发，并显示页帧的物理地址，物理地址应与同步调用结果一致

测试结果如图5-3所示。由结果可知，异步系统调用的输出功能正常，日志记录了异步系统调用的触发信息。测试结果与预期一致。

通知类系统调用测试用例如下：

1. 调用 `TCBBindNotification` 将一个通知与 `TCB` 绑定
预期结果：日志记录异步系统调用触发，并显示 `TCB` 与通知地址。
2. 调用 `TCBUnbindNotification` 解除通知与 `TCB` 的绑定
预期结果：日志记录异步系统调用触发，并显示 `TCB` 与通知地址。

测试结果如图5-4所示。由结果可知，异步系统调用的通知功能正常，日志记录了异步系统调用的触发信息。测试结果与预期一致。

内存映射类系统调用测试用例如下：

```
async_syscall_test: spawn recv_reply_coroutine
async_syscall_test: cid: CoroutineId(1)
async_syscall_test: process_id: 1
[DEBUG 0] UintrRegisterAsyncSyscall: Enter
[DEBUG 0] [async executer] spawn task , cid: CoroutineId(1)
[DEBUG 0] UintrRegisterAsyncSyscall: coroutine id = CoroutineId(1)
dispatcher cid: CoroutineId(1)

Begin Async PutChar Syscall Test
[DEBUG 2] async_syscall_handler: handle async syscall: PutChar
X
Begin Async PutString Syscall Test
[DEBUG 2] async_syscall_handler: handle async syscall: PutString
11111
Begin Async RISCV Page Get Address Syscall Test
[DEBUG 3] async_syscall_handler: handle async syscall: RISCVPageGetAddress
test_async_riscvpage_get_address: sync RISCVPageGetAddress get paddr: 0x8427b000
TEST PASS
```

图 5-3 输出类系统调用功能测试结果

```
async_syscall_test: spawn recv_reply_coroutine
async_syscall_test: cid: CoroutineId(1)
async_syscall_test: process_id: 1
[DEBUG 0] UintrRegisterAsyncSyscall: Enter
[DEBUG 0] [async executer] spawn task , cid: CoroutineId(1)
[DEBUG 0] UintrRegisterAsyncSyscall: coroutine id = CoroutineId(1)
dispatcher cid: CoroutineId(1)

Begin Async Untyped to Notification Syscall Test
[DEBUG 1] SupervisorSoft
[DEBUG 0] async_syscall_handler: handle async syscall: UntypedRetype

Begin Async TCB Bind Notification Syscall Test
[DEBUG 0] async_syscall_handler: handle async syscall: TCBBindNotification
[DEBUG 0] handle_async_unbind_notification: Before Bind
[DEBUG 0] handle_async_bind_notification: TCB: tcbBindNotification: 0x0
[DEBUG 0] handle_async_bind_notification: TCB: get_ptr: 0xffffffffc080800200
[DEBUG 0] handle_async_bind_notification: Notification: bound_tcb: 0x0
[DEBUG 0] handle_async_bind_notification: Notification: get_ptr: 0xffffffffc082000000
[DEBUG 0] handle_async_unbind_notification: After Bind
[DEBUG 0] handle_async_bind_notification: TCB: tcbBindNotification: 0xffffffffc082000000
[DEBUG 0] handle_async_bind_notification: TCB: get_ptr: 0xffffffffc080800200
[DEBUG 0] handle_async_bind_notification: Notification: bound_tcb: 0xffffffffc080800200
[DEBUG 0] handle_async_bind_notification: Notification: get_ptr: 0xffffffffc082000000

Begin Async TCB Unbind Notification Syscall Test
[DEBUG 0] async_syscall_handler: handle async syscall: TCUnbindNotification
[DEBUG 0] handle_async_unbind_notification: Before Unbind
[DEBUG 0] handle_async_unbind_notification: TCB: tcbBindNotification: 0xffffffffc082000000
[DEBUG 0] handle_async_unbind_notification: TCB: get_ptr: 0xffffffffc080800200
[DEBUG 0] handle_async_unbind_notification: Notification: bound_tcb: 0xffffffffc080800200
[DEBUG 0] handle_async_unbind_notification: Notification: get_ptr: 0xffffffffc082000000
[DEBUG 0] handle_async_unbind_notification: After Unbind
[DEBUG 0] handle_async_unbind_notification: TCB: tcbBindNotification: 0x0
[DEBUG 0] handle_async_unbind_notification: TCB: get_ptr: 0xffffffffc080800200
[DEBUG 0] handle_async_unbind_notification: Notification: bound_tcb: 0x0
[DEBUG 0] handle_async_unbind_notification: Notification: get_ptr: 0xffffffffc082000000
TEST PASS
```

图 5-4 通知类系统调用功能测试结果

1. 调用 RISC-VPageTableMap 将页表映射到虚拟地址空间。预期结果：日志记录异步系统调用触发，并显示相关信息。
2. 调用 RISC-VPagemap 将一个物理页帧利用页表映射到虚拟地址中。预期结果：日志记录异步系统调用触发，并显示相关信息。
3. 尝试在该页面读写内存。预期结果：成功在该页帧读写内存。

```
async_syscall_test: spawn recv_reply_coroutine
async_syscall_test: cid: CoroutineId(1)
async_syscall_test: process_id: 1
[DEBUG 0] UintrRegisterAsyncSyscall: Enter
[DEBUG 0] [async executer] spawn task , cid: CoroutineId(1)
[DEBUG 0] UintrRegisterAsyncSyscall: coroutine id = CoroutineId(1)

Begin Sync RISCV Page Map Test
test_async_riscv_page_unmap: unmap success, data value: 10000000

Begin Sync RISCV Page Unmap Test
[DEBUG 0] RISCVPageTableMap: All objects mapped at this address
[DEBUG 0] Virtual address already mapped
test_async_riscv_page_unmap: unmap success, data value: 10000000
dispatcher cid: CoroutineId(1)

Begin Async Untyped to PageTable Test

Begin[DEBUG 0] async_syscall_handler: handle async syscall: UntypedRetype
n Async RISCV PageTable Unmap Test
[DEBUG 0] RISCVPageTableMap: All objects mapped at this address
[DEBUG 0] Virtual address already mapped

Begin [DEBUG 3] async_syscall_handler: handle async syscall: RISCVPageUnmap
Async RISCV PageTable Map Test
[DEBUG 2] async_syscall_handler: handle async syscall: RISCVPageTableMap
[DEBUG 2] handle_async_page_table_map: RISCVPageTableMap: All objects mapped at this address
test_async_riscv_page_unmap: call func change_data

Begin Async Untyped to Frame Test
[DEBUG 3] async_syscall_handler: handle async syscall: UntypedRetype

Begin Async RISCV Page Map Test
[DEBUG 1] async_syscall_handler: handle async syscall: RISCVPageMap
[DEBUG 1] handle_async_page_map: Virtual address already mapped

Write and Read Data to show the map result:
test_async_riscv_page_map: data value: 10000000
test_async_riscv_page_map: call func change_data
test_async_riscv_page_map: data value: 10000000
TEST PASS
```

图 5-5 内存映射类系统调用功能测试结果

测试结果如图5-5所示。由结果可知，异步系统调用的内存映射功能正常，日志记录了异步系统调用的触发信息。测试结果与预期一致。

5.3 两种中断注册机制的对比

为验证 TAIC 两种注册机制对异步性能的影响，本实验为两种实现方式进行了对比实验，分别测试在一次性注册与持续性注册下异步系统调用的平均用时。

测试结果如图5-6。

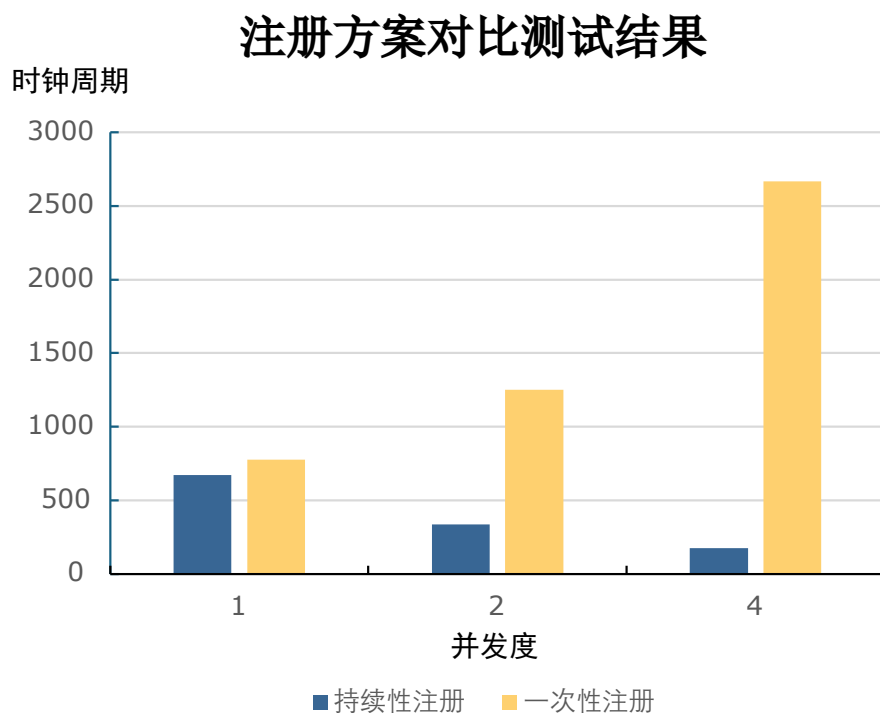


图 5-6 中断向量注册机制对比测试结果

实验结果显示，两种中断注册机制在系统调用性能方面存在显著差异，其中持续性注册机制在所有并发条件下均表现出更优的性能。特别是在高并发环境下，持续性注册机制的优势更加明显，其平均系统调用用时显著低于单次注册机制。

随着并发度的提升，单次注册机制的平均调用用时呈现持续上升趋势，而持续性注册机制逐渐减小，在并发度 4 以上时，单次注册机制的平均系统调用延迟迅速上升，远高于持续性注册方式。

造成此现象的原因是，两种机制对 taic 中接受方注册的方式不同。单次注册机

制在每次阻塞前均注册一次信号接收。这种实现虽然较为通用，但为了避免内核与用户态线程同时读写硬件寄存器而造成冲突，硬件接口层需对相关函数添加互斥锁进行保护。该互斥锁在低并发下影响较低，但在高并发场景中有较显著的性能影响。随着并发线程数的增加，频繁的争用互斥锁会导致 CPU 大部分时间在无意义的等待中。

而持续性注册机制在异步系统调用注册时就完成了接收方的注册，并保持注册状态。该方法下整个线程运行期间，内核无需再次进行注册操作，省去了互斥锁操作的时间成本。该机制避免了高并发情况下的冲突问题，使得优化后的异步运行时在高并发下仍有较低开销。

综上所述，在本设计中，持续性中断注册机制具有更好的性能表现，尤其在高并发场景下优势更为明显。因此，本设计最终采用持续性注册机制作为默认实现，以充分发挥硬件调度器在异步系统调用中的优势。

5.4 性能测试

5.4.1 测试对象说明

本实验中选取内存映射（RISC-VPageMap）与取消映射（RISC-VPageUnmap）两个系统调用作为测试对象并设计实验场景。在基于 RISC-V 架构的 ReL4 微内核操作系统中，内存空间的管理权下放至用户态程序，用户负责页表的维护与内存区域的动态分配与释放。因此，用户态程序在运行过程中必须频繁地调用 RISC-VPageMap 和 RISC-VPageUnmap，以实现虚拟地址空间的有效控制。因此，将二者作为本实验的测试对象，可以用于评估异步系统调用的性能。

5.4.2 性能测试流程

本实验中，测试会模拟线程多次映射物理页帧与解除物理页帧的情况。映射与解除映射时分别调用异步系统调用 RISC-VPageMap 与 RISC-VPageUnmap。测试程序首先会初始化一个线程并为其赋予内存分配能力。随后，线程生成一定数量的物理页框供测试时映射。

为表征系统在不同并发度下的性能表现，实验设置了 1、2、4、8、16、32、64、128 及 256 多组并发度。对于每个并发度，测试程序会生成对应数量的协程。每个协程对同一页框执行 10 轮调用操作，每轮包括一次页帧映射与解除映射。

测试分别基于现有实现和 ReL4 原有的实现进行，以此对比引入 TAIC 硬件调度器前后的性能差异。此外，为进行完整的性能评估，实验使用同步系统调用作为对照。同步测试中，使用单线程循环进行系统调用，对页框进行映射与解除映射。系统调用总次数与异步调用相同。

性能评估采用以下两个指标：

1. 平均耗时

在异步测试中，该指标为从所有协程启动运行时，到所有协程均完成系统调用后所有的总时间与系统调用次数的比值。其反应异步过程中，等效的单次用时。

在同步测试中，该指标为第一次系统调用开始，到最后一次系统调用结束所有的总时间与系统调用次数的比值。

2. 陷入频率

在测试 ReL4 原有实现的性能时，该指标为平均每次异步系统调用中，需要陷入内核唤醒内核中协程的次数。

在测试引入硬件调度能力后，该指标为使用硬件唤醒内核中协程的次数。

5.4.3 实验结果与评估

该性能测试结果如图5-7。

5.4.3.1 平均用时分析

从结果中可以看出，在所有并发度下，使用 TAIC 优化后的异步系统调用平均用时均小于优化前原 ReL4 系统中的实现。这是由于 TAIC 降低了异步运行时引入所造成的开销。根据前文的分析，TAIC 的使用取代了用户态中断与内核态陷入，减少了大部分原有实现中造成性能瓶颈的上下文切换。测试结果体现了优化后异步系统调用的性高效性与可用性。

由柱状图中可以看出，在并发度为 4 以下时，原异步实现平均用时显著高于同步，尤其在并发度为 1 时，单核平均用时约 22000 个时钟周期，约为同步调用的 2 倍。而优化后的异步系统调用在单核情况下耗时约为 12400 个时钟周期；在多核情况下耗时约 7500 个时钟周期，对比优化前的方案有大幅度的降低。这是由于在低并发下，原有实现中内核中的异步系统调用处理协程与用户线程中的分发协程因为没有足够数量的处理请求，大多处于空闲阻塞状态，这导致平均每次调用所需的唤醒频次较高。而 TAIC 硬件的使用针对这一问题进行了优化，因此在低并发下的性能有

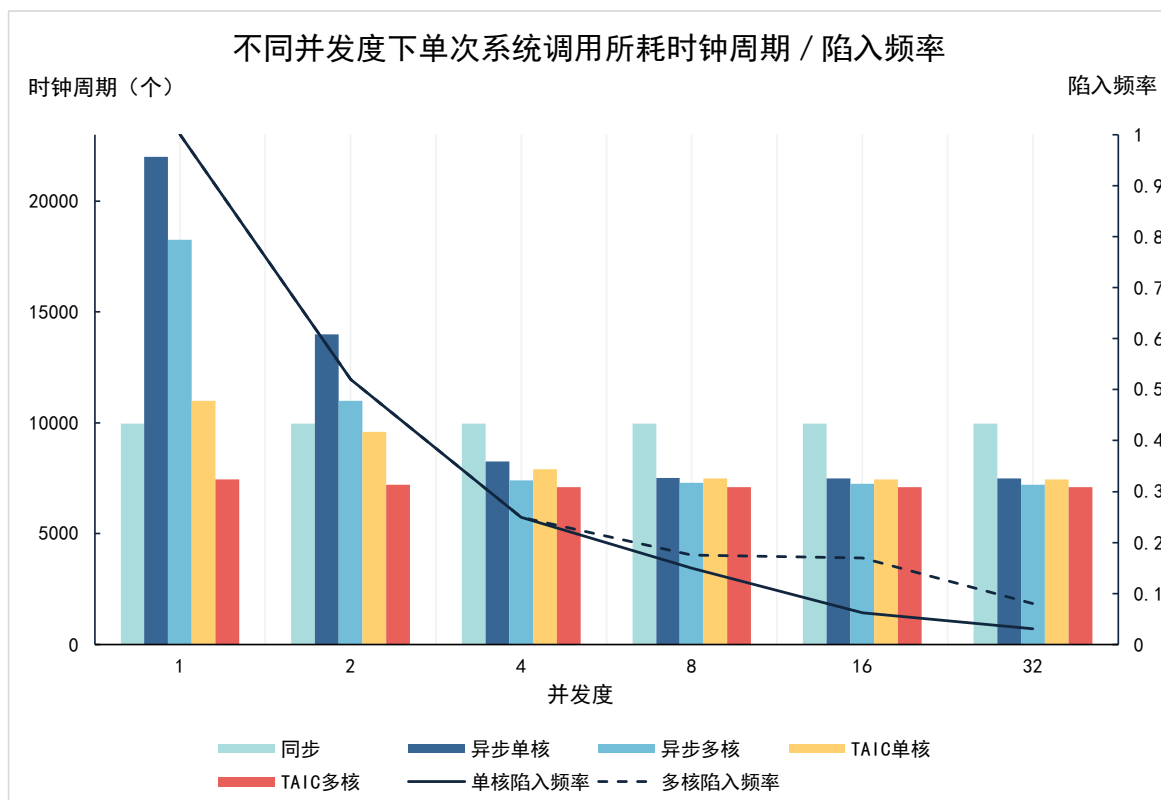


图 5-7 异步系统调用性能测试结果

较大的提高。

随之并发度的不断增加，所有方案的平均用时均有下降趋势，但使用 TAIC 优化后，平均用时仍具有最低的平均用时。这是由于并发数量的增加均分了内核处理时用户协程的等待时间。但并发度 4 以上时，使用 TAIC 优化后的平均用时变化较小。这是由于并发的提高通过减少唤醒频次，减小了上下文切换的开销。引入 TAIC 后，取消了上下文切换的过程，因此优化后的平均用时随并发的增加变化较小。

实验结果显示，单核的测试结果高于多核的测试结果。这是由于单核情况下，系统内核与用户线程共用同一核心，即使在引入 TAIC 的情况下，仍采用陷入内核的方式处理，以减少响应延迟。

在并发度小于 4 的情况，优化后单核异步系统调用的性能仍高于同步。一方面，异步功能的引入仍具有一定的开销，低并发下缺少足够数量的并发请求来均摊异步功能所造成的额外开销。另一方面，单核情况下的内核陷入无法完全避免，因此仍具有较高的性能开销。

图5-8给出了在高并发下的异步系统调用的性能测试结果。可以看出，在并发度

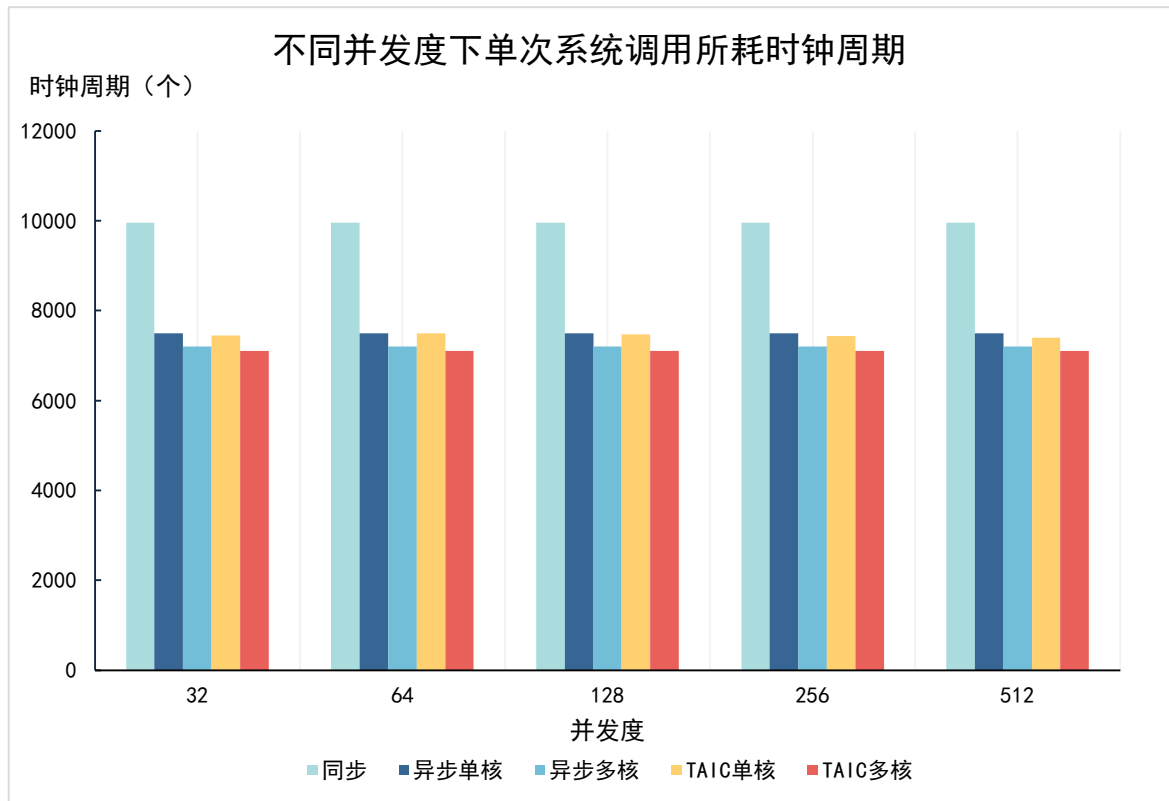


图 5-8 高并发下的异步系统调用性能

为 64 以上时，所有方案的平均用时均趋于平稳。使用 TAIC 优化后的异步系统调用平均用时仍低于原有实现，但随并发度的增加，优化后的平均用时变化较小。一方面，TAIC 主要针对低并发下无法被均摊的切换开销进行优化；在高并发下，异步系统调用的平均用时主要受限于内核处理的速度。另一方面，TAIC 中断向量的分配与回收开销较小，不会因并发度的增加而显著影响平均用时。

结果显示，多核情况下的所有平均用时均优于同步，且对比同步调用具有约 25% 到 30% 的平均用时减少。虽然低并发下的单核性能略高于同步，但相较 ReL4 原有设计已有明显改善。并发度为 1 的情况下，平均用时减少约 40%，且测试指标在并发为 2 时已与同步基本持平。因此本设计在单核情况下仍有一定的可用性。随着多核处理器的普及，单核的性能瓶颈问题将逐渐被解决。综上所述，本设计对 ReL4 系统在低并发情况下的异步系统调用平均用时有显著的提升并具有可用性。

5.4.3.2 陷入频率分析

图5-7中折线图部分展示了系统调用的陷入频率。

实验结果表明，使用 TAIC 优化后的异步系统调用陷入频率随并发度的升高而

下降。如图中所示，在单核环境下，异步系统调用的陷入频率从初始并发度 1 开始，逐步下降至并发度 32 时的 0.08；而在多核环境下该频率与单核变化趋势类似，但在并发度大于 8 时较单核略有提高。

造成这一现象的主要原因是，随着并发度的增加，用户态线程发起系统调用的整体速率提高，导致内核中协程的处理量增加。内核中的处理协程进入较长时间的持续运行状态，使得大多数系统调用请求可以被协程直接响应，无需阻塞或等待唤醒，从而显著减少了主动唤醒的次数。

5.5 本章小结

本章围绕基于 TAIC 优化的异步系统调用机制，展开了一系列实验，从功能正确性、机制对比以及性能指标三个维度进行全面验证。

功能测试中分别对 TAIC 硬件调用，缓冲区读写以及各类异步系统调用进行测试。测试结果现在，适配 TAIC 后，硬件能力调用正常，缓冲区读写正常，输出类，通知机制，内存映射类异步系统调用均能正确运行，证明了系统功能性正确。

通过对比不同中断注册机制的测试结果，进一步验证了持续性注册在特定场景下的性能优势，最终将持续性注册机制作为默认实现。

性能测试中，对内存映射与解除映射的异步系统调用，在不同并发度、不同核心下的平均用时和陷入频率进行了测试评估。测试结果显示，TAIC 优化在不同并发度下均有效降低了系统调用的平均用时和陷入频率，尤其在低并发和多核场景中优势显著，相较原有 ReL4 系统具有明显性能提升。

结 论

本文聚焦于 Rel4 系统在低并发场景下异步系统调用性能不足的问题，提出并实现了一种基于任务感知中断控制器（Task-Aware Interrupt Controller, TAIC）的优化方案。通过对 ReL4 系统进行分析并进行硬件适配优化，本文主要取得了以下创新性成果：

首先，本文实现了面向高并发调度的中断资源动态分配机制。面对 TAIC 仅支持有限数量硬件中断向量的约束，本文提出中断向量“动态映射 + 调度复用”策略。在硬件资源充足时，实现一对一直接唤醒；当资源不足时，引入 dispatcher 协程实现协程间接唤醒，从而实现硬件资源复用与调度效率的兼顾。同时本文还构建了一个中断向量位图管理器，在接口层实现高效资源分配与释放机制。该机制适用于动态并发度变化的异步场景，是软硬协同调度机制的重要尝试。

其次，本文提出了结构化异步缓冲区与无锁访问设计。为进一步适配硬件调度模型，本文对原有基于环形队列的缓冲区结构进行了深度重构。新设计采用“消息槽 + 索引队列”的双结构体系，支持消息乱序处理与并发访问，结合原子变量实现线程间状态同步，构建了支持多协程并发写入、内核协程无锁读取的共享通信缓冲区。

最后，通过在 QEMU 平台与 FPGA 平台对优化结果进行实验评估，本文验证了所提出的异步系统调用优化方案的功能正确性以及多种并发度下的性能提升。实验结果表明，在低并发场景下，优化后的异步系统调用路径相比于原有设计在延迟和吞吐量上均有显著提升，且在高并发场景下也表现出良好的性能稳定性。

总而言之，本文通过引入硬件优化协程调度、实现中断资源动态分配机制、优化缓冲区结构及调度机制，有效减少了上下文切换的频率并提高了系统在多种并发度下的性能表现。全文的研究和实验结果表明，该方案在性能层面取得了显著提升，具有较强的工程实用价值和理论指导意义。

尽管本文在 Rel4 系统基础上初步完成了异步系统调用的优化设计与验证，但仍有若干方向值得进一步深入研究与探索：

首先，可以尝试将内核中的任务整体进行异步化改造，结合 TAIC 的硬件调度能力，可完全避免异步系统调用在单核情况下的上下文切换，进一步提升系统在单核环境下的响应效率。其次，目前本文的优化方案仅基于 risc-v 平台完成初步集成与性

能验证，后续可考虑将本系统移植至多种硬件平台，从而提升方案的通用性与平台适应能力。最后，可尝试将本系统集成至典型的应用系统，基于实际业务请求的性能评估与长期稳定性测试，从而全面评估该优化方案在实际应用场景下的可行性与稳定性。

参考文献

- [1] Nandy K, Sumukh S M, Bhadauria A, et al. Resource Optimization in Edge Through Microkernel Architecture[C]//2024 IEEE 21st International Conference on Ubiquitous Computing and Communications (IUCC). IEEE, 2024.
- [2] Heiser G, Klein G, Elphinstone K, et al. seL4: Formal Verification of an OS Kernel[C]//Proceedings of the ACM SIGOPS 22nd Symposium on Operating Systems Principles (SOSP). ACM, 2009: 207-220.
- [3] Heiser G, Velickovic I, Chubb P, et al. Fast, Secure, Adaptable: LionsOS Design, Implementation and Performance[EB/OL]. 2025. <https://arxiv.org/abs/2501.06234>.
- [4] Mergendahl S, Jero S, Ward B C, et al. The Thundering Herd: Amplifying Kernel Interference to Attack Response Times[C]//2022 IEEE 28th Real-Time and Embedded Technology and Applications Symposium (RTAS). IEEE, 2022: 14-26.
- [5] Nakajima K, Shiba M. Mechanism for Multithreaded and Asynchronous System Call Execution[C]//IEEE International Conference on LifeTech. 2021.
- [6] Rel4team. rel4_kernel[EB/OL]. rel4team. (2025-05-16) [2025-05-16]. https://github.com/rel4team/rel4_kernel.
- [7] Liedtke J. On microkernel construction[J]. ACM SIGOPS Operating Systems Review, 1995, 29(5): 237-250.
- [8] Elphinstone K, Heiser G. From L3 to seL4: What have we learnt?[C]//Proceedings of the 24th ACM Symposium on Operating Systems Principles. ACM, 2013: 3-14.
- [9] Reichmann S. Improvement of IPC Responsiveness in Microkernel-Based Operating Systems[C]//Proceedings of the Workshop on Advanced Microkernel Operating Systems (WAMOS). 2015: 20-27.
- [10] Aigner R. Communication in Microkernel-Based Operating Systems[J]. Wiley Publishing, Inc., 2011.
- [11] Varanasi P, Leslie B. The OKL4 Microvisor: Convergence Point of Microkernels and Hypervisors [C]//Proceedings of the 1st Asia-Pacific Workshop on Systems (APSys). ACM, 2010: 19-24.
- [12] Wang R, Xu L, Bai Y, et al. Efficient Asynchronous Communication between Virtual Machines in Embedded Systems[C]//2017 IEEE 19th International Conference on High Performance Computing and Communications; IEEE 15th International Conference on Smart City; IEEE 3rd International Conference on Data Science and Systems (HPCC/SmartCity/DSS). IEEE, 2017: 603-604.
- [13] Klimiankou Y. Micro-CLK: returning to the asynchronicity with communication-less microkernel [C]//APSys '21: Proceedings of the 12th ACM SIGOPS Asia-Pacific Workshop on Systems. Hong Kong, China: Association for Computing Machinery, 2021: 106-114.
- [14] Mi Z, Li D, Yang Z, et al. SkyBridge: Fast and Secure Inter-Process Communication for Microkernels[C]//European Conference on Computer Systems. 2019.
- [15] Du D, Hua Z, Xia Y, et al. XPC: architectural support for secure and efficient cross process call[C]//ISCA '19: Proceedings of the 46th International Symposium on Computer Architecture. Phoenix, Arizona: Association for Computing Machinery, 2019: 671-684.
- [16] Zhao F. TAIC[EB/OL]. taic-repo. 2023. <https://github.com/taic-repo/taic>.
- [17] Jung R, Jourdan J H, Krebbers R, et al. Safe Systems Programming in Rust: The Promise and the

- Challenge[J]. Communications of the ACM, 2020.
- [18] Redox OS Developers. Redox OS[EB/OL]. 2015. <https://redox-os.org/>.
- [19] Levy A, Campbell B, Ghena B, et al. Multiprogramming a 64kB Computer Safely and Efficiently [C]//SOSP '17: Proceedings of the 26th Symposium on Operating Systems Principles. Shanghai, China: Association for Computing Machinery, 2017: 234-251.
- [20] The Linux Kernel Organization. Rust Language Support in the Linux Kernel[EB/OL]. 2023. <https://www.kernel.org/doc/html/latest/rust/index.html>.
- [21] Elkaduwe D, Klein G, Elphinstone K. Verified Protection Model of the seL4 Microkernel[C]//Verified Software: Theories, Tools, Experiments, Second International Conference, VSTTE 2008, Toronto, Canada, October 6-9, 2008. Proceedings. 2008.
- [22] Tsirkin M. On-demand interrupt vector allocation based on activity detection[J]. 2013.
- [23] Matsakis N D, Klock F S. The rust language[J]. ACM SIGAda Ada Letters, 2014, 34(3): 103-104.
- [24] Lin H, Chen P, Hwang Y S, et al. Devise Rust Compiler Optimizations on RISC-V Architectures with SIMD Instructions[C]//Proceedings of the International Conference on Parallel Processing. 2019.
- [25] Waterman A, Lee Y, Patterson D A, et al. The RISC-V Instruction Set Manual. Volume 1: User-Level ISA, Version 2.0[R]. University of California, Berkeley, 2014.

致 谢

行文至此，落笔为终。四载春秋，转瞬成诗。那个初入校园、满怀憧憬与热望的青涩少年，如今已伫立在毕业的渡口。倏忽四载，是导师的教诲与同窗的笑语交汇成的生命诗篇，亦是屏幕前日升月落的坚守与图书馆的星辉点点织就成的青春画卷。纵有课题攻关的困顿与论文改稿的辗转焦灼，但每一份挫折都在你们的陪伴下化作破茧成蝶的勇气。愿此去经年，我们都能在各自的山海间，续写这场始于热爱的奔赴。

桃李不言，下自成蹊。

首先，特别感谢我的毕设导师陆慧梅老师。在整个毕业设计过程中，陆老师始终给予我极大的支持和悉心的指导。无论是开题答辩时的方向修正，中期检查时的进度把控，还是论文终稿的字斟句酌，陆老师都倾注了大量心血；从选题的确定、方向的把控，再到细节的打磨，陆老师始终以极大的耐心给予专业细致的指导。陆老师严谨治学、踏实认真的态度深深感染了我，为我的毕业论文奠定了坚实基础。

同时，我也要特别感谢向勇老师。在每周例行的组会中，向老师都会耐心听取我的汇报，针对我所遇到的问题提出建设性的意见和改进方案。虽然我眼中的向老师较为严格，但正是这种指导方式不断鞭策我持续向前。在一次次讨论和思维碰撞中，向老师敏锐的洞察力和深厚的专业素养使我在毕设过程中少走了许多弯路，对此我将永远铭记在心。

在毕设过程中，我非常幸运地得到了许多优秀学长的帮助。

我要特别感谢廖东海学长，他在我选题之初就给予了极大的帮助，并在整个研究过程中一路指导我。每当我遇到难题时，廖东海学长总是耐心的倾听解答，不厌其烦地为我指点迷津。他的认真态度和严谨精神是我学习的榜样。

同时，我也要感谢赵方亮学长。他为我提供了关于 TAIC 方面的技术支持和宝贵的硬件资源，并在我遇到研究难题时耐心指导、细心解答，帮助我理清思路、突破瓶颈。他的无私帮助和专业精神，成为我毕设时攻坚克难的重要支撑，让我在学术道路上更加坚定自信。

春晖寸草，难以回报。

我由衷感谢我的父母。是他们无言的坚守，伴我走过求学之路的风风雨雨。他

他们用无尽的爱与包容，为我遮风挡雨、默默奉献。他们几乎倾尽时间与精力，只为让我无忧无虑地专注于学业。无论我做出怎样的选择，他们始终给予我最无私的支持与鼓励。他们是我坚实的后盾，也是我生命中最深的恩典。

山水一程，三生有幸

感谢我的室友李宇硕、陈涛、黄翊轩。四年同窗，我们共度朝暮，友情早已超越了“室友”二字。在我遭遇挫折时，是你们的鼓励和支持让我重新振作；在我疲惫迷茫时，是你们的陪伴让我找到归属。你们的笑语和真情，镌刻下了大学四年最温暖的篇章。愿我们前程似锦，不负芳华。

此外，我也要感谢机器人队的曲九合、付宇轩、华骏扬、彭会帅等同学。与你们共事一年多的时光里，我不仅学到了许多技术要领与实践经验，更在一次次合作与交流中，体会到团队的力量与同行的温暖。那些深夜调试的代码，激烈讨论的方案，并肩攻克的项目，都成为了我宝贵的回忆和成长的见证。希望未来我们都能继续在各自的道路上发光发热，不枉这段并肩奋战的时光。

感谢青葱岁月里与我同行的王英泰、刘廷汉、王锦翔、刘志博、左艺佳、泂淑琴等同学。无论是课余时光中畅谈理想、思维碰撞，还是课程设计时的协同创新、精益求精，你们的专业素养与执着精神始终让我受益匪浅。那些平日里撞出的灵感火花，不仅拓宽了我的视野，更让我感受到同行者的珍贵，这段携手共进的大学时光，将永远镌刻在我记忆深处。

深深感谢我的母校，北京理工大学。四年的大学时光中，学校为我提供了良好的学习环境丰富的资源平台，让我有机会不断追求学术理想、提升综合素质。这里的老师和同学、教室与实验室，都将成为我人生中最宝贵的回忆。愿母校桃李芬芳满天下，英才辈出续华章。

最后，我要感谢那个始终不曾迷失方向的自己，那个不忘初心，熬过漫长昏暗时光的自己。纵然跌倒千百次，亦能倔强站起，不为荣耀，只因心中那束微光从未熄灭。这样的坚持与热望，带我走过风雨，也让我在岁月的渡口，得以无悔回望。君子坐而论道，少年当起而行，我愿初心不改，行动为先，持之以恒，终有所成。