

CMOS Inverter DC Characteristics

Outline

- CMOS Inverter DC Response → *مقدار Gate در CMOS Inverter*
مقدار Gate در CMOS Inverter
مقدار Gate در CMOS Inverter
مقدار Gate در CMOS Inverter
- Logic Levels and Noise Margins
- Transient Response
- Pass Transistors

DC Response

- ## DC Response: V_{out} vs. V_{in} for a gate

Ex: Inverter

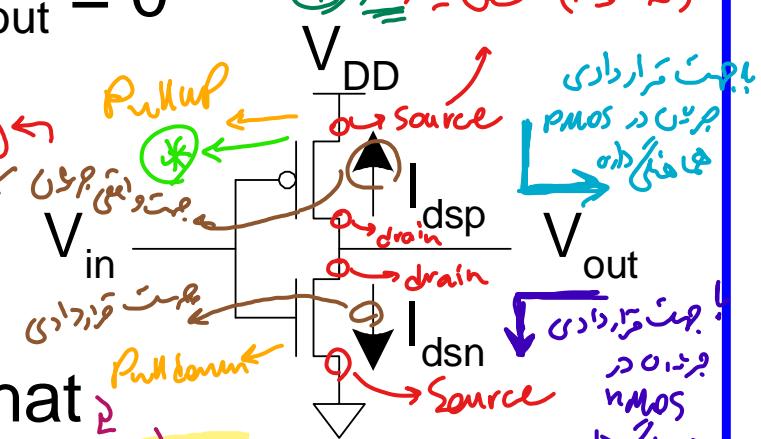
- When $V_{in} = 0$

$$\rightarrow V_{out} = V$$

- When $V_{in} = V_{DD}$

$$\rightarrow V_{out} = 0$$

- In between, V_{out} depends on



- Assuming no load current:

- By KCL, must settle such

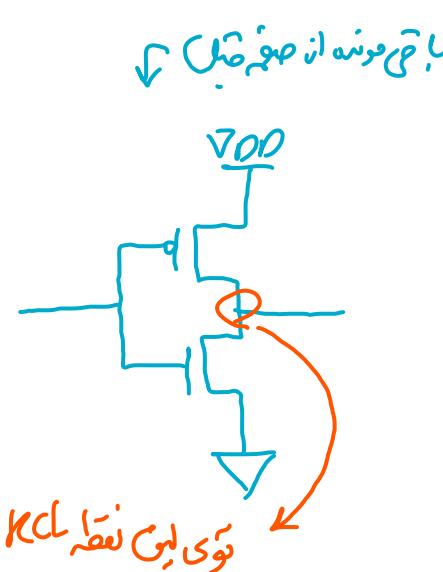
$$dsn = ||_{dsp}| \Rightarrow \text{نحوه ممتازه} \quad \text{نحوه ممتازه}$$

تکمیلی میں $T_{dsn} = T_{SdP} \Rightarrow$ T_{dsn} کا مطلب میں ہے (برائیس-سیکونس)

Transistor Operation

- ☐ Current depends on region of transistor behavior
 - ☐ For what V_{in} and V_{out} are nMOS and pMOS in
 - Cutoff?
 - Linear?
 - Saturation?

فایو کیلولیتیکل کیلوریم \leftarrow پی. جی. کیلولیتیکل کیلوریم



صيغه اسماز معمولی برای مدار متناظر با مدار معمولی مدار معمولی مدار معمولی

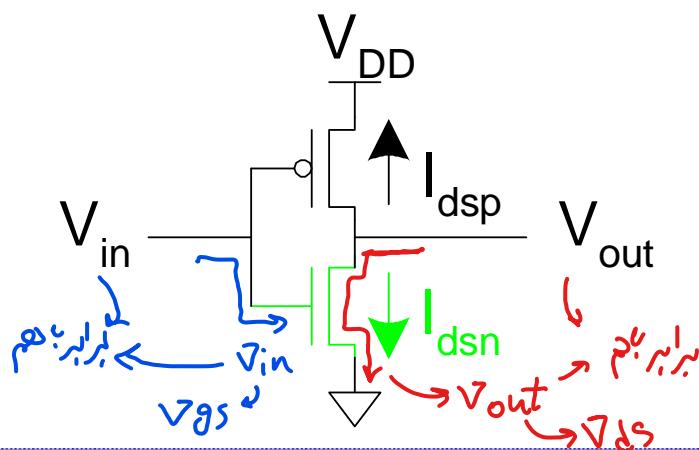
$V_{gsn} \rightarrow V_{in}$
 $V_{dsn} \rightarrow V_{out}$

nMOS Operation

Cutoff	Linear	Saturated
$V_{gsn} < V_{tn}$ $V_{in} < V_{tn}$	$V_{gsn} > V_{tn}$ $V_{in} > V_{tn}$ $V_{dsn} < V_{gsn} - V_{tn}$ $V_{out} < V_{in} - V_{tn}$	$V_{gsn} > V_{tn}$ $V_{in} > V_{tn}$ $V_{dsn} > V_{gsn} - V_{tn}$ $V_{out} > V_{in} - V_{tn}$

$$V_{gsn} = V_{in}$$

$$V_{dsn} = V_{out}$$



pMOS Operation

Cutoff	Linear	Saturated
$V_{gsp} > V_{tp}$ $V_{in} > V_{DD} + V_{tp}$ $ V_{gsp} < V_{tp} $	$V_{gsp} < V_{tp}$ $V_{in} < V_{DD} + V_{tp}$ $V_{dsp} > V_{gsp} - V_{tp}$ $V_{out} > V_{in} - V_{tp}$	$V_{gsp} < V_{tp}$ $V_{in} < V_{DD} + V_{tp}$ $V_{dsp} < V_{gsp} - V_{tp}$ $V_{out} < V_{in} - V_{tp}$

$$|\nabla gsp| < |\nabla tpr| \Rightarrow -\nabla gsp < -\nabla tpr$$

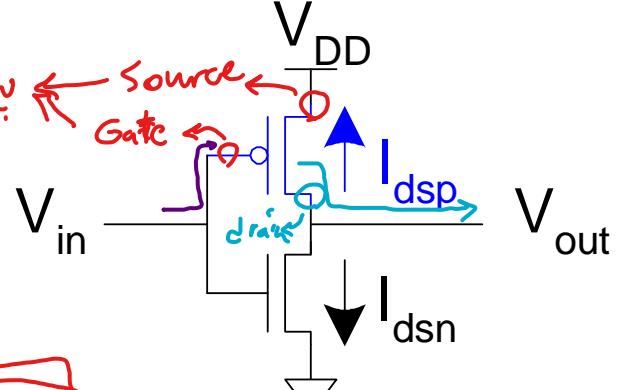
$\Rightarrow \nabla gsp > \nabla tpr$

$$V_{gsp} = V_{in} - V_{DD}$$

$$V_{\text{dsp}} = V_{\text{out}} - V_{\text{DD}}$$

نہیں مامن کیسے پوچھ لیتی
کہ V_{DD} بے عالانہ نہ ایں

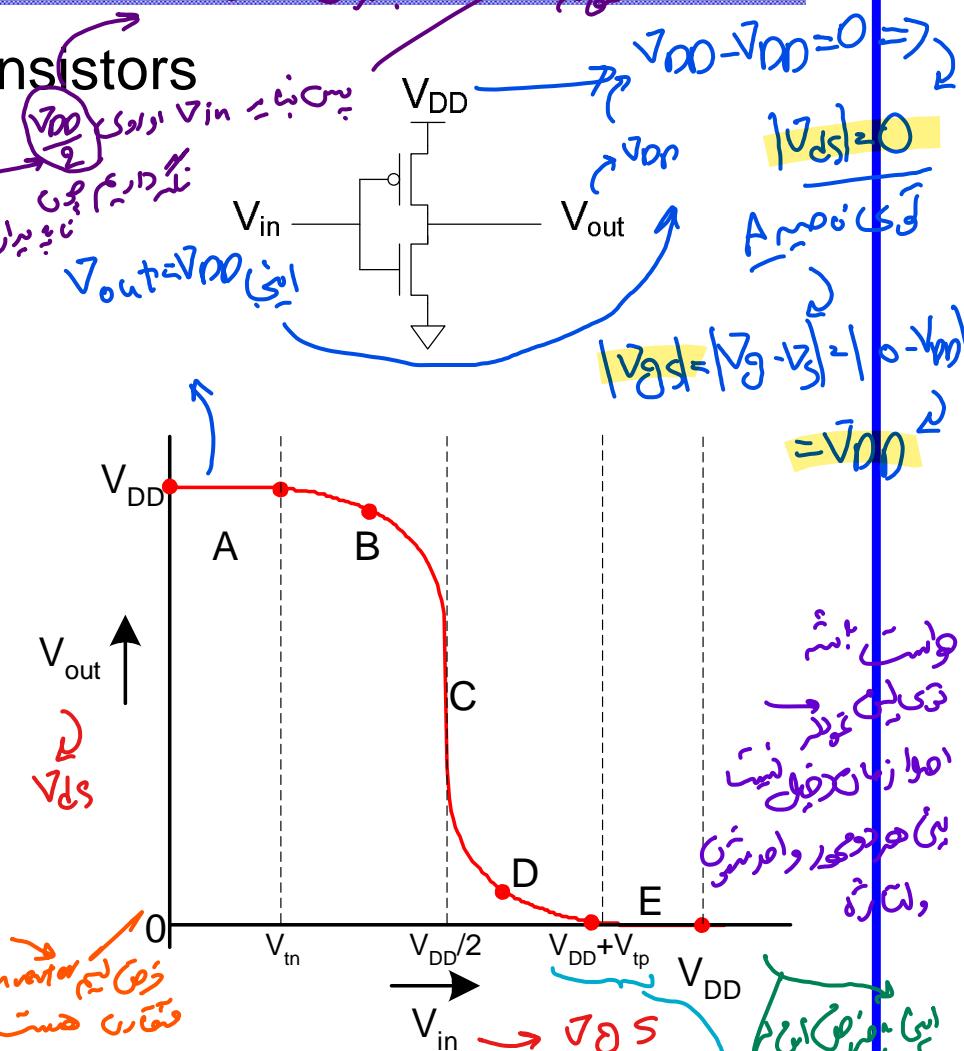
CMOS VLSI Design 4th Ed.



Voltage Transfer Characteristics

- ## □ Five operating regions for two transistors

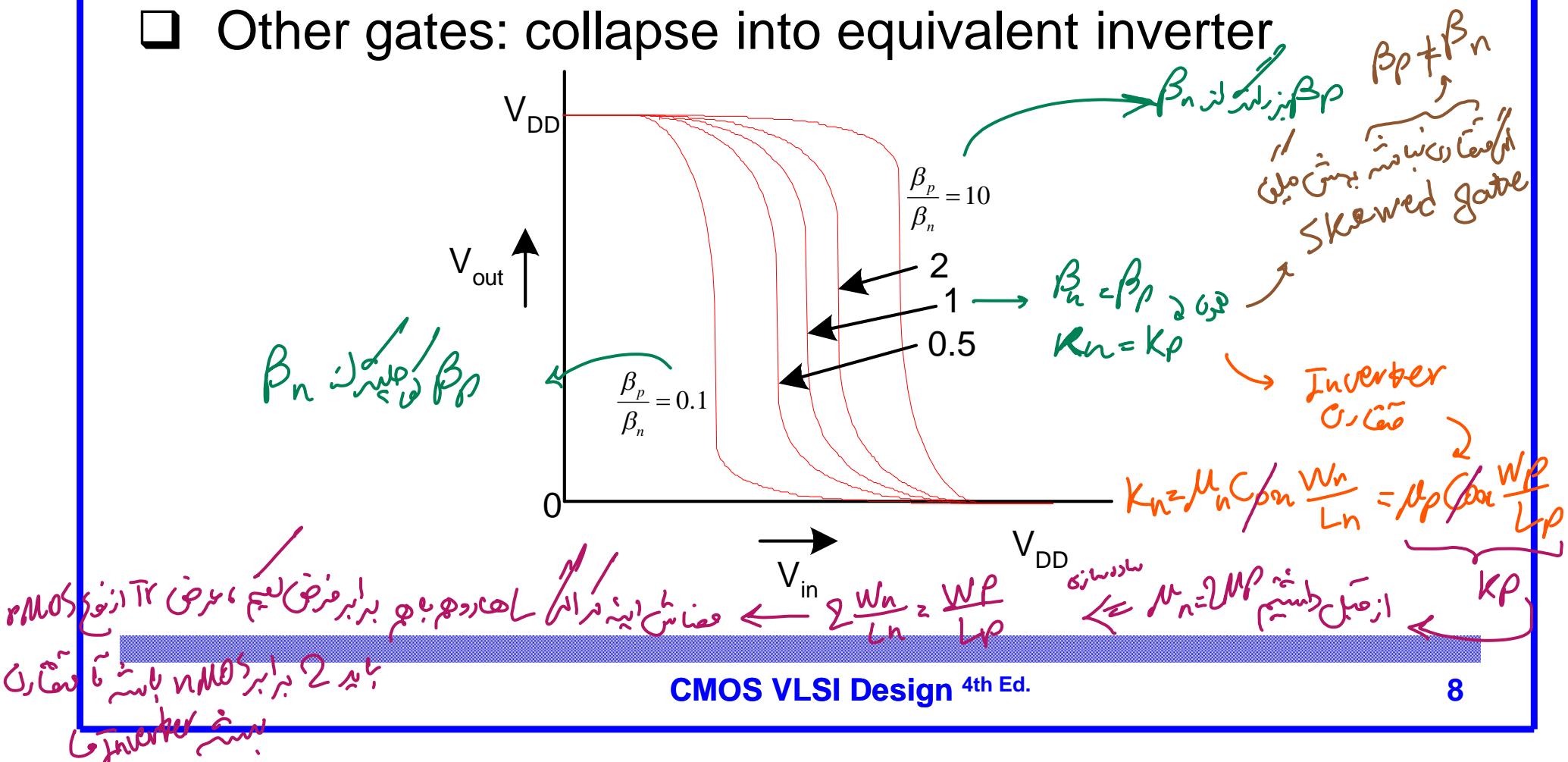
Region	nMOS	pMOS
A	Cutoff	Linear
B	Saturation	Linear
C	Saturation	Saturation
D	Linear	Saturation
E	Linear	Cutoff



β_p و β_n کی میزان کمپاریشن

Beta Ratio

- If $\beta_p / \beta_n \neq 1$, switching point will move from $V_{DD}/2$
- Called *skewed gate*
- Other gates: collapse into equivalent inverter

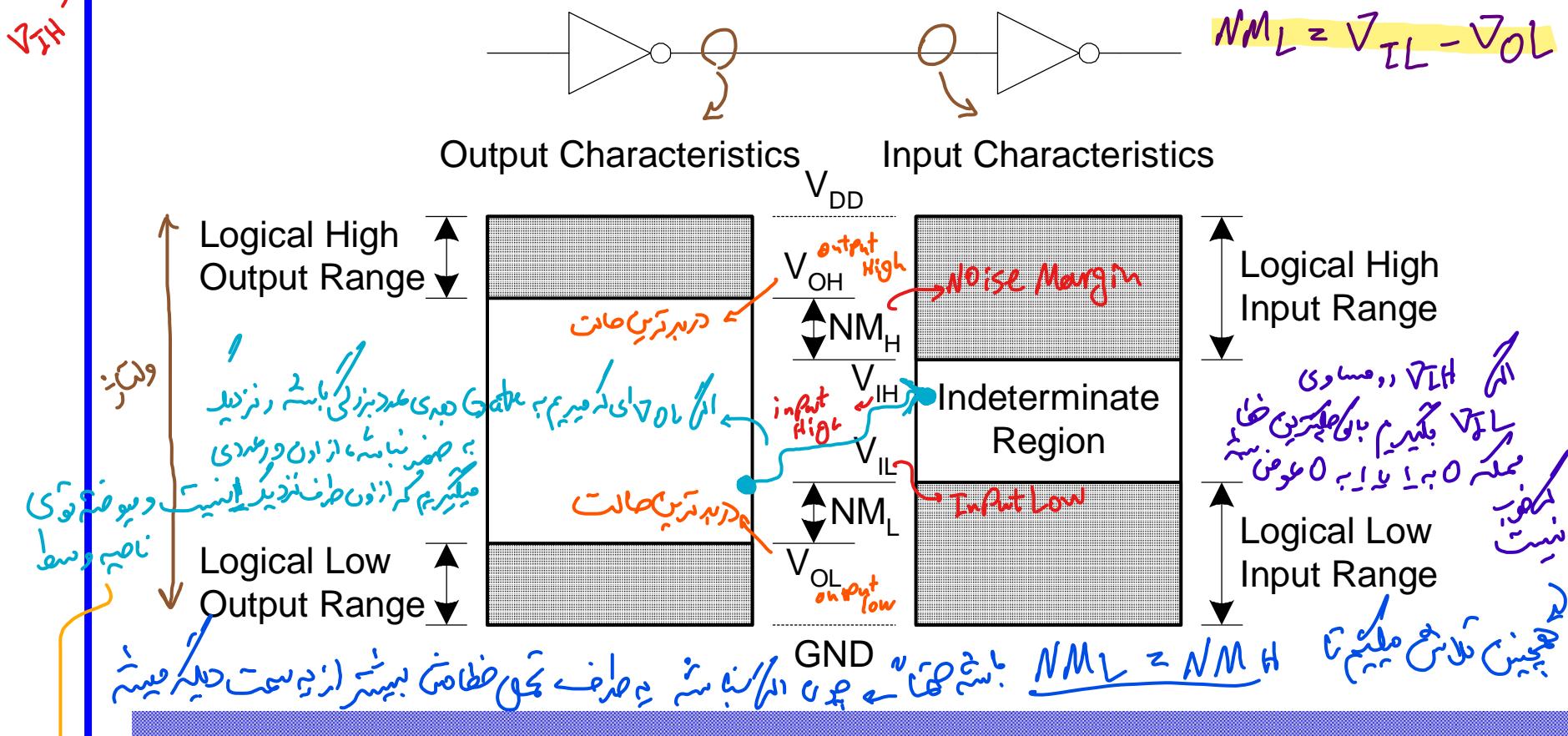


Noise Margins

- How much noise can a gate input see before it does not recognize the input?

$$NM_H = \sqrt{J_0 H} - \sqrt{J_1 H}$$

$$NM_L = \nabla_{IL} - \nabla_{OL}$$



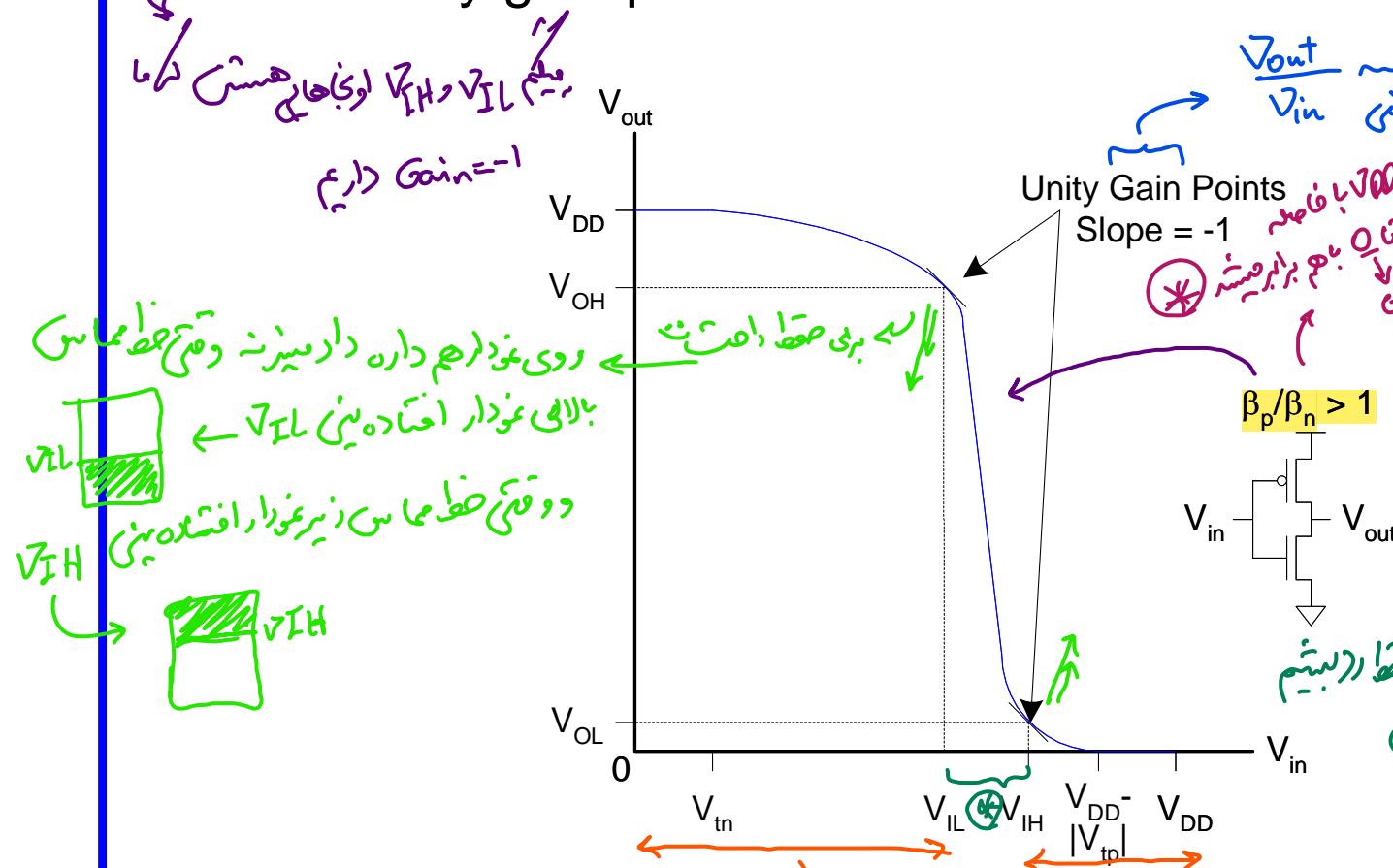
Logic Levels

۵) **نئی صورت، خاصیتی** 
نئی باتیں کیتیں **نئی باتیں**
بڑا میڈیم

- ## Define critical voltages at:

حالت جنگی $\leftarrow 11:00$ DLS 19

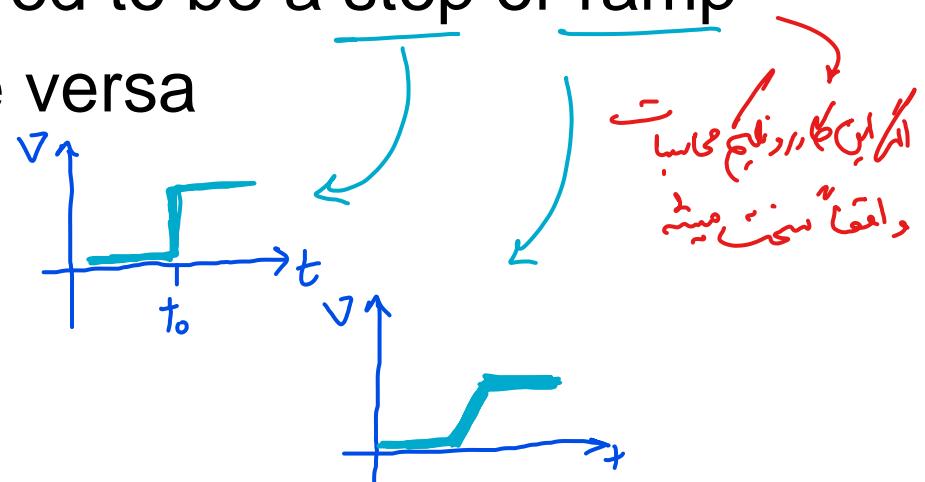
- unity gain point of DC transfer characteristic



→ دوی این بخش، مادوی صفات ہی
 ڈاکوٹا ہستیم و بنایہ تو شعوئن و بنایہ فٹا
 چون ترکیہ دیکھاں درجات Steady State اس ن
 بنایہ توی A و بنایہ بائیہ

Transient Response

- DC analysis* tells us V_{out} if V_{in} is constant
 - Transient analysis* tells us $V_{out}(t)$ if $V_{in}(t)$ changes
 - Requires solving differential equations
 - Input is usually considered to be a step or ramp
 - From 0 to V_{DD} or vice versa



$$V_{GS} = V_g - V_s < V_{DD} - (V_{DD} - V_t) \Rightarrow V_{GS} = V_t$$

مقدار V_{GS} باید بزرگتر از V_t باشد تا ترانزیستور باز باشد

مقدار V_{GS} باید بزرگتر از V_t باشد تا ترانزیستور باز باشد

Pass Transistors

مقدار V_{GS} باید بزرگتر از V_t باشد تا ترانزیستور باز باشد

$V_{DD} - V_t$ فاصله بین V_{DD} و V_t که ترانزیستور باز باشد

□ We have assumed source is grounded

□ What if source > 0?

– e.g. pass transistor passing V_{DD}

□ $V_g = V_{DD}$ $V_g - V_s > V_t$ $\Rightarrow V_s < V_g - V_t$

– If $V_s > V_{DD} - V_t$, $V_{GS} < V_t$

– Hence transistor would turn itself off

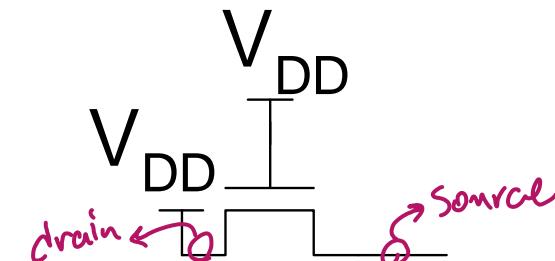
□ nMOS pass transistors pull no higher than $V_{DD} - V_{tn}$

– Called a **degraded “1”**

– Approach degraded value slowly (low I_{ds})

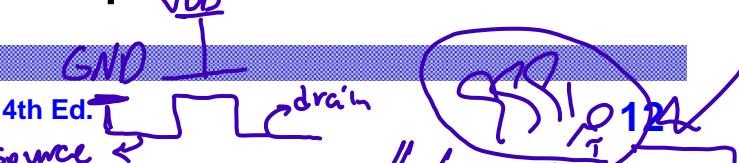
□ pMOS pass transistors pull no lower than V_{tp}

□ Transmission gates are needed to pass both 0 and 1



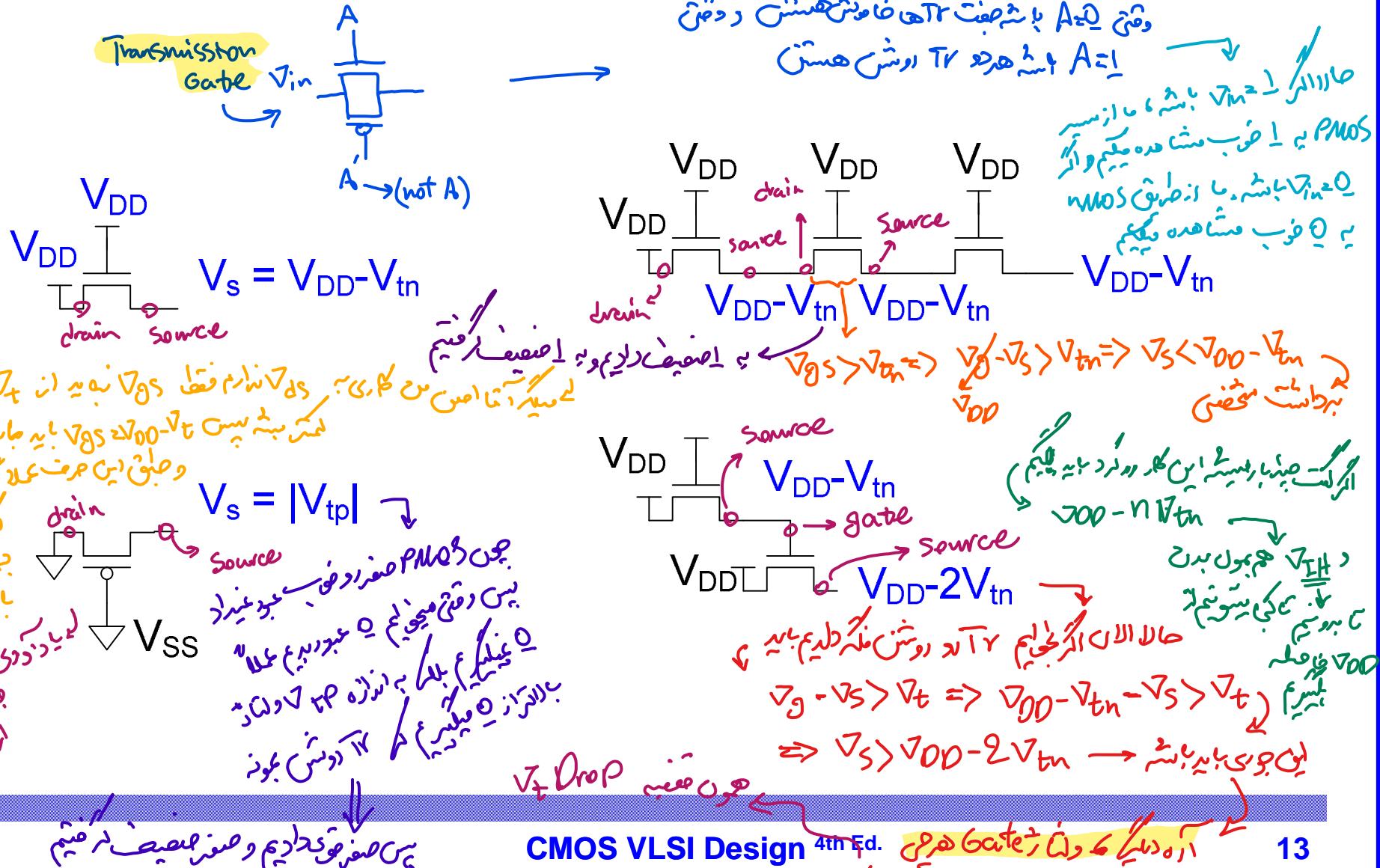
جست مدار دی جی تی کی 5 نماین از
source - drain هست و همین
دست بیشتر این نماین هست
دار 500 مم V_{DD} که بزرگتر شدایم میشود هست پس هست

حالا اگر بگیرم 0 در عبارت بیم V_s
نماین راست هسته V_s دراین
source هست پس هسته V_s دراین



برای Inverter پیش کاری Transmission Gate میگیریم که این یک اتصال بین مدارهای مذکور است. ۱) قوی در پست میگیریم که میتواند دریخواهی داشته باشد، ۲) قوی در پست میگیریم که این اتصال را بازگشایی کریم. Regenerator Inverter

Pass Transistor Ckts



Homeworks

- ❑ Chapter 2 exercises: 2.16, 2.17, 2.20
 - ❑ Due date: 1402/8/30