Issues with HARTSWorker::runJob() Leading to Synthesis Failures in Vivado.

您好,

我在使用 Vivado 综合设计文件时遇到了崩溃问题。我的系统运行在 Linux 上,使用的是 Vivado 2024.1 版本。我在 Ubuntu 终端中使用的相关命令如下:

vivado -mode tcl
read_verilog rtl.v
synth_design -part xc7k70t -top top -flatten_hierarchy full -gated_clock_conversion auto
-directive AlternateRoutability -fsm extraction sequential

在综合过程中发生崩溃,并生成了一份包含崩溃原因的日志.