

I 35 COMANDAMENTI DI ELETTRONICA

Raccolta di domande teoriche per l'esame di fondamenti di elettronica

A cura di Marco Marino

Prof. Mauro Mosca

Università degli studi di Palermo



SOMMARIO

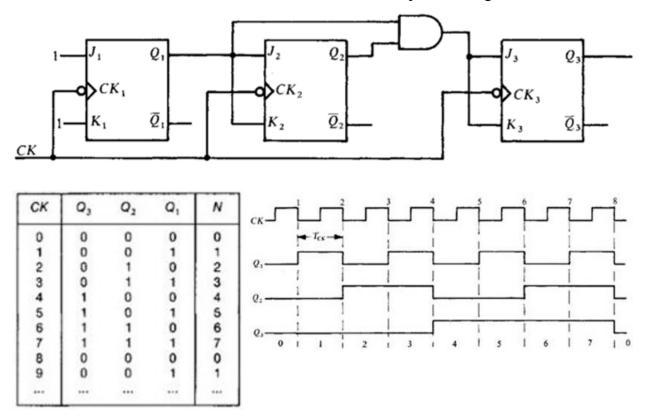
DOMANDA 1: contatore sincrono modulo 8	3
DOMANDA 2: interruttore anti-rimbalzo	5
DOMANDA 3: multivibratore monostabile 555	6
DOMANDA 4: integratore di Miller	8
DOMANDA 5: sommatore invertente	9
DOMANDA 6: amplificatore invertente	10
DOMANDA 7: amplificatore differenziale	12
DOMANDA 8: amplificatore non invertente	13
DOMANDA 9: derivatore	14
DOMANDA 10: resistenze d'ingresso e uscita di un amplificatore di tensione	15
DOMANDA 11: convertitore I-V	16
DOMANDA 12: giunzione p-n	17
DOMANDA 13: alimentatore	21
DOMANDA 14: stabilizzatore a diodo Zener	22
DOMANDA 15: circuito limitatore a diodi	24
DOMANDA 16: caratteristiche di un NMOS ad arricchimento	26
DOMANDA 17: effetto Early	28
DOMANDA 18: BJT n-p-n polarizzato in zona attiva	30
DOMANDA 19: caratteristiche di un BJT n-p-n	32
DOMANDA 20: diodi elettroluminescenti LED	34
DOMANDA 21: fotodiodo al silicio	36
DOMANDA 22: LED bianchi	38
DOMANDA 23: resistenza di uscita di un amplificatore a doppio carico a FET	39
DOMANDA 24: BJT in commutazione	40
DOMANDA 25: resistenza d'ingresso di un amplificatore a doppio carico a BJT	42
DOMANDA 26: modelli dinamici per piccoli segnali del BJT	43
DOMANDA 27: porta di trasmissione	44



DOMANDA 28: circuito a doppio mosfet (PMOS ed NMOS)	45
DOMANDA 29: convertitore analogico-digitale a conteggio	47
DOMANDA 30: convertitore analogico-digitale "flash" con uscita a tre bit	48
DOMANDA 31: convertitore analogico-digitale ad approssimazioni successive	50
DOMANDA 32: circuito di campionamento e tenuta	52
DOMANDA 33: convertitore digitale-analogico a resistori pesati	54
DOMANDA 34: forme d'onda d'uscita di tre flip-flop JK (master-slave, PET e NET)	56
DOMANDA 35: fotolitografia	57



Si illustri il funzionamento del contatore sincrono modulo 8 riportato in figura:



Si indichi inoltre la differenza con i contatori asincroni e si specifichino le differenze dei diversi tipi di propagazione del comando.

RISPOSTA 1

Il contatore illustrato in figura si annovera tra i cosiddetti contatori digitali, ovvero circuiti sequenziali in grado di contare gli impulsi di clock applicati al proprio ingresso. Generalmente un contatore di questo tipo presenta un unico ingresso (il clock) e n bit di uscita (n = 3 per l'esempio sopra riportato). Nel nostro caso il contatore si dice "modulo 8" perchè $2^n = 2^3 = 8$. Il suo funzionamento è di seguito riportato:

- 1. Poiché le entrate del primo flip-flop J_1 e K_1 sono poste a livello alto (1), FF1 commuta ad ogni impulso di clock e $T_1 = 1$.
- 2. Il secondo flip-flop commuta $Q_1 = 1$, di conseguenza $T_2 = Q_1$.
- 3. Il terzo flip-flop commuta quando $Q_2 = Q_1 = 1$ (per la porta AND) e quindi $T_3 = Q_2 \cdot Q_1$. Infatti, Q_3 varia da 0 a 1 quando avviene il passaggio dallo stato 3 (011) al 4 (100) e, viceversa, varia da 1 a 0 quando avviene il passaggio dallo stato 7 (111) allo 0 (000).

Se si volesse incrementare la capacità di conteggio del dispositivo, si dovrebbero aggiungere ulteriori flip-flop in modo tale che sia verificata la seguente relazione:

$$T_i = Q_{i-1} \cdot Q_{i-2} \cdot \dots \cdot Q_1$$



Tenendo a mente che per un contatore a n bit sono necessarie (n-2) porte AND e supponendo che i dispositivi utilizzati siano tutti perfettamente uguali, se indichiamo con t_{p1} il tempo di ritardo di propagazione di un flip-flop e con t_{p2} quello della porta AND, la successione degli impulsi di clock dovrebbe avvenire non prima di un tempo pari a:

$$T_{CK} \ge (n-2) \cdot t_{n2} + t_{n1}$$

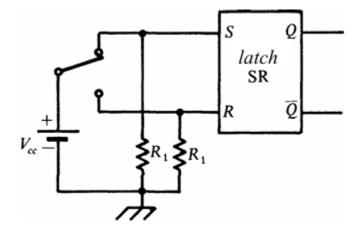
Nel nostro caso:

$$T_{CK} \ge (3-2) \cdot t_{p2} + t_{p1} = t_{p2} + t_{p1}$$

A differenza dei contatori asincroni, in quelli sincroni il clock è applicato simultaneamente a tutti i flip-flop, quindi:

- 1. I bit di uscita commutano contemporaneamente.
- 2. La massima frequenza di funzionamento $f_{max} = \frac{1}{T_{CK}} = \frac{1}{(n-2) \cdot t_{p2} + t_{p1}}$ aumenta perché tutti i flip-flop, supposti uguali, commutano con lo stesso tempo di ritardo di propagazione dopo l'applicazione del clock;
- 3. Sono assenti spike indesiderati sulle linee di uscita.





RISPOSTA 2

Nella figura sopra riportata è rappresentata un'interessante applicazione dei latch, ovvero un interruttore anti-rimbalzo. Gli interruttori meccanici presentano un inconveniente da non trascurare: durante il loro funzionamento, proprio a causa di alcuni rimbalzi, possono generare impulsi indesiderati che potrebbero condizionare e quindi modificare il comportamento di eventuali reti digitali ad essi collegati. Il rimbalzo di cui si parla è diretta conseguenza dell'elasticità della lamina meccanica interna al dispositivo, a causa della quale non si ha un'istantanea e permanente chiusura del contatto, il quale subisce un certo numero di oscillazioni prima di assumere definitivamente la posizione di interruttore chiuso/aperto. Tali oscillazioni causano ripetutamente la variazione dell'uscita tra gli stati 0 e 1.

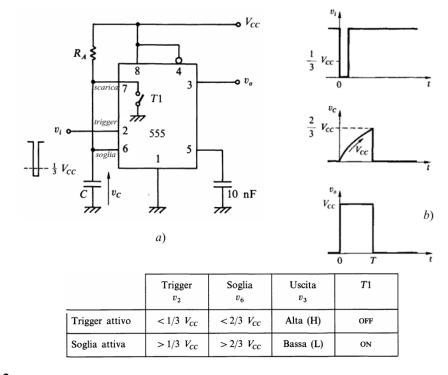
Per eliminare il problema, si può ricorrere all'utilizzo di un latch SR. Ricordandone brevemente il funzionamento:

S	R	Q_{n+1}	RISULTATO
0	0	Q_n	Conserva lo stato
0	1	0	Memorizza 0
1	0	1	Memorizza 1
1	1	?	Indeterminato

Quando il deviatore è nella posizione S, risulta SR = 10 per cui Q = 1 e $\bar{Q} = 0$. Quando il deviatore si porta dalla posizione S alla R, in una prima fase la lamella non tocca né il punto S né il punto R per cui SR = 00 e l'uscita conserva lo stato Q = 1. Nell'istante in cui la lamella tocca il punto R si ha SR = 01, dunque l'uscita diventa Q = 0 e $\bar{Q} = 1$. I piccoli rimbalzi meccanici fanno assumere agli ingressi SR ripetutamente i valori SR = 00 ed SR = 01 che confermano Q = 0. In definitiva l'uscita Q ha cambiato il suo stato logico ma senza rimbalzi negli stati stessi.



Spiegare il funzionamento del multivibratore monostabile 555.



RISPOSTA 3

Il 555 come monostabile funge da temporizzatore. In questo circuito l'ingresso coincide con l'ingresso di trigger (2) del 555.

Per t < 0, lo stato stabile vede T1 ON (e di conseguenza il condensatore C è scarico) e l'uscita bassa (L). Se così non fosse, C inizierebbe a caricarsi raggiungendo $v_c = \frac{2}{3}V_{CC}$ e causando l'attivazione dell'ingresso di soglia con conseguente conduzione di T1 e uscita bassa (L).

Per t=0, v_i scende al di sotto di $\frac{1}{3}V_{CC}$, causando l'attivazione del trigger che pone T1 OFF e l'uscita alta (H). A questo punto il condensatore inizia a caricarsi tendendo a V_{CC} con costante di tempo $\tau=R_AC$. Nel momento in cui v_C raggiunge $\frac{2}{3}V_{CC}$, la soglia viene attivata e T1 torna ON, scaricando a massa molto rapidamente il condensatore. Tale scarica avviene con costante di tempo data dal prodotto tra il condensatore C e la resistenza del BJT che è in stato ON, la quale è molto piccola (quasi un cortocircuito) e, proprio per questo, la costante di tempo si riduce quasi a zero.

Servendoci della relazione:

$$y(t) = y_{\infty} - (y_{\infty} - y_0) \cdot e^{-\frac{t}{\tau}}$$

E ricavandone l'inversa:



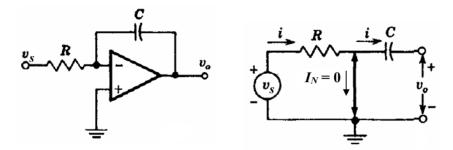
$$t = \tau \cdot \ln \left(\frac{y_{\infty} - y_0}{y_{\infty} - y(t)} \right)$$

Possiamo calcolare la durata T dell'impulso applicando tale relazione alla v_c :

$$T = R_A C \cdot \ln \left(\frac{V_{CC} - 0}{V_{CC} - \frac{2}{3} V_{CC}} \right) = 1.1 \cdot R_A C$$

Essendo molto rapida la scarica di C su T1, il tempo di recupero è praticamente trascurabile.





RISPOSTA 4

In figura sono rappresentati un integratore di Miller e il suo circuito equivalente. L'integratore permette di ottenere in uscita una forma d'onda che rappresenta l'integrale della tensione d'ingresso. Sfruttando il concetto di massa virtuale (la differenza di tensione in ingresso all'operazionale sui morsetti + e – è uguale a 0 anche quando sui due morsetti non è applicata la medesima tensione) e ricordando che la corrente che scorre in un condensatore è pari alla sua capacità moltiplicata per la derivata della tensione ad esso applicata rispetto al tempo, possiamo ricavare la tensione di uscita nel seguente modo:

$$i_c = C \cdot \frac{dv_c}{dt}$$

$$v_c = v_o$$

$$\Rightarrow v_o = -\frac{1}{C} \cdot \int i \, dt$$

E poiché sappiamo che:

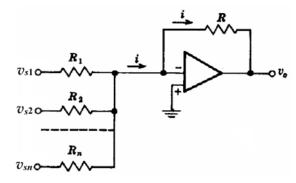
$$i = \frac{v_s}{R}$$

Sostituendo si ricava:

$$v_o = -\frac{1}{RC} \cdot \int v_s \, dt$$

Generalmente, al fine di mantenere una reazione negativa tra ingresso e uscita, in parallelo al condensatore si aggiunge una resistenza ottenendo così un integratore approssimato. Se, in aggiunta, si applicano più ingressi con il rispettivo resistore ad un integratore, si ottiene un cosiddetto sommatore integratore, dove l'uscita risulta proporzionale all'integrale della somma degli ingressi.





RISPOSTA 5

Quello rappresentato in figura è un sommatore invertente, un dispositivo capace di sommare segnali analogici (somma di sinusoidi) e ottenuto semplicemente aggiungendo uno o più ingressi con la rispettiva resistenza ad un amplificatore invertente. Contrariamente alla configurazione non invertente del sommatore, in questo caso la somma dei segnali deve essere cambiata di segno. Tenendo bene a mente che il terminale invertente (-) si trova in condizione di massa virtuale (la differenza di tensione in ingresso all'operazionale sui morsetti + e - è uguale a 0 anche quando sui due morsetti non è applicata la medesima tensione) e che, di conseguenza, possiamo considerare il circuito come chiuso, avremo:

$$v_o = -Ri$$

Considerando poi che il potenziale dei terminali alla destra delle resistenze è pari a zero (sempre per la massa virtuale), avremo che:

$$i = \frac{v_1 - 0}{R_1} + \frac{v_2 - 0}{R_2} + \dots + \frac{v_n - 0}{R_n} = \frac{v_1}{R_1} + \frac{v_2}{R_2} + \dots + \frac{v_n}{R_n}$$

Quindi:

$$v_o = -R \cdot \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \dots + \frac{v_n}{R_n}\right)$$

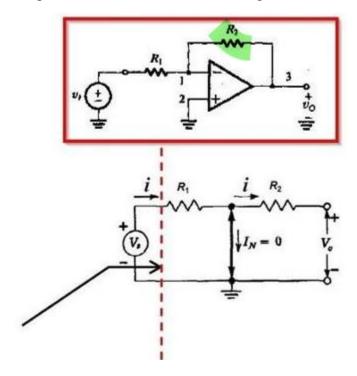
Se poi poniamo $R = R_1 = R_2 = \cdots = R_n$:

$$v_o = -\sum_{i=1}^n v_i$$



Come si chiama la configurazione amplificatrice nel riquadro in rosso?

Si calcoli il valore dell'amplificazione e della resistenza d'ingresso.



RISPOSTA 6

Nella figura sono riportati un amplificatore invertente e il suo circuito equivalente. Tale circuito fornisce in uscita un segnale amplificato invertito di fase rispetto al segnale in ingresso. L'ingresso invertente corrisponde al morsetto (-), mentre quello non invertente corrisponde al morsetto (+) e viene posto a massa. Le resistenze R_1 ed R_2 formano la cosiddetta rete di reazione e, in particolare, R_2 riporta l'uscita sull'ingresso invertente in modo tale che la reazione risulti negativa. Sfruttando il concetto di massa virtuale possiamo analizzare in modo ottimale il circuito proposto. Nonostante la presenza di un nodo posto tra R_1 ed R_2 , la corrente sulle due resistenze risulta essere la stessa, dato che il ramo verso massa assorbe una corrente $I_N = 0$. Proprio questo ramo rappresenta il percorso interno che connette l'ingresso invertente (il nodo) e quello non invertente (a massa) dell'amplificatore. Risulta che $v_+ \approx v_-$ e, inoltre, non vi è alcun passaggio di corrente tra l'ingresso invertente e l'ingresso non invertente perché l'amplificatore operazionale ha un'impedenza di ingresso molto alta e pone un'enorme resistenza tra i due ingressi. Quindi, v_- è virtualmente a 0 V, ma non vi è un collegamento diretto a massa, ecco perché si dice che l'ingresso invertente è posto a massa virtuale. Detto ciò, possiamo scrivere:

$$\begin{cases} v_o = -R_2 i \\ v_s = R_1 i \end{cases}$$

Dalle quali si ottiene l'amplificazione del sistema reazionato (ad anello chiuso):



$$A_f = \frac{v_o}{v_s} = \frac{-R_2 i}{R_1 i} = -\frac{R_2}{R_1}$$

Sempre ricorrendo al concetto di massa virtuale, possiamo facilmente affermare che la resistenza d'ingresso R_i dell'amplificatore è pari a R_1 , in quanto l'ingresso invertente è virtualmente connesso a massa. La resistenza d'uscita R_o dell'amplificatore è invece pari a zero se tale si considera quella dell'amplificatore operazionale. In realtà, R_o non è nulla ma molto piccola e si può calcolare come rapporto della tensione di uscita a vuoto v_o e della corrente di cortocircuito i_{sc} :

$$v_{o} = -\frac{R_{2}}{R_{1}}v_{s}$$

$$i_{sc} = i_{f} - i_{o} = \frac{v_{s}}{R_{1} + R_{2}} - A_{OL} \cdot \frac{v_{i}}{r_{o}} \approx -A_{OL} \cdot \frac{v_{i}}{r_{o}} = -\frac{A_{OL}}{r_{o}} \cdot v_{s} \cdot \frac{R_{2}}{R_{1} + R_{2}}$$

Per il calcolo della i_{sc} si è considerata infinita la r_i dell'operazionale e si è inoltre considerato il primo addendo della seconda equazione molto minore del secondo. Si può così ricavare la resistenza d'uscita:

$$R_o = \frac{v_o}{i_{sc}} = \left(-\frac{R_{\Xi}}{R_1} \cdot v_{\Xi}\right) \cdot \left(-\frac{r_o}{A_{OL} \cdot v_{\Xi}} \cdot \frac{R_1 + R_2}{R_{\Xi}}\right) = \frac{r_o}{A_{OL}} \cdot \left(1 + \frac{R_2}{R_1}\right)$$

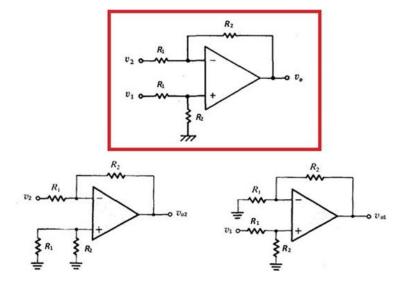
Poiché generalmente $\frac{R_2}{R_1} \gg 1$:

$$R_o = r_o \cdot \frac{A_f}{A_{OL}}$$

In questo caso è tuttavia lecito chiedersi quanto grandi o quanto piccole possano essere le due resistenze:

- Un valore di resistenza R_1 troppo basso implicherebbe una resistenza d'ingresso troppo bassa e quindi un sovraccarico della sorgente V_s .
- Un valore di resistenza R₂ troppo basso implica ovviamente un valore di R₁ ancora più basso e in questo caso non è più vero che l'amplificazione ad anello chiuso vale come trovato.
- Un valore di resistenza di R_2 troppo alto, confrontabile o maggiore di R_i , implica che il terminale invertente non si può più considerare a massa virtuale in quanto la corrente inizia a scorrere anche su R_i e, in questo modo, l'effetto di reazione tende a scomparire.





RISPOSTA 7

Nella parte evidenziata della figura sopra riportata è rappresentato un amplificatore differenziale, un dispositivo che restituisce in uscita (amplifica) la differenza tra due segnali in ingresso. In aggiunta sono riportati i relativi circuiti ottenuti dall'applicazione del principio di sovrapposizione degli effetti, il quale afferma che è possibile studiare separatamente l'effetto dei singoli generatori presenti nel circuito tenendo a mente che l'effetto complessivo sarà pari alla somma algebrica degli effetti dei singoli generatori.

In particolare, in riferimento al circuito sulla sinistra, che corrisponde ad un amplificatore invertente, poniamo v_1 a zero (ovvero colleghiamo a massa il terminale su cui è applicata v_1) e troviamo la corrispondente tensione di uscita, che indicheremo con v_{o2} e sarà interamente dovuta a v_2 . Le due resistenze R_1 e R_2 sul terminale non invertente non influiscono sull'espressione dell'amplificazione poiché in nessuna delle due scorre corrente, quindi:

$$v_{o2} = -\frac{R_2}{R_1} \cdot v_2$$

In riferimento adesso al circuito sulla destra, che corrisponde ad un amplificatore non invertente con l'aggiunta di un partitore di tensione connesso all'ingresso non invertente, poniamo v_2 a zero e troviamo la corrispondente tensione di uscita v_{o1} :

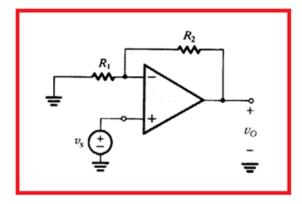
$$v_{o1} = v_{+} \cdot \left(1 + \frac{R_{2}}{R_{1}}\right) = v_{1} \cdot \frac{R_{2}}{R_{1} + R_{2}} \cdot \left(\frac{R_{1} + R_{2}}{R_{1}}\right) = \frac{R_{2}}{R_{1}} v_{1}$$

In definitiva, per il principio di sovrapposizione degli effetti:

$$v_o = v_{o1} + v_{o2} = \frac{R_2}{R_1} \cdot (v_1 - v_2)$$



Ricavare la tensione d'uscita del presente circuito in funzione del segnale d'ingresso v_s . Come viene chiamato tale circuito?



RISPOSTA 8

Quello rappresentato in figura è un amplificatore non invertente che, a differenza del suo corrispettivo invertente, non presenta inversione di fase e possiede una resistenza d'ingresso relativamente ridotta e coincidente con R_1 . Dato che il segnale viene applicato all'ingresso non invertente, corrispondente al morsetto (+), il guadagno A_f dell'amplificatore sarà positivo. Per quanto riguarda la rete di reazione, essa è sempre connessa al terminale invertente, corrispondente al morsetto (-). La tensione all'ingresso invertente può essere espressa in funzione di v_o , dato che le due correnti su R_1 ed R_2 coincidono grazie all'elevata resistenza d'ingresso r_i dell'operazionale. Detto questo, avremo:

$$v_- = v_o \cdot \frac{R_1}{R_1 + R_2}$$

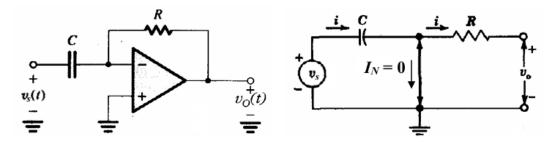
In aggiunta, la presenza del cortocircuito virtuale tra i due ingressi ci permette di asserire che:

$$v_{-} = v_{\rm s}$$

Possiamo adesso ricavare l'amplificazione del circuito (non serve per la risposta):

$$A_f = \frac{v_o}{v_s} = \frac{v_{\overline{s}} \cdot \left(\frac{R_1 + R_2}{R_1}\right)}{v_{\overline{s}}} = \frac{R_1 + R_2}{R_1} = 1 + \frac{R_2}{R_1}$$





RISPOSTA 9

In figura sono rappresentati un derivatore e il suo circuito equivalente. Un derivatore funziona in modo duale rispetto all'integratore (la resistenza e il condensatore sono scambiati), ovvero permette di ottenere in uscita una forma d'onda che rappresenta la derivata della tensione d'ingresso. In questo caso, ricorrendo al concetto di massa virtuale (la differenza di tensione in ingresso all'operazionale sui morsetti + e - è uguale a 0 anche quando sui due morsetti non è applicata la medesima tensione), possiamo affermare che:

$$v_o = -Ri$$

Ricordando che la corrente che scorre in un condensatore è pari alla sua capacità moltiplicata per la derivata della tensione ad esso applicata rispetto al tempo:

$$i_c = C \cdot \frac{dv_c}{dt}$$

$$v_c = v_s$$

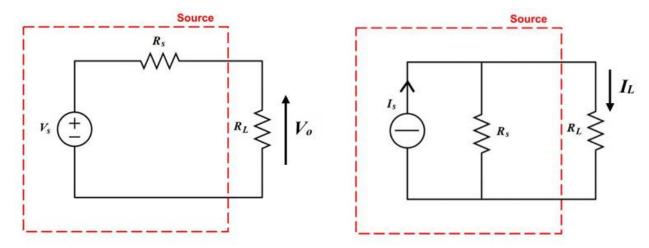
Sostituendo, otterremo:

$$v_o = -RC \cdot \frac{dv_s}{dt}$$



Un amplificatore di tensione dovrebbe avere idealmente sempre una resistenza d'ingresso infinita e una resistenza d'uscita nulla. Un amplificatore di corrente, invece, dovrebbe avere idealmente sempre una resistenza d'ingresso nulla e una resistenza d'uscita infinita.

Si giustifichi tale affermazione facendo riferimento ai circuiti esplicativi sotto riportati, relativi rispettivamente ad un amplificatore di tensione e ad un amplificatore di corrente.



RISPOSTA 10

Facendo riferimento alla figura a sinistra, il generatore di tensione V_s è rappresentato insieme alla sua resistenza interna R_s , ovvero la cosiddetta resistenza di sorgente. Idealmente, si vorrebbe fare in modo che tutta la tensione erogata dal generatore sia applicata integralmente alla resistenza di carico R_L . Tale circuito rappresenta in tutto e per tutto un partitore di tensione e per questo motivo la reale percentuale di tensione prelevata sul carico è pari a $\frac{R_L}{R_L + R_s} \cdot V_s$. Di conseguenza, la tensione V_o sul carico è tanto più simile a quella erogata dal generatore di tensione V_s quanto più R_L è grande oppure quanto più R_s è piccolo. Poiché R_L può costituire la resistenza R_i dello stadio d'ingresso di un amplificatore di tensione, mentre R_s potrebbe rappresentare la resistenza equivalente d'uscita R_o di un altro amplificatore di tensione, si capisce immediatamente il motivo per il quale un amplificatore ideale di tensione dovrebbe avere $R_i \rightarrow \infty$ e $R_o \rightarrow 0$:

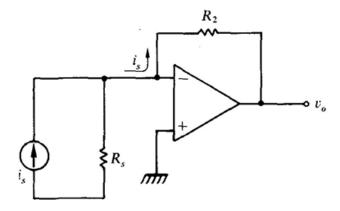
$$V_o = \frac{R_L}{R_L + R_S} \cdot V_S \Rightarrow V_o = V_S$$

La precedente è la condizione ottimale che vogliamo ottenere.

Facendo adesso riferimento alla figura a destra, il generatore di corrente I_s è anch'esso rappresentato insieme alla sua resistenza interna R_s e sta alimentando un resistore di carico R_L . Anche in questo caso, si intuisce facilmente perché un amplificatore di corrente dovrebbe avere $R_i \to 0$ (in modo tale che tutta la corrente erogata circoli sulla R_i e non venga in parte prelevata dal ramo con R_s) e $R_o \to \infty$ (in modo tale che tutta la corrente erogata dall'amplificatore circoli sul carico e non venga in parte prelevata dalla resistenza d'uscita R_o).



Si spieghi il funzionamento del convertitore I-V riportato sotto in figura, dando particolare riferimento all'adattamento in ingresso e in uscita.



RISPOSTA 11

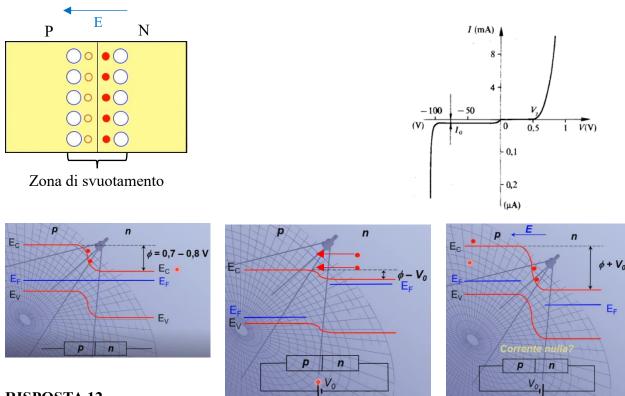
Un convertitore corrente-tensione è un dispositivo che si può facilmente realizzare mediante l'utilizzo di un amplificatore operazionale e, come si evince dal nome, è idealmente in grado di fornire una tensione v_o proporzionale alla corrente d'ingresso i_s , indipendentemente dalla resistenza interna R_s del generatore d'ingresso e dalla resistenza di carico R_L . Sostanzialmente tale convertitore presenta resistenze d'ingresso e uscita pari a zero. Da un lato, se la resistenza d'ingresso è nulla, la corrente non scorrerà su R_s ma percorrerà direttamente il ramo di reazione. D'altra parte, se la resistenza d'uscita è nulla, la corrente non passerà dal carico poiché entrerà dal terminale d'uscita dell'operazionale che è a resistenza zero e si chiude a massa. Per quanto detto fino ad ora, la tensione in uscita vale:

$$v_o = -R_2 i_s$$

La resistenza d'ingresso è praticamente nulla in quanto coincide con quella di un amplificatore invertente dove si pone $R_1 = 0$. Quanto detto vale analogamente per la resistenza d'uscita.



Si riepiloghino i meccanismi di funzionamento di una giunzione p-n illustrandone la caratteristica elettrica I-V. Si spieghi fisicamente l'andamento di tale caratteristica.



RISPOSTA 12

Una giunzione p-n si ottiene a partire da un'unica barra di semiconduttore che viene drogata di tipo p da un lato e di tipo n dall'altro, quando in corrispondenza di una sezione di tale semiconduttore si ha un brusco passaggio da drogaggio di tipo p a drogaggio di tipo n. La maggior parte dei dispositivi a semiconduttore odierni basa il proprio funzionamento su tale tipo di struttura. Ipotizzando inizialmente che la giunzione non sia polarizzata (ai suoi capi non è applicata alcuna differenza di potenziale), a causa della loro mutua repulsione gli elettroni liberi dal lato n diffondono verso la zona p (diffusione), dato che in tale zona vi è una drastica diminuzione di concentrazione di elettroni e, viceversa, le lacune provenienti dalla zona p diffondono verso la zona n. Ogni elettrone arrivato nella zona p viene "catturato" tempestivamente da una delle numerose lacune presenti, le quali di conseguenza scompaiono rendendo gli atomi associati carichi negativamente (diventano ioni negativi). Viceversa, le lacune arrivate nella zona n vengono "riempite" dagli elettroni associati agli atomi droganti, i quali si caricano positivamente (diventano ioni positivi). In corrispondenza della giunzione si forma così una regione di ioni positivi (lato n) e negativi (lato p), priva di cariche mobili, che prende il nome di zona di svuotamento. In essa è ovviamente presente una carica spaziale non nulla data dagli ioni fissi. Man mano che le cariche diffondono, la zona di svuotamento diventa sempre più ampia e diviene soggetta ad un campo elettrico dovuto alla presenza degli ioni. Ciò che possiamo osservare nella prima figura è che tale campo (diretto dalla zona n a quella p) si oppone alla



diffusione delle cariche libere, sino a quando esso non va a costituire una vera e propria barriera di potenziale ($\Phi \cong 0.6$ V per diodi al silicio) che impedisce agli elettroni e alle lacune di attraversare ulteriormente la giunzione. In questo caso la lunghezza W della zona di svuotamento sarà pari a:

$$W = \sqrt{\frac{2\mathcal{E}_S}{q} \cdot \frac{N_A + N_D}{N_A N_D} \cdot (\Phi)}$$

Dove:

- N_A è la concentrazione di atomi accettori per cm^3 .
- N_D è la concentrazione di atomi donatori per cm^3 .
- \mathcal{E}_s è la permeabilità dielettrica del silicio.
- q è la carica elettrica.

Nella seconda figura possiamo notare che tale "muro" può essere abbassato fornendo un campo dall'esterno che si opponga al campo elettrico dovuto agli ioni fissi. Ciò viene effettuato applicando una differenza di potenziale ai capi della giunzione (cambiamo l'ipotesi iniziale), in modo che il potenziale maggiore si trovi a contatto con la zona p e il potenziale minore con la zona n. Si dice in tal caso che la giunzione è polarizzata direttamente e, come si può notare, il livello di Fermi E_F non è più costante attraverso la giunzione a causa del campo esterno applicato. La barriera di potenziale verrà abbassata di una quantità pari a $\Phi - V$, con V tensione applicata, permettendo nuovamente il passaggio agli elettroni (e alle lacune). La zona di svuotamento di una giunzione polarizzata direttamente si restringe rispetto al caso di equilibrio, ossia di assenza di polarizzazione, poiché le cariche maggioritarie da ambo i lati vengono spinte verso la giunzione tendendo così a neutralizzare gli ioni. In questo caso quindi la lunghezza W della zona di svuotamento sarà pari a:

$$W = \sqrt{\frac{2\mathcal{E}_S}{q} \cdot \frac{N_A + N_D}{N_A N_D} \cdot (\Phi - V)}$$

Nella terza figura possiamo infine studiare il caso di una giunzione polarizzata inversamente, ossia con la zona p connessa con il potenziale più basso di una sorgente di tensione V e la zona n con il potenziale più alto. Il campo impresso da tale polarizzazione allontana gli elettroni liberi dalla regione n della giunzione verso il polo positivo della sorgente di tensione e, allo stesso modo, allontana le lacune dalla zona p della giunzione verso il polo negativo della sorgente. In pratica, al campo elettrico dovuto agli ioni fissi all'equilibrio si somma un ulteriore campo elettrico che ionizza un maggior numero di atomi nella zona della giunzione e allarga ulteriormente la zona di svuotamento, che vale adesso:

$$W = \sqrt{\frac{2\mathcal{E}_s}{q} \cdot \frac{N_A + N_D}{N_A N_D} \cdot (\Phi + V)}$$



L'energia termica crea continuamente un numero limitato di elettroni e di lacune dai due lati della giunzione. In quanto cariche minoritarie, esse vengono accelerate dal campo elettrico dovuto alla polarizzazione inversa. Esse sono dunque responsabili della piccola corrente inversa che prende il nome di corrente di saturazione. Oltre alla corrente di saturazione, spesso si considera anche una corrente di perdita superficiale, normalmente molto piccola, dovuta alle impurità superficiali che creano dei percorsi ohmici per la corrente. In genere, per corrente inversa di una giunzione p-n si intende la somma di entrambe le correnti. Se si aumenta considerevolmente la tensione inversa (> 50 V), sino ad un certo valore detto tensione di rottura, la giunzione diviene bruscamente conduttrice e può essere distrutta a causa di una dissipazione eccessiva di potenza. Più la polarizzazione inversa è grande, infatti, tanto più gli elettroni si spostano rapidamente (la loro energia aumenta) e le collisioni tra quelli che viaggiano verso un'estremità del semiconduttore e quelli di valenza genera un cosiddetto effetto valanga, responsabile di questa situazione.

Per quanto riguarda il grafico sopra riportato, esso rappresenta la caratteristica I-V di un diodo a giunzione e riassume in modo grafico gran parte di quanto detto fin ora. Considerando l'asse delle tensioni (V), possiamo notare che, superato il valore di soglia V_{ν} (≈ 0.6 V), in polarizzazione diretta basta incrementare la tensione di poco (decimi di Volt) per aumentare la corrente in modo esponenziale. A questo punto il muro di potenziale si abbasserà in modo tale da far passare gli elettroni. Questa situazione corrisponde allo stato di conduzione (ON) del diodo. Per valori di tensione sotto la soglia, anche se si tratta ancora di valori positivi, la barriera non si abbasserà sufficientemente da poter permettere il passaggio degli elettroni. Sull'asse negativo delle tensioni possiamo notare come nel grafico la curva quasi cambia la propria inclinazione rispetto a quella positiva. In realtà non vi è alcun punto di discontinuità in corrispondenza dell'origine, ma bisogna tenere a mente che, per quanto riguarda l'asse delle correnti, quello positivo è dato in mA mentre quello negativo in μA . Ciò avviene perché le correnti in gioco sono molto basse e di conseguenza non saremmo in grado di vederle se usassimo solo il mA. A prova di quanto detto, sull'asse delle tensioni positivo, sotto la soglia V_{ν} sembra che la caratteristica sia 0 ma in realtà è già presente la corrente inversa di cui abbiamo parlato (ma è troppo piccola per rappresentarla utilizzando il mA). Sotto l'origine ovviamente riusciamo a distinguere la corrente grazie all'utilizzo del μA . Pur essendo presente questa bassissima corrente trascurabile, in questa situazione si dice che il diodo è interdetto (OFF). Infine, per valori sempre minori di tensione negativa, si incorre nel fenomeno di breakdown per cui la tensione resta tale e la corrente impenna verso il basso. Esclusa la zona di breakdown, l'andamento del diodo può essere descritto dalla seguente formula:

$$I = I_S \cdot \left(e^{\frac{V}{\eta V_{\rm T}}} - 1 \right)$$

Dove:

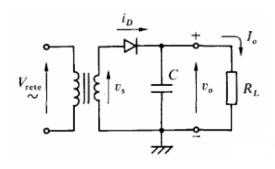
- I_S è la corrente inversa di saturazione (< 10 nA).
- η è un fattore d'idealità che per i diodi al silicio corrisponde a 2 per bassi valori di corrente e 1 per elevate intensità di corrente.

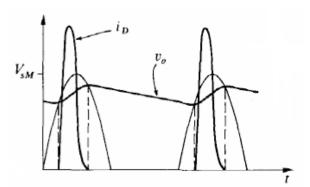


• $V_T = \frac{kT}{q}$ è l'equivalente in tensione della temperatura con k costante di Boltzmann, T temperatura assoluta e q carica dell'elettrone.



Si descriva il funzionamento dell'alimentatore riportato in figura a sinistra, realizzato con un semplice raddrizzatore a semionda. La forma d'onda d'uscita è riportata in figura a destra.



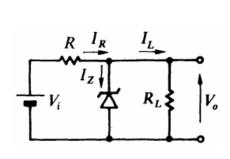


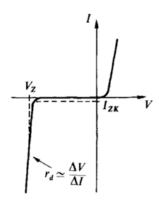
RISPOSTA 13

Il raddrizzatore a semionda fa parte degli alimentatori non stabilizzati, in cui la tensione alternata di rete V_i , ridotta in ampiezza dal trasformatore, viene raddrizzata e successivamente filtrata in modo da alimentare un carico. La tensione di uscita V_o non è stabile nei confronti delle variazioni della tensione di rete e del carico. L'alimentatore in questione viene usato principalmente quando sono richieste basse potenze e basse correnti di carico. Il diodo in ciascun periodo conduce solamente nel breve intervallo in cui la tensione v_s al secondario supera la tensione v_o sul condensatore. Per la rimanente parte del periodo il diodo è interdetto e la corrente viene fornita al carico dal condensatore stesso, che, scaricandosi, produce un'accentuata ondulazione (ripple) nella tensione di uscita. La carica del condensatore è rapida poiché la costante di tempo dipende dalla (bassa) resistenza del diodo in conduzione e del secondario del trasformatore, mentre la scarica, più lunga, dipende dalla resistenza di carico R_L . Come si può notare, a causa della caduta di tensione sul diodo, la tensione d'uscita rimane sempre inferiore al valore di picco V_{sM} della tensione sul secondario. Questo tipo di alimentatore, oltre ad un ripple elevato, presenta un forte picco della corrente i_D , che deve provvedere nel breve intervallo di conduzione del diodo alla ricarica del condensatore.



Il circuito a sinistra in figura è uno stabilizzatore a diodo Zener (la cui caratteristica I-V è riportata a destra in figura). Si spieghi a cosa serve tale circuito e si illustrino le fasi di dimensionamento della resistenza R.





RISPOSTA 14

I normali diodi funzionanti in zona breakdown possono danneggiarsi irrimediabilmente a causa di una dissipazione eccessiva di potenza. I diodi Zener, invece, vengono costruiti con caratteristiche di dissipazione termica adatte al funzionamento nella regione di breakdown. Essi sono costituiti da giunzioni p-n al silicio e sono caratterizzati da una tensione inversa di breakdown, detta tensione di Zener, particolarmente stabile e definita, in corrispondenza della quale la caratteristica I-V diventa quasi verticale. Per tale motivo questi diodi vengono utilizzati come stabilizzatori o regolatori di tensione. Se la corrente che scorre in un diodo Zener è tale da farlo lavorare in zona di breakdown, si può considerare come un generatore di tensione costante di valore pari a V_Z . Dal circuito a sinistra, applicando la LKT, si evince che:

$$RI_R = V_i - V_Z \Rightarrow I_R = \frac{V_i - V_Z}{R}$$

Inoltre, poiché l'effetto della resistenza dinamica r_d del diodo Zener è irrisorio, la tensione sul carico risulta:

$$V_o = V_Z$$

Di conseguenza la corrente sul carico varrà:

$$I_L = \frac{V_Z}{R_L}$$

La corrente che scorre sullo Zener varrà quindi:

$$I_Z = I_R - I_L$$

Tutti i valori utilizzati nelle relazioni precedenti devono essere già conosciuti (a differenza di R, che è il valore che vogliamo calcolare). Facendo riferimento all'ultima relazione trovata, possiamo notare che I_Z (tramite I_R) dipende dal valore di R. Dunque, R deve essere dimensionata



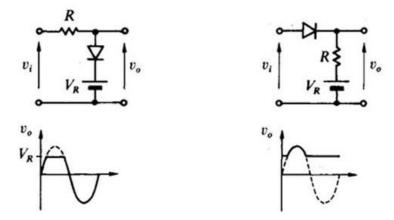
in base al nostro valore obbiettivo di I_Z . In aggiunta, i costruttori forniscono sempre un valore minimo di corrente I_{ZK} : graficamente, la zona al di sopra di I_{ZK} rappresenta una regione di gomito in cui, se il punto di riposo del diodo corrisponde a valori compresi tra I_{ZK} e 0, possiamo osservare di non trovarci più nella zona di breakdown ma in quella di interdizione del diodo. È chiaro quindi che, nel dimensionare R, dobbiamo imporre un valore di I_Z che sia almeno maggiore di I_{ZK} , in modo tale da poter lavorare nella zona di breakdown. Tipicamente i costruttori forniscono anche un valore P di potenza massima dissipabile; quindi, sapendo che $P = v \cdot i$, se conosciamo questo valore possiamo anche calcolare la massima corrente che può scorrere nel diodo Zener senza distruggerlo:

$$I_{max} = \frac{P_{max}}{V_Z}$$

Si può dire infine che uno stabilizzatore a diodo Zener è un classico stadio elettronico che viene posto a valle di un circuito alimentatore non stabilizzato.



Si spieghi in cosa consiste e a cosa serve un circuito limitatore a diodi. Si spieghi come funzionano i due circuiti sotto riportati.



RISPOSTA 15

I circuiti limitatori a diodi si utilizzano quando si vogliono selezionare solo specifiche parti di una certa forma d'onda che si trovano al di sotto o al di sopra di una determinata tensione di riferimento o che sono comprese tra due valori di riferimento. Essi vengono anche chiamati circuiti "tosatori" perché limitano la tensione a un valore di riferimento da noi scelto e non più a 0 (come accade con i raddrizzatori).

Nel circuito a sinistra, il polo positivo della batteria è connesso al catodo del diodo. Supponendo che v_i sia una tensione sinusoidale e V_R un valore di tensione positivo incluso nell'evoluzione della sinusoide, e considerando il modello approssimato del diodo secondo cui $R_f = 0$, $V_{\gamma} = 0$ e $R_r = \infty$:

- Se $v_i < V_R$ il diodo è in stato di interdizione (OFF), infatti per essere in conduzione la tensione all'anodo dovrebbe essere maggiore di quella al catodo. Sostanzialmente in questo caso il diodo "scompare" per far posto a un circuito aperto e, di conseguenza, la tensione di uscita v_o sarà uguale a v_i (nessuna caduta di tensione).
- Se $v_i > V_R$ il diodo è in stato di conduzione (ON) poiché la tensione all'anodo ha superato quella al catodo. In questo caso il diodo lascia il posto a un corto circuito e, di conseguenza, la tensione di uscita v_o sarà uguale a V_R . Una volta raggiunto il picco massimo della propria evoluzione, la sinusoide scenderà fino al valore V_R e il diodo si troverà nuovamente in stato di interdizione, producendo in uscita la forma d'onda che abbiamo in ingresso.

Nel circuito a destra:

- Se $v_i < V_R$ il diodo è in stato di interdizione (OFF circuito aperto) e la tensione di uscita v_o sarà uguale a V_R .
- Se $v_i > V_R$ il diodo è in stato di conduzione (ON corto circuito) e la tensione di uscita v_o sarà uguale a v_i . Una volta raggiunto il picco massimo della propria evoluzione, la

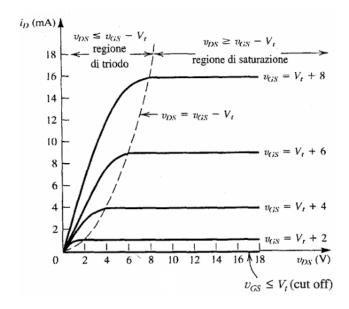


sinusoide scenderà fino al valore V_R e il diodo si troverà nuovamente in stato di interdizione, producendo in uscita la forma d'onda che abbiamo in ingresso.

Utilizzando due diodi contrapposti in fase è possibile anche realizzare i cosiddetti circuiti "slicer", i quali tagliano la forma d'onda d'ingresso a due livelli di tensione.



Le caratteristiche sotto riportate si riferiscono ad un importante dispositivo elettronico. A quale dispositivo ci si riferisce? Si giustifichi in modo dettagliato l'andamento delle curve nelle regioni sotto indicate, facendo riferimento alla fisica del dispositivo.



RISPOSTA 16

La caratteristica in figura fa riferimento ad un NMOS ad arricchimento (MOSFET a canale n). Poiché tra i punti di source e drain è applicata una tensione positiva, una corrente di elettroni scorrerà tra il terminale S e il terminale D. Il canale conduttivo si forma elettricamente e i portatori sono gli elettroni. In particolare, nel grafico proposto si distinguono tre regioni:

- 1. Regione di cut off (o di interdizione): in questa regione $v_{GS} \leq V_t$, quindi non si ha la formazione di alcun canale e sicuramente la corrente i_D sarà pari a zero (si noti che tale regione coincide con l'asse delle ascisse).
- 2. Regione di triodo: in questa regione valgono v_{GS} ≥ V_t e v_{DS} ≤ v_{GS} − V_t. In tale regione, per piccoli valori di v_{DS} persiste una relazione di proporzionalità tra i_D e la stessa v_{DS}, pertanto si avrà una stella di rette che si sviluppano a partire dall'origine, ciascuna corrispondente a un differente valore di v_{GS}. Con l'aumentare del valore di v_{DS} il canale inizia a strozzarsi e la corrente tende a raggiungere il valore di saturazione; dunque, le rette menzionate prima inizieranno ad incurvarsi e si perderà la relazione di proporzionalità che sussisteva tra i_D e v_{DS}. Quando v_{DS} = v_{GS} − V_t, si entra nella regione di saturazione.
- 3. Regione di saturazione (o di pinch-off): in questa regione valgono $v_{GS} \ge V_t$ e $v_{DS} \ge v_{GS} V_t$ e il canale si è totalmente strozzato (ma non si è chiuso), o in altre parole si è strozzato al valore minimo. Ciò vuol dire che anche aumentando v_{DS} non scorrerà una maggiore corrente, bensì rimarrà costante. In realtà, un fenomeno che prende il nome di modulazione della lunghezza del canale è responsabile di una lievissima pendenza delle caratteristiche in regione di saturazione (che quindi non saranno perfettamente



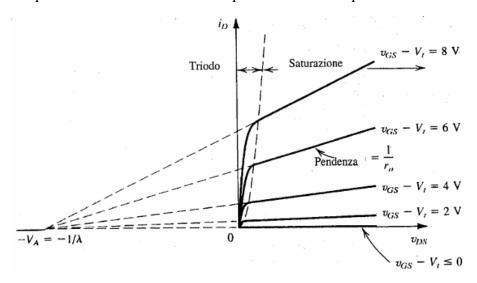
orizzontali). Nonostante ciò, le correnti possono considerarsi costanti e, pertanto, si può affermare che un MOSFET saturato si comporta come un generatore ideale di corrente, controllato da v_{GS} . Modificando il valore di v_{GS} e aumentando parallelamente il valore di v_{DS} potremo stabilire una nuova condizione minima (la larghezza della strozzatura dipende dal valore di v_{GS}). Pertanto, nella regione di saturazione avremo:

$$i_D = K \cdot (v_{GS} - V_t)^2$$

Dove $K = \frac{1}{2}\mu C_{ox}\left(\frac{W}{L}\right)$ è il parametro di conducibilità (dipende dalle caratteristiche fisiche del MOSFET), μ è la mobilità delle cariche coinvolte, $C_{ox}\left(\frac{\varepsilon_{ox}}{d_{ox}}\right)$ è la capacità dell'ossido presente tra metallo e semiconduttore, W ed L sono rispettivamente la larghezza e la lunghezza di canale. Quindi più è corto il canale del MOSFET, più alto sarà il valore di K0 e quindi il valore della corrente i_D 1. Nella formula per ricavare i_D 2, come previsto, non appare v_{DS} 3 (contrariamente a quanto accade per la formula da usare nella regione di triodo).



Dopo avere rapidamente descritto l'andamento delle caratteristiche d'uscita $i_D - v_{DS}$ di un MOSFET, si faccia riferimento alla figura sotto riportata che schematizza l'effetto di modulazione della lunghezza del canale (noto anche come effetto Early) e si spieghi ficamente a cosa è dovuto e quali sono i suoi effetti sul comportamento del dispositivo stesso.



RISPOSTA 17

La caratteristica in figura fa riferimento ad un NMOS ad arricchimento (MOSFET a canale n). Poiché tra i punti di source e drain è applicata una tensione positiva, una corrente di elettroni scorrerà tra il terminale S e il terminale D. Il canale conduttivo si forma elettricamente e i portatori sono gli elettroni. In particolare, nel grafico proposto si distinguono tre regioni:

- 1. Regione di cut off (o di interdizione): in questa regione $v_{GS} \leq V_t$, quindi non si ha la formazione di alcun canale e sicuramente la corrente i_D sarà pari a zero (si noti che tale regione coincide con l'asse delle ascisse).
- 2. Regione di triodo: in questa regione valgono $v_{GS} \ge V_t$ e $v_{DS} \le v_{GS} V_t$. In tale regione, per piccoli valori di v_{DS} persiste una relazione di proporzionalità tra i_D e la stessa v_{DS} , pertanto si avrà una stella di rette che si sviluppano a partire dall'origine, ciascuna corrispondente a un differente valore di v_{GS} . Con l'aumentare del valore di v_{DS} il canale inizia a strozzarsi e la corrente tende a raggiungere il valore di saturazione; dunque, le rette menzionate prima inizieranno ad incurvarsi e si perderà la relazione di proporzionalità che sussisteva tra i_D e v_{DS} . Quando $v_{DS} = v_{GS} V_t$, si entra nella regione di saturazione.
- 3. Regione di saturazione (o di pinch-off): in questa regione valgono $v_{GS} \ge V_t$ e $v_{DS} \ge v_{GS} V_t$ e il canale si è totalmente strozzato (ma non si è chiuso), o in altre parole si è strozzato al valore minimo. Ciò vuol dire che anche aumentando v_{DS} non scorrerà una maggiore corrente, bensì rimarrà costante. Pertanto, si può affermare che un MOSFET saturato si comporta come un generatore ideale di corrente, controllato da v_{GS} . Modificando il valore di v_{GS} e aumentando parallelamente il valore di v_{DS} potremo



stabilire una nuova condizione minima (la larghezza della strozzatura dipende dal valore di v_{GS}). Pertanto, nella regione di saturazione avremo:

$$i_D = K \cdot (v_{GS} - V_t)^2$$

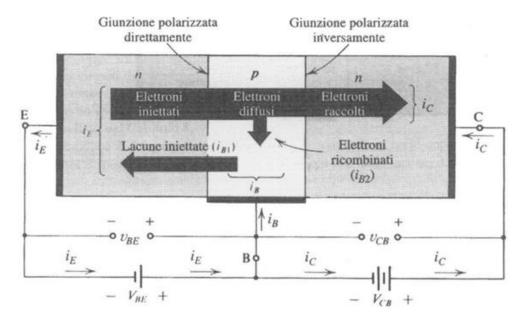
Dove $K = \frac{1}{2}\mu C_{ox}(\frac{W}{L})$ è il parametro di conducibilità (dipende dalle caratteristiche fisiche del MOSFET), μ è la mobilità delle cariche coinvolte, C_{ox} è la capacità dell'ossido presente tra metallo e semiconduttore, W ed L sono rispettivamente la larghezza e la lunghezza di canale. Nella formula per ricavare i_D , come previsto, non appare v_{DS} (contrariamente a quanto accade per la formula da usare nella regione di triodo). Chiarito questo, abbiamo detto che in saturazione i rami di caratteristica sono perfettamente orizzontali (i_D è costante). In realtà, un fenomeno che prende il nome di modulazione della lunghezza del canale (o effetto Early) è responsabile di una lievissima pendenza $\binom{1}{r}$ delle caratteristiche in regione di saturazione. Infatti, incrementando v_{DS} oltre il valore $v_{DS}(sat)$, la regione di strozzamento si allarga verso il source: ciò significa che la lunghezza L del canale diminuisce e, poiché il parametro di conducibilità K è inversamente proporzionale a L, K aumenta e così ovviamente anche i_D . Poiché la tensione V_A indicata in figura non è infinita (30 $V \le V_A \le 200V$), la conduttanza d'uscita del MOSFET in saturazione non sarà zero (ossia il MOSFET non si comporta come un generatore ideale di corrente). Definita la conduttanza d'uscita g_0 come la derivata di i_D rispetto a v_{DS} (a v_{GS} costante), si ottiene:

$$g_o = \frac{I_D}{V_A}$$

Dove I_D è la corrente corrispondente al particolare valore di v_{GS} per cui g_o è stata calcolata (ovvero la corrente nel punto di riposo, nel quale il MOSFET lavora). La resistenza di uscita r_o viene invece definita come l'inverso di g_o e varia tipicamente dai $10~k\Omega$ a $1~M\Omega$.



Si spieghi in dettaglio il funzionamento fisico del BJT npn polarizzato in zona attiva. Nella descrizione si evidenzino: le correnti in gioco, l'effetto delle due tensioni di polarizzazione sulle cariche che percorrono il semiconduttore, l'effetto amplificante.



RISPOSTA 18

Il BJT npn è caratterizzato da due giunzioni p-n: la giunzione emettitore-base (EB) e la giunzione collettore-base (CB). A seconda delle condizioni di polarizzazione (diretta o inversa) di ciascuna di queste giunzioni varia la modalità di funzionamento del BJT stesso. Ad esempio, un transistor in cui la giunzione EB è polarizzata direttamente e la giunzione CB è polarizzata inversamente si dice in "zona attiva". La polarizzazione diretta della giunzione EB produce un flusso di elettroni (corrente i_E) che vengono iniettati dall'emettitore nella base ed un flusso di lacune iniettate dalla base nell'emettitore (prima componente della corrente i_R). Poiché tipicamente l'emettitore è fortemente drogato mentre la base è debolmente drogata, il primo sarà caratterizzato da un'alta densità di elettroni mentre la seconda sarà caratterizzata da una bassa densità di lacune. Le due componenti di corrente che vengono generate sono pertanto differenti e, ovviamente, la corrente di elettroni è di gran lunga maggiore rispetto alla corrente di lacune. Sempre a causa della differenza nel drogaggio ci sarà un minor numero di portatori che passerà dalla base all'emettitore rispetto al numero di portatori che passa dall'emettitore alla base. Una volta che la corrente è iniettata nella regione di base, gli elettroni diventano portatori minoritari nella regione di tipo p. Data la presenza di lacune, a primo acchito si potrebbe pensare che tali elettroni vadano incontro a fenomeni di ricombinazione; tuttavia, tipicamente la base è molto stretta e di conseguenza gli elettroni hanno un lasso di tempo brevissimo nel quale possono ricombinarsi. Per questo motivo, la percentuale di elettroni "persi" a causa della ricombinazione è esigua (i pochi elettroni che si ricombinano contribuiscono poi alla corrente di base). Per mantenere la neutralità del circuito, una volta avvenuta la/le ricombinazione/i, dal circuito esterno viene fornito un numero di lacune pari a quelli perse (proporzionale a quello degli elettroni che hanno



attraversato la giunzione EB) coincidente con la seconda componente della corrente i_B (una piccola corrente). A questo punto gli elettroni si spostano per diffusione verso la giunzione CB, presso la quale vengono immediatamente rimossi e raccolti dal terminale di collettore. La giunzione CB è infatti polarizzata inversamente, per cui la zona di svuotamento è piuttosto ampia e occupa una parte della regione di base; inoltre, il verso del campo elettrico impresso è tale da spazzare via gli elettroni dalla base verso il collettore. Poiché tali elettroni diventano nuovamente cariche maggioritarie, possiamo concludere che la corrente i_C sarà maggiore rispetto alla corrente i_B e, quindi, avremo ottenuto l'effetto di amplificazione desiderato. A questo punto possiamo affermare che tanto è più grande la V_{CB} , tanto più piccola sarà la i_B rispetto alla i_C . Ovviamente i_C non può essere maggiore rispetto a i_E , ciò che osserviamo è infatti il modo in cui la corrente i_E si distribuisce tra quella di base e quella di collettore (in sostanza possiamo dire che $i_E = i_B + i_C$ con $i_C > i_B$). Poiché la corrente i_C e le due componenti della corrente i_B sono tutte proporzionali a uno stesso valore, ovvero $e^{\frac{v_{BE}}{V_T}}$, possiamo affermare che i_C è proporzionale a i_B :

$$i_C = \beta i_B$$

Dove β è una costante di proporzionalità conosciuta anche come guadagno HFE (guadagno β) e assume valori compresi tra 100 e 200. Visto che $i_E = i_B + i_C$, possiamo scrivere:

$$i_E = \frac{i_C}{\beta} + i_C = i_C \cdot \left(\frac{1}{\beta} + 1\right) = i_C \cdot \left(\frac{1 + \beta}{\beta}\right)$$

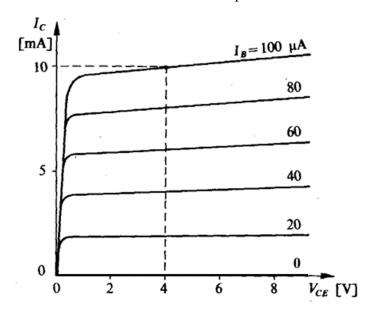
Di conseguenza:

$$i_C = \frac{\beta}{\beta + 1} \cdot i_E = \alpha \cdot i_E$$

Con $\alpha = \frac{\beta}{\beta+1} \approx 1$. Dunque, possiamo affermare che $i_C \approx i_E$, il che è perfettamente in linea con quanto detto precedentemente, dato che i_B è una corrente piccola.



Le caratteristiche sotto riportate si riferiscono ad un importante dispositivo elettronico. A quale dispositivo ci si riferisce? Si giustifichi in modo dettagliato l'andamento delle curve nelle regioni di funzionamento, facendo riferimento alla fisica del dispositivo.



RISPOSTA 19

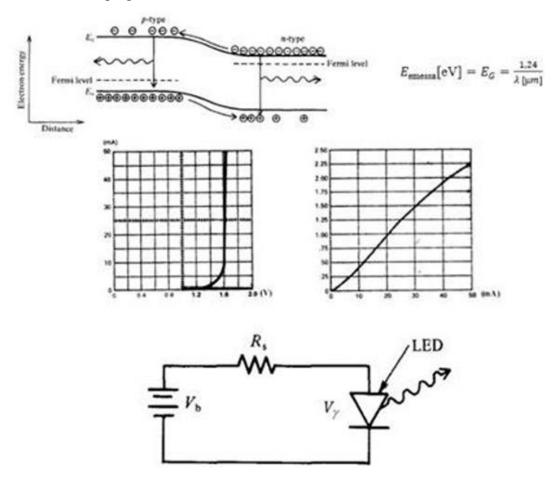
In figura sono rappresentate le caratteristiche di uscita di un BJT npn che forniscono la corrente I_C (collettore) in funzione della tensione V_{CE} (collettore-emettitore). Il parametro di comando (di ingresso) tipicamente è la corrente I_B (base), tuttavia si potrebbe scegliere di utilizzare anche la tensione V_{BE} (base-emettitore) dato che, se varia I_B , sicuramente varierà anche V_{BE} (nonostante ciò, non conviene utilizzarla perché a variazioni ampie di I_B corrispondono variazioni minime di V_{BE}). Risulta evidente la relazione di proporzionalità che sussiste tra I_C e I_B , e lo possiamo facilmente dimostrare verificando i valori di I_C e I_B prendendo determinati punti nel grafico. Ad esempio, nel primo punto di intersezione dal basso tra la retta tratteggiata e quella che rappresenta $I_B = 20 \,\mu A$, possiamo affermare che $I_C \approx 2 \,mA$ e il rapporto I_C/I_B è uguale a 10. Analogamente, in corrispondenza del secondo punto di intersezione dal basso possiamo osservare che $I_B = 40 \,\mu A$, $I_C \approx 4 \,mA$ e il rapporto I_C/I_B è nuovamente uguale a 10. Continuando in questo modo ci si rende conto che il rapporto I_C/I_B è costante ($\approx \beta$). Un'altra osservazione che possiamo fare è che I_C è quasi costante con V_{CE} (vi è una debole inclinazione delle rette di caratteristica). Ciò e dovuto al fatto che, generalmente, un aumento di V_{CE} corrisponde ad un aumento di V_{CB} (questo perché $V_{CE} = V_{CB} + V_{BE}$, dove V_{BE} si può considerare costante). Un aumento della V_{CB} provoca un aumento della larghezza della zona di svuotamento BC (che essendo più larga "cattura" qualche elettrone supplementare della base); infatti, ricordiamo che $W \propto \sqrt{\Phi + V}$. Tutto ciò concorre quindi ad un piccolo aumento di corrente (che di fatto non è esattamente costante). L'angolo tra le rette di caratteristica e la retta orizzontale prende il nome di effetto Early. Quanto detto fino ad ora concerne la zona attiva, con V_{BE} e V_{CB} polarizzate rispettivamente in modo diretto e inverso. Per $I_B = 0$ abbiamo invece la zona di



interdizione, con V_{BE} e V_{CB} entrambe polarizzate inversamente. In questo caso I_C sarà sempre uguale a zero. Infine, si osserva una terza regione, detta di saturazione, con V_{BE} e V_{CB} entrambe polarizzate direttamente. Diminuendo la tensione V_{CE} si raggiunge un valore di "ginocchio", al di sotto del quale la corrente I_C diminuisce rapidamente, indipendentemente dal valore di I_B . Diminuendo ulteriormente la V_{CE} tale che sia ≈ 0 , si restringe la zona di svuotamento collettorebase (diminuisce V_{CB}), il campo elettrico non riesce più a spingere gli elettroni verso il collettore e la corrente I_C si annulla.



Si spieghi il principio fisico di funzionamento dei diodi elettroluminescenti LED facendo riferimento alle figure riportate sotto. In particolare, si spieghi a cosa serve la resistenza posta nel circuito in basso e si spieghi come dimensionarla.



RISPOSTA 20

In un diodo a giunzione p-n polarizzato direttamente gli elettroni del lato n vengono accelerati in direzione del semiconduttore di tipo p, in corrispondenza del quale diventano cariche minoritarie (lo stesso avviene per le lacune che dal lato n si diffondono nel lato p). Dato l'eccesso di concentrazione di elettroni dal lato p e di lacune dal lato n, in prossimità della giunzione (da entrambi i suoi lati) vi è elevata probabilità di ricombinazione di coppie elettrone-lacune, ovvero che un elettrone "salti" dalla banda di conduzione a quella di valenza o viceversa. Noi sappiamo che il passaggio di un elettrone dalla banda di valenza a quella di conduzione avviene solo se viene assorbita una certa quantità di energia dall'esterno. Viceversa, se un elettrone deve passare dalla banda di conduzione (livello energetico più alto) alla banda di valenza (livello energetico più basso), a tale passaggio sarà associata una certa quantità di energia ceduta all'ambiente esterno. La quantità di energia ceduta dipende dalla differenza in termini energetici tra E_C ed E_V , cioè dalla band gap di energia E_G . Chiaramente ad una band gap più grande corrisponde un'energia maggiore ceduta all'esterno. Tale energia può essere ceduta all'esterno secondo varie



modalità: in giunzioni al silicio viene rilasciata sotto forma di calore (motivo per il quale non si possono realizzare LED con giunzioni al silicio), mentre in giunzioni realizzate con altri tipi di materiali l'energia viene ceduta sotto forma luminosa. In tal caso si ha quindi emissione di luce, la cui lunghezza d'onda (e quindi il colore della luce emessa) è dipendente dal gap d'energia secondo la cosiddetta legge di Planck:

$$E_C - E_V = hf = h \cdot \frac{c}{\lambda}$$

Dove h è la costante di Planck, f è la frequenza della radiazione emessa espressa come rapporto tra c (velocità della luce nel vuoto) e λ (lunghezza d'onda della radiazione emessa). Moltiplicando i valori delle costanti si ottiene un'ulteriore formula che afferma che l'energia dell'emissione prodotta è pari a:

$$E_r [eV] = E_G = \frac{1,24}{\lambda [\mu m]}$$

Quindi se vogliamo conoscere a priori la lunghezza d'onda della radiazione emessa basta ricorrere alla formula inversa:

$$\lambda \left[\mu m\right] = \frac{1,24}{E_G}$$

E poiché l'energia della band gap di ogni materiale è conosciuta, possiamo sapere a priori se un materiale può essere valido per emettere radiazione in un qualsiasi colore, nell'ultravioletto, nell'infrarosso e così via.

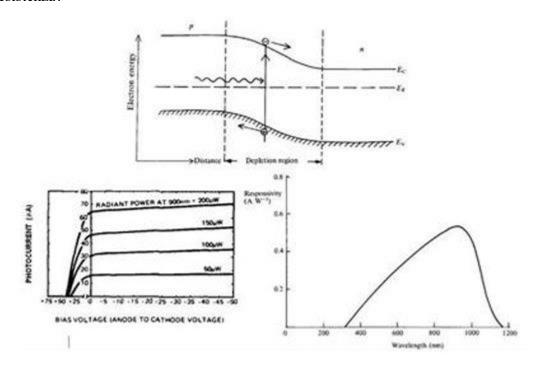
Come elemento circuitale, il LED non è altro che una giunzione p-n di un materiale diverso dal silicio. La sua caratteristica I-V è pertanto quella di un normale diodo, con una differente tensione di soglia. Questa, infatti, varia a seconda del materiale e si può dimostrare che corrisponde piò o meno alla band gap espressa in elettronvolt. Quella in figura ($\approx 1,6 V$) corrisponde all'arseniuro di gallio (GaAs). Come si può evincere dal grafico, è sempre conveniente pilotare un diodo in corrente piuttosto che in tensione; infatti, bastano minime variazioni nella tensione dopo la soglia perché la corrente aumenti vertiginosamente. I LED non sopportano né tensioni inverse troppo elevate ($3 \div 5 V$ al massimo), né correnti dirette troppo elevate. Nel caso di LED a bassa intensità, superando valori di 40 mA si va incontro alla rottura del dispositivo, mentre è bene mantenersi sopra i 5-10 mA per poter osservare l'emissione di luce. Per evitare la rottura del dispositivo dobbiamo dimensionare correttamente la resistenza del circuito, che possiamo ricavare applicando la LKT:

$$V_b = V_\gamma + R_s i_d \Rightarrow R_s = \frac{V_b - V_\gamma}{i_d}$$

Infine, osservando il grafico a destra possiamo affermare che in un LED la potenza ottica emessa (espressa in mW) è legata in modo (quasi) proporzionale alla corrente che circola nel diodo stesso (espressa in mA).



Si descriva il principio di funzionamento fisico di un fotodiodo al silicio, descrivendo il processo di generazione e separazione delle coppie elettrone-lacuna in seguito all'irradiazione luminosa di lunghezza d'onda opportuna. A cosa è dovuto il fenomeno della dark current? Cosa è la responsivity di un fotodiodo? Quali sono le principali differenze tra un fotodiodo ed una fotoresistenza?



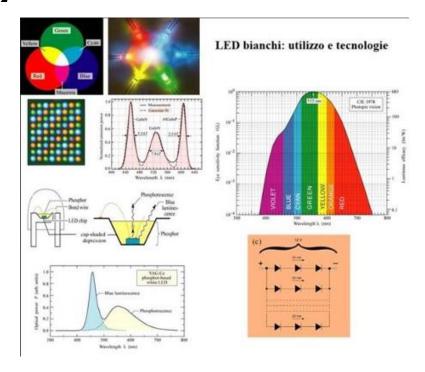
RISPOSTA 21

In un diodo a giunzione p-n polarizzata inversamente, se la si irradia opportunamente con un fascio luminoso viene a crearsi una coppia elettrone-lacuna. Dentro la regione di svuotamento, questa coppia è immediatamente separata dal campo elettrico che accelera l'elettrone verso la zona n e la lacuna verso la zona p, creando una cosiddetta fotocorrente. La quantità di luce che incide sulla giunzione "comanda" la corrente inversa del diodo. Per poter funzionare correttamente, il fotodiodo deve essere sempre polarizzato inversamente (o non polarizzato). La corrente inversa aumenta proporzionalmente all'intensità luminosa ed è tipicamente dell'ordine di qualche µA. Un problema che concerne il fotodiodo è che, anche quando questo non è irradiato, presenta una debole corrente (dell'ordine dei nA) detta corrente al buio (dark current) dovuta alla presenza di cariche generate termicamente. Il valore di corrente al buio, essendo sempre presente, va a sommarsi con il segnale utile, ovvero quello dovuto all'illuminazione. Per ridurre il più possibile il rumore dovuto alla corrente al buio, spesso i fotodiodi vengono immersi nell'azoto liquido (o in casi più estremi elio liquido) contenuto in un vaso di Dewar. Un modo di incrementare l'efficienza dei fotodiodi è quello di inserire una regione di semiconduttore intrinseco tra le regioni p ed n, poiché in tal modo è possibile allargare la zona di svuotamento (più è larga la zona di svuotamento, più elettroni e lacune vengono raccolte e maggiore è il valore della fotocorrente). Nella figura a sinistra è rappresentata la caratteristica fotocorrente-



tensione, la quale è invertita di 180° poiché abbiamo una polarizzazione inversa. Il segnale di fotocorrente dipende principalmente dal segnale luminoso (potenza ottica irradiante): aumentando il numero di fotoni inviati nell'unità di tempo al fotodiodo, aumenta di conseguenza la fotocorrente prodotta. In corrispondenza del valore di 0 V è presente una fotocorrente anche in assenza di polarizzazione; la polarizzazione inversa rende le curve della caratteristica debolmente pendenti (conseguenza dell'allargamento della zona di svuotamento). Nella figura a destra possiamo osservare la caratteristica della cosiddetta responsivity (misurata in A/W), la quale fornisce un'indicazione quantitativa della risposta del diodo, ossia quanti Ampere di corrente vengono forniti per ogni Watt di potenza irradiata. La responsivity varia linearmente in base alla lunghezza d'onda, ma vi è un limite alle lunghezze d'onda alte. Responsabile del taglio alle alte lunghezze d'onda della curva di responsivity (a circa 1000 nm) è la band gap del silicio: per potere portare un elettrone di valenza in banda di conduzione è necessario fornire un'energia pari almeno a quella della band gap. Il taglio alle basse lunghezze d'onda è invece causato dal fatto che il coefficiente di assorbimento dei materiali è maggiore man mano che la lunghezza d'onda della radiazione incidente diminuisce. Se il coefficiente di assorbimento è più alto, le radiazioni a più alte energie vengono assorbite solo dalla superficie del semiconduttore; quest'ultima, ricca di difetti, è sede di "trappole" che catturano le cariche fotogenerate, le quali pertanto si ricombinano prima di essere spazzate dal campo elettrico inverso applicato. Per amplificare la debole corrente ottenuta dai fotodiodi è possibile utilizzare un fototransistor, grazie ai quali godremo di una maggiore sensibilità (mA contro μ A) ma anche di una minore velocità (us contro ns). È bene infine distinguere i fotodiodi dalle fotoresistenze: queste ultime, a differenza dei fotodiodi che forniscono una corrente costante se illuminati, variano la propria resistenza in base all'illuminazione fornita. Esse hanno tempi di risposta assai più lenti rispetto a quelli dei fotodiodi e per la loro fabbricazione si utilizzano altri tipi di materiali.





RISPOSTA 22

Esistono due tipi di approccio per la realizzazione di LED bianchi:

- LED multichip: si effettua la sintesi additiva (sovrapposizione degli spettri) di tre colori complementari, ovvero rosso, verde e blu (talvolta si aggiunge anche il ciano), utilizzando tre (o quattro) LED di colore diverso.
- LED phosphor-conversion (frequency-down conversion): consiste nell'utilizzo della luce prodotta da un LED blu (LED di pompa) per irradiare uno strato sottile di materiale fluorescente (fosforo). I fosfori consistono in un materiale ospite inorganico (granato) all'interno del quale vengono dispersi degli elementi otticamente attivi (ad esempio il Cerio per il giallo). La radiazione blu non viene completamente assorbita dal fosforo ma fuoriesce in parte e giunge all'osservatore insieme alla luce gialla prodotta dal fosforo. La somma di queste due radiazioni nelle loro giuste quantità produce la luce bianca desiderata.

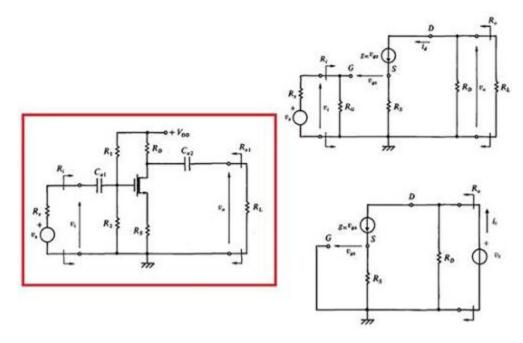
L'applicazione più comune dei LED bianchi è quella delle lampade a LED per l'illuminazione, il cui consumo è estremamente più basso rispetto alle tecnologie tradizionali basate su filamento ad incandescenza. Per indicare la potenza ottica emessa dalla lampada non si utilizza il Watt [W] bensì il lumen, che tiene conto della sensibilità dell'occhio umano alle diverse frequenze. Il lumen si può definire come l'unità di misura del flusso luminoso:

$$\Phi_{lum} = 683 \cdot \int_{\lambda} V(\lambda) \cdot P(\lambda) \, d\lambda$$

Dove $P(\lambda)$ è la densità spettrale di potenza, $V(\lambda)$ è la curva di sensibilità dell'occhio umano e l'intervallo di integrazione λ rappresenta la regione del visibile.



Calcolare la resistenza di uscita di un amplificatore a doppio carico a FET.



RISPOSTA 23

L'amplificatore a doppio carico deve il suo nome al fatto che la resistenza R_L può essere posta sia sul drain che sulla source. Utilizzando il modello a piccoli segnali per i FET, si ricava il circuito equivalente mostrato in figura, dal quale possiamo a sua volta ricavare la resistenza d'uscita R_o . Ricaviamo la tenzione tra i nodi G ed S come segue:

$$v_{gs} = v_g - v_s$$

La tensione v_g coincide con v_i e v_s rappresenta la caduta di tensione ai capi di R_s , facilmente calcolabile in quanto sulla maglia è presente un generatore di corrente che impone la propria corrente $g_m v_{gs}$. Di conseguenza:

$$v_{gs} = v_g - v_s = v_i - R_S g_m v_{gs}$$

Per ricavare la resistenza d'uscita dobbiamo spegnere i generatori indipendenti (cortocircuitarli), dunque $v_g = v_i = 0$. Sostituendo:

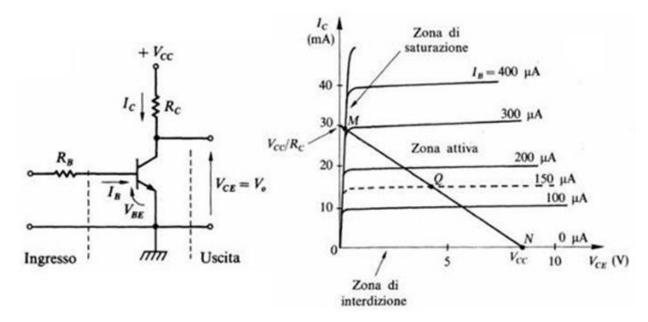
$$v_{gs} = v_g - v_s = v_i - R_S g_m v_{gs} = 0 - R_S g_m v_{gs}$$

Considerando l'equazione $v_{gs} = -R_S g_m v_{gs}$, ricaviamo che $v_{gs} = 0$ e, di conseguenza, il generatore di corrente corrisponderà ad un circuito aperto. Per questo motivo, possiamo affermare che:

$$R_0 = R_D$$



Si descriva il funzionamento del BJT in commutazione (circuito invertitore a sinistra in figura), facendo riferimento alle sue caratteristiche d'uscita (in figura a destra).



RISPOSTA 24

Quello rappresentato in figura a sinistra è un BJT ad emettitore comune. Il tipo di funzionamento del BJT dipende dalla posizione del suo punto di riposo Q nella retta di carico. Come si può notare dalla figura a destra, il punto di riposo è posizionato in zona attiva: ad un estremo di questa regione il transistor entra in zona di interdizione (N) mentre all'altro entra nella regione di saturazione (M). In zona attiva il transistor si comporta da amplificatore di corrente e il rapporto $\frac{I_C}{I_B}$ tra la corrente di uscita e quella di ingresso è pari al guadagno β . La relazione $I_B = \frac{I_C}{\beta}$ non sussiste se la zona di funzionamento varia: quando il punto di riposo coincide con il punto M nel grafico, la corrente I_C cessa di crescere mentre la corrente I_B continua ad aumentare, pur mantenendo un valore pari all'incirca a $\frac{V_{CC}}{R_C}$. Il BJT entra dunque in zona di saturazione, la quale è caratterizzata da una differente relazione fondamentale:

$$I_B(sat) > \frac{I_C(sat)}{\beta}$$

La tensione $V_{CE}(sat)$ presenta valori tra i 0 e i 0,2 V mentre la corrente $I_C(sat)$, come già detto, rimane pressoché costante, dato che risulta:

$$I_C(sat) = \frac{V_{CC} - V_{CE}(sat)}{R_C} \approx \frac{V_{CC}}{R_C}$$

Quando il BJT lavora in zona di saturazione può essere considerato a livello basso (o un cortocircuito), in quanto la tensione di uscita V_o coincide con $V_{CE} \approx 0$. Condizione necessaria ad



ottenere il livello basso è dare in ingresso un valore di corrente I_B (che dipenderà a sua volta da una tensione applicata sulla base) più elevato rispetto alla $I_B(sat)$ di un fattore che varia da 2 a 10 (fattore di overdrive), in modo da polarizzare direttamente la giunzione base-collettore:

$$I_B = (2 \div 10) I_B(sat)$$

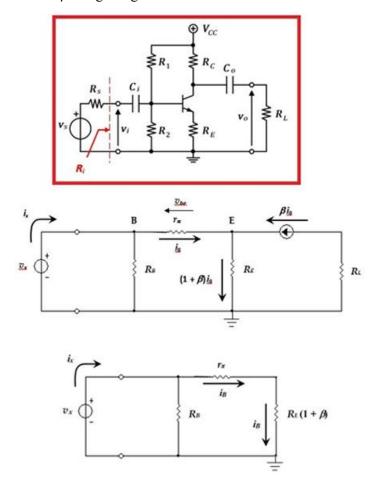
Di conseguenza, anche la tensione tra base ed emettitore aumenta e si assume tipicamente un valore di $V_{BE}(sat) = 0.8 V$. Possiamo dunque osservare che, in saturazione, entrambe le giunzioni BC e BE sono polarizzate direttamente, infatti:

$$V_{BC} = V_{BE}(sat) - V_{CE}(sat) = 0.8 - 0.2 = 0.6 V$$

Al contrario, diminuendo il valore di V_{BE} diminuisce anche quello di I_B e di I_C , finché per valori di $V_{BE} < V_V$ (tensione di soglia della giunzione BE, pari a 0,6 - 0,7 V) entrambe le correnti assumono valori praticamente trascurabili. Dunque, quando il punto di riposo coincide con il punto N nel grafico, il BJT risulta interdetto ed entrambe le giunzioni BE e BC risultano polarizzate inversamente. In questo caso il BJT può essere considerato a livello alto (o circuito aperto), in quanto una tensione di base nulla o negativa produce in uscita un valore di V_{CE} che sarà pari a V_{CC} (la tensione di alimentazione, ovvero il massimo valore di tensione ottenibile dal circuito). Una piccola precisazione da fare è che, con valori di tensione di ingresso negativi, bisogna prestare attenzione al fatto che il valore di V_{BE} (in valore assoluto) non vada oltre il valore di tensione di rottura (tensione di breakdown) V_{CE} 0 della giunzione BE, il quale è solitamente indicato dai costruttori. Fatte le precedenti considerazioni, si può affermare che il BJT funziona come interruttore comandato dalla corrente V_{CE} 1 (o dalla tensione di base).



Il circuito riprodotto in figura è un amplificatore a BJT in configurazione a doppio carico. Si dimostri che la resistenza d'ingresso vale: $R_i = R_B / [r_{\pi} + (1 + \beta)R_E]$ dove $R_B = R_1 / R_2$, r_{π} è la resistenza d'ingresso dinamica del BJT e β è il guadagno del transistor.



RISPOSTA 25

Dalla figura in mezzo, applicando la LKC si evince che la corrente che scorre su R_E è pari a:

$$i_B + \beta i_B - i_{R_E} = 0$$

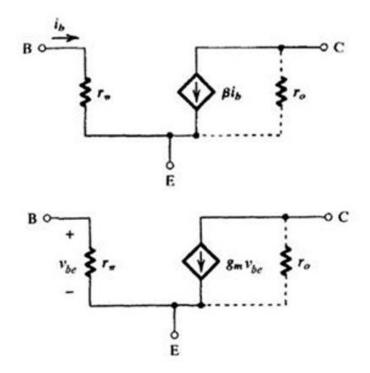
$$i_{R_E} = i_B + \beta i_B = (1 + \beta)i_B$$

È ovvio che su tale resistore si abbia una corrente diversa da i_B poiché sono presenti due maglie adiacenti. Tuttavia, dal punto di vista dell'osservatore posto all'ingresso del circuito, nulla cambia se il generatore pilotato viene eliminato lasciando il posto ad un circuito aperto e la resistenza R_E si sostituisce con un'altra resistenza di valore pari a $(1 + \beta)R_E$. In tal modo si elimina la seconda maglia e si fa in modo che nella prima scorra un'unica corrente i_B . È evidente allora che la resistenza d'ingresso R_i sarà data dal parallelo tra R_B e le due resistenze in serie r_{π} e $(1 + \beta)R_E$. Inoltre, poiché tipicamente $\beta R_E \gg r_{\pi}$ e $\beta R_E \gg R_B$, avremo:

$$R_i = R_B//[r_\pi + (1+\beta)R_E] \approx R_B$$



Si spieghi come si ottengono i due modelli dinamici per piccoli segnali del BJT rappresentati sotto in figura.



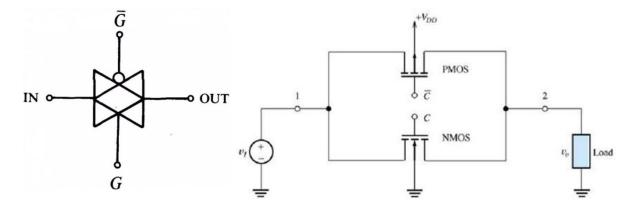
RISPOSTA 26

I modelli del BJT proposti sono simili a quelli corrispondenti per i FET, con qualche piccola variazione. Per quanto riguarda la resistenza di uscita, si dovrebbe considerare la r_o dovuta all'effetto Early, anche se tipicamente la consideriamo trascurabile (ed è per questo che in figura è posta su una linea tratteggiata). Come si può evincere dalle figure, può essere presente un generatore di corrente pilotato o in corrente o in tensione. Solitamente si sceglie di controllare tale generatore in corrente perché la corrente i_c che scorre tra il collettore e l'emettitore è data dalla formula $i_c = \beta i_b$. In ingresso è posta una resistenza r_π (chiamata così perché il circuito ricorda vagamente la forma di un π) che si ottiene dal rapporto tra v_{be} e i_b ed è tipicamente del valore di un $k\Omega$. Poiché dalla formula inversa otteniamo $i_b = \frac{v_{be}}{r_\pi}$ e abbiamo detto che $i_c = \beta i_b$, allora:

$$i_c = \beta i_b = \frac{\beta v_{be}}{r_{\pi}} = g_m v_{be}$$

In cui g_m è detta anche transconduttanza. Abbiamo quindi appena dimostrato che il generatore di corrente può essere anche pilotato in tensione. Il fatto che nei modelli proposti non sia presente la tensione di soglia è perfettamente in accordo con la loro dinamicità (nei modelli dinamici tutte le tensioni statiche sono cortocircuitate). La maggiore differenza tra i modelli del BJT e quelli del FET è il circuito di ingresso: se nel primo è presente una corrente che entra dalla base e scorre verso l'emettitore, nel secondo è invece presente un circuito aperto tra gate e source.

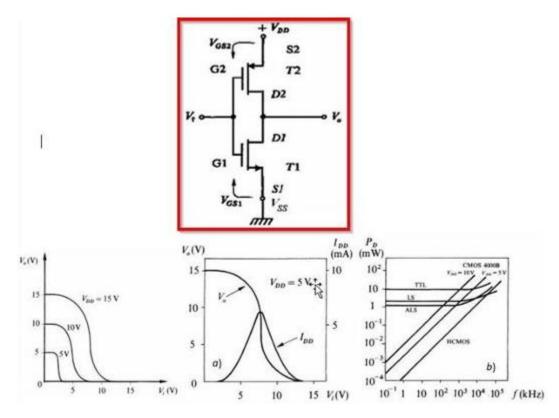




RISPOSTA 27

Le famiglie CMOS implementano una particolare configurazione chiamata porta di trasmissione (transmission gate). Le porte di trasmissione funzionano in modo similare agli AND ma permettono il passaggio di un segnale analogico. Sono costituite da due MOS complementari collegati in parallelo che vengono comandati da due segnali di controllo complementari G e \bar{G} . Se G=0 (e dunque $\bar{G}=1$) si ottiene la condizione di inibizione della porta, per cui un qualunque segnale che voglia viaggiare dall'ingresso (IN) all'uscita (OUT) sarà bloccato a causa di una barriera di alta impedenza (circuito aperto). Perché tale segnale passi, è necessario invertire le precedenti condizioni facendo sì che G=1 (e dunque $\bar{G}=0$), in modo tale che uno dei due MOS conduca comportandosi da resistenza di basso valore. Di fatto, la porta di trasmissione si comporta quindi da interruttore comandato. L'architettura utilizzata per la realizzazione delle porte di trasmissione è quella della figura a destra. Consiste sostanzialmente in due mosfet (uno PMOS e l'altro NMOS), ai quali gate viene dato il segnale di abilitazione. Se C=1 entrambi i mosfet sono accesi e i punti 1 e 2 sono connessi dalla bassa resistenza r_{ON} dei due mosfet in parallelo. Viceversa, se C=0 entrambi i mosfet sono interdetti e i punti 1 e 2 risultano scollegati.





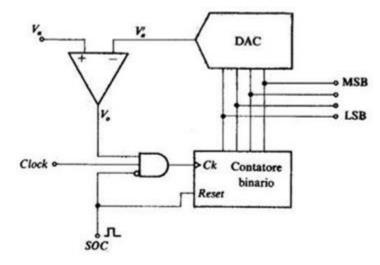
RISPOSTA 28

I mosfet fungono da dispositivo elementare per la realizzazione di tecnologie appartenenti alla famiglia CMOS. In figura è presente un circuito costituito da due mosfet: un PMOS (T2) e un NMOS (T1). Per i due dispositivi citati si ha conduzione rispettivamente per $V_{GS} < V_t$ (con V_t tipicamente negativa) e per $V_{GS} > V_t$ (con V_t tipicamente positiva). Supponendo che V_t , in valore assoluto, abbia un valore compreso tra 0 (massa) e V_{DD} (l'alimentazione) e supponendo di fornire un livello basso di tensione di ingresso ($V_i = 0$), allora avremo $V_{GS1} = 0$ (infatti $V_{G1} - V_{S1} = 0$ – 0=0) e $V_{GS2}=-V_{DD}$ (infatti $V_{G2}-V_{S2}=0-V_{DD}=-V_{DD}$). Dato che $V_{GS1}=0$, la condizione $V_{GS} > V_t$ (positiva) del mosfet NMOS T1 non potrà essere soddisfatta e questo sarà sicuramente interdetto (circuito aperto). Diversamente avviene per il mosfet PMOS T2, infatti la condizione $V_{GS} < V_T$ sarà sicuramente rispettata in quanto $-V_{DD}$ è un valore inferiore a V_t (negativa), e ciò è vero perché abbiamo supposto che $0 < |V_t| < V_{DD}$. Per questo motivo, T2 è in conduzione (corto circuito) e V_0 sarà pari proprio a V_{DD} : abbiamo ottenuto un livello alto di tensione in uscita pur avendo fornito un livello basso in ingresso. Supponendo adesso di fornire un livello alto di tensione di ingresso $(V_i = V_{DD})$, allora avremo $V_{GS1} = V_{DD}$ (infatti $V_{G1} - V_{S1} = V_{DD} - 0 = V_{DD}$) e $V_{GS2} = 0$ (infatti $V_{G2} - V_{S2} = V_{DD} - V_{DD} = 0$). Dato che $V_{GS1} = V_{DD}$ la condizione $V_{GS} > V_t$ (positiva) del mosfet NMOS T1 sarà soddisfatta e questo sarà sicuramente in conduzione. Al contrario, dato che $V_{GS2} = 0$, la condizione $V_{GS} < V_T$ del mosfet PMOS T2 non sarà rispettata e questo sarà sicuramente interdetto. In questo caso V_0 sarà dunque pari a 0 (per il collegamento a massa): abbiamo ottenuto un livello basso di tensione in uscita pur avendo fornito un livello alto in ingresso. Dal comportamento osservato possiamo affermare che tale circuito si comporta da



inverter (porta NOT), ovvero il circuito più elementare presente nei dispositivi della famiglia CMOS. In riferimento al grafico più a sinistra, possiamo osservare come i livelli alti dipendano fondamentalmente dal valore dato a V_{DD} (che per i CMOS può arrivare fino a 18 V). Dai grafici al centro e a destra possiamo invece osservare il punto forte dei CMOS, ovvero una dissipazione di potenza che è praticamente nulla (nelle giuste condizioni). La corrente I_{DD} dovrebbe essere nulla sia nella regione di triodo sia in quella di interdizione, ma il passaggio da una zona all'altra non è istantaneo e il CMOS lavora brevemente anche in zona di pinch-off, dove $I_{DD} > 0$ raggiunge il suo picco massimo proprio in corrispondenza del centro di tale zona. Ciò può influenzare il comportamento del CMOS: lavorando a basse frequenze è chiaro che, nell'unità di tempo, il numero di passaggi per la zona centrale di pinch-off (ovvero laddove I_{DD} è massima) sarà relativamente basso; aumentando però la frequenza, il numero di passaggi in quel punto aumenterà in modo significativo. Dunque, come si evince dal grafico più a destra, all'aumentare della frequenza aumenta anche il valore della potenza dissipata.

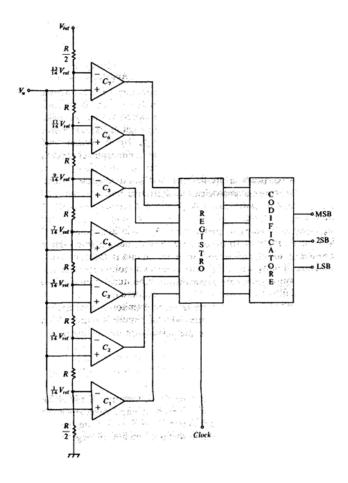




RISPOSTA 29

Quello rappresentato in figura è un convertitore analogico-digitale a conteggio, costituito da un comparatore, da una porta AND, da un contatore binario a 4 bit e da un convertitore digitaleanalogico (DAC). V_a è il segnale di tensione in ingresso mentre SOC (start of conversion) è il segnale che funge da reset per il contatore binario e inibisce un ingresso della porta AND, per cui il clock non potrà essere applicato al contatore binario fin quando SOC è a livello basso. Supponiamo che un primo impulso di clock sia correttamente applicato al contatore binario, questo allora produrrà in uscita la sequenza 0001, che sarà convertita in forma analogica V_a dal DAC (0001 è anche il valore più basso di segnale che può dare). Verosimilmente, il valore di tensione in ingresso V_a sarà maggiore rispetto a questo basso valore di V_a' , dunque il comparatore produrrà un'uscita alta, la quale manterrà attiva la porta AND e, di conseguenza, il contatore. Tale processo va avanti fin quando il segnale di ingresso V_a non diventa minore rispetto al segnale V_a' , per cui si avrà un'uscita del comparatore bassa, la quale andrà ad inibire la porta AND e, di conseguenza, il funzionamento del contatore. Per la tipica forma d'onda generata dal DAC, il convertitore a conteggio è anche detto a rampa digitale. Questo tipo di convertitore è tra i più lenti, infatti se la commutazione a 0 avviene, ad esempio, a metà della rampa di gradini, per poter inviare un altro segnale SOC, resettare il conteggio fatto e riiniziare la fase di acquisizione bisognerà comunque aspettare la fine dell'evoluzione dei rimanenti gradini. In generale, per n bit di uscita il tempo di conversione è pari a 2^n cicli di clock, al termine dei quali un opportuno buffer di uscita rende disponibile l'uscita per la lettura. Per questo motivo tale convertitore viene tipicamente usato a basse frequenze di campionamento. Per velocizzare il processo, i progettisti hanno pensato di utilizzare un contatore avanti-indietro che, invece di bloccarsi, inizierà a contare all'indietro quando $V_0 = 0$. In questo modo si ottiene il cosiddetto servo-convertitore. Se il valore di conteggio diventa troppo basso, il contatore ritorna in modalità contatore in avanti e, in questo modo, riesce sostanzialmente ad "inseguire" il valore di V_a in base alle sue fluttuazioni. Rispetto al precedente, il servo-convertitore richiede la metà dei conteggi e permette quindi di lavorare ad una frequenza doppia.





RISPOSTA 30

Quello rappresentato in figura è un convertitore analogico-digitale "flash" con uscita a tre bit (i quali rappresentano il valore digitale della tensione analogica di ingresso), costituito da sette comparatori, da un registro a latch per la sincronizzazione della conversione (si noti la presenza del clock) e, infine, da un codificatore. Il segnale in ingresso (quello che deve essere convertito), è rappresentato dalla tensione analogica V_a e viene applicato all'ingresso non invertente dei comparatori. All'ingresso invertente di questi ultimi, invece, è connessa una rete di resistori che parzializza la tensione di riferimento V_{ref} in otto "fasce", in modo tale da fissare i livelli di riferimento (anche detti di "quantizzazione") ai valori di $\frac{1}{14}V_{ref}$, $\frac{3}{14}V_{ref}$ e così via. Bisogna infatti considerare che le resistenze di valore R siano in realtà il risultato della serie tra due resistenze di valore $\frac{R}{2}$:

$$6R = 12 \cdot \frac{R}{2} \Rightarrow 12 \cdot \frac{R}{2} + 2 \cdot \frac{R}{2} = 14 \cdot \frac{R}{2}$$

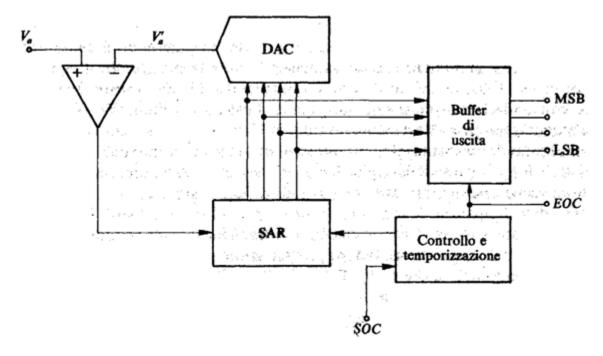
Supponiamo di avere in ingresso una tensione analogica previamente campionata e mantenuta costante con valore:



$$V_a = V_{ref} \cdot \left(\frac{10}{14}\right)$$

Le uscite del primo e del secondo comparatore dall'alto saranno pari a $0 \left(\frac{10}{14} < \frac{13}{14} e \frac{10}{14} < \frac{11}{14}\right)$, mentre le uscite di tutti gli altri comparatori saranno pari a 1. Ciascun comparatore, dunque, commuta la sua uscita ad 1 quando V_a supera il rispettivo valore di riferimento. Le uscite dei comparatori, le quali formano la parola 0011111 in base all'esempio fornito, saranno memorizzate nel registro all'impulso di clock e inviate al codificatore, il quale fornirà una rappresentazione digitalizzata stabile del dato di ingresso. Il convertitore flash è anche detto "simultaneo" poiché permette elevate velocità di conversione. Tuttavia, poiché un convertitore ad n bit di uscita necessita di 2^n-1 comparatori, la realizzazione di tali dispositivi per più alte risoluzioni può diventare complessa dal punto di vista circuitale, ragion per cui si limita il numero di bit di uscita (ovvero la risoluzione) a 6 o 7 bit. Per ovviare a questa limitazione, alcuni progettisti sfruttano tecniche complesse che consistono nel disporre più convertitori flash a bassa risoluzione in cascata.





RISPOSTA 31

Quello rappresentato in figura è un convertitore analogico-digitale ad approssimazioni successive, uno dei convertitori più diffusi capace di offrire un buon compromesso tra velocità di conversione e risoluzione. Il metodo di conversione ad approssimazioni successive è paragonabile al principio utilizzato per determinare il peso di un corpo servendosi di una bilancia di precisione a due piatti. Supponiamo di dover pesare un corpo e di avere a disposizione dei pesi che seguono una progressione decrescente del tipo:

$$\frac{1}{2^0} = 1 \, kg, \quad \frac{1}{2^1} = 0.5 \, kg, \quad \frac{1}{2^2} = 0.25 \, kg \dots$$

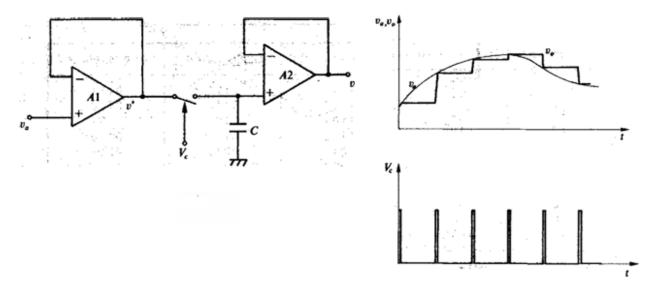
Posto il corpo in esame su uno dei due piatti della bilancia, sull'altro verranno posti i pesi campione in ordine, partendo dal maggiore, nel tentativo di equilibrare i due piatti e quindi conoscere il peso del corpo stesso. Ogni volta che l'aggiunta di un peso fa inclinare la bilancia dalla parte dei pesi, si sostituisce l'ultimo aggiunto con il peso immediatamente inferiore. Una volta raggiunto l'equilibrio, il peso del corpo in esame è dato dalla somma dei pesi campioni posti sul piatto della bilancia. Associando ai pesi campione delle corrispondenti cifre binarie, si può esprimere il peso del corpo in forma digitale.

Il dispositivo in figura è costituito da un comparatore, da un registro ad approssimazioni successive (SAR), da un buffer di uscita, da un controllo di temporizzazione e, strano ma vero, da un convertitore digitale-analogico (DAC). V_a è il segnale di tensione in ingresso mentre SOC (start of conversion) è il segnale che azzera le uscite e inizializza il sistema. Una volta applicato il segnale SOC, il registro SAR a 4 bit pone i propri bit esattamente a metà del segnale di tensione, tra il suo stato iniziale (0000 = 0) e quello finale (1111 = 15), ovvero a 1000 = 8. Il bit



1, ovvero il bit più significativo del SAR, costituisce il peso maggiore che possiamo, per così dire, mettere sulla bilancia. Il segnale V_a rappresenta il corrispondente analogico della metà del segnale di tensione e viene confrontato con il valore di tensione in ingresso V_a . Se $V_a > V_a'$, l'uscita del comparatore è alta e il bit più significativo del SAR, che corrisponde al MSB (most significant bit) dell'uscita, rimane 1. Viceversa, se $V_a < V_a'$, l'uscita del comparatore è bassa e il bit più significativo del SAR, sempre corrispondente al MSB dell'uscita, si porta a 0. Al successivo impulso di clock il secondo bit più significativo del SAR viene posto a 1 e, a seconda del risultato ottenuto al precedente confronto, il dato presente sugli ingressi del DAC sarà 1100 o 0100. I successivi confronti vengono eseguiti con le stesse modalità appena esposte e, alla fine del processo, il dato digitale contenuto nel buffer di uscita è pronto e valido. A segnalare la fine del processo di conversione, dopo i 4 cicli avvenuti, è il segnale EOC (end of conversion), il quale indica che l'uscita può essere correttamente letta. Usando le approssimazioni successive, sono richieste n iterazioni, e quindi n cicli di clock, per convertire una tensione di ingresso analogica in un dato ad n bit, indipendentemente dal valore della tensione stessa. Da un lato si avranno dunque buoni risultati per quanto riguarda la risoluzione, dall'altro si dovrà fare i conti con una velocità di conversione inferiore rispetto, ad esempio, ad un convertitore flash, ma pur sempre considerabile come media (n cicli di clock).





RISPOSTA 32

La conversione di un segnale dalla forma analogica a quella digitale consiste nel prelevare un campione del segnale analogico ad un dato istante di tempo e determinare il suo corrispondente valore digitale, il quale rimarrà fisso finché non sarà prelevato un ulteriore campione da convertire. Cruciale nel processo di conversione è conoscere la frequenza alla quale il campione viene prelevato, detta frequenza di campionamento, la quale è indispensabile per conoscere il contenuto informativo del segnale campionato e, possibilmente, per ricostruire in maniera fedele il segnale analogico originario. Per quantificare quanto detto esiste il cosiddetto teorema di Shannon, il quale stabilisce che la frequenza di campionamento deve essere maggiore almeno del doppio della frequenza massima del segnale in esame:

$$f_c \ge 2f_M$$

La ricostruzione del segnale analogico si realizza poi mediante filtri passa-basso.

Quello rappresentato in figura è un circuito di campionamento e tenuta (Sample & Hold), in grado di compiere un campionamento rapido del segnale analogico e di mantenere stabile il valore acquisito durante tutto il processo di conversione. Esso è costituito da due operazionali (buffer) in configurazione non invertente, una configurazione scelta non tanto per le caratteristiche di amplificazione dei due buffer (che difatti sono scarse), quanto per le caratteristiche di impedenza d'ingresso e d'uscita. Tra tutte le configurazioni, infatti, questa è quella che fornisce la massima impedenza d'ingresso e la più piccola impedenza di uscita. Tra i due operazionali è posta una capacità supposta inizialmente scarica e connessa a massa, nonché un interruttore analogico pilotato da una tensione impulsiva V_C , il cui andamento è descritto dal grafico in basso. Gli impulsi V_C sono molto stretti, dunque ci si aspetta che l'interruttore venga chiuso per un tempo infinitamente più breve del tempo nel quale esso rimane aperto (e $V_C = 0$). Se $V_C = 1$ l'interruttore sarà chiuso (corto circuito), dunque il segnale analogico all'ingresso v_a potrà attraversare il buffer di ingresso e caricare la capacità fino al valore della tensione



analogica d'ingresso in quell'istante. Come già detto, però, l'interruttore rimane chiuso brevemente ma il condensatore, per caricarsi, richiede un tempo dato dalla costante di tempo:

$$\tau = C \cdot R_{eq}$$

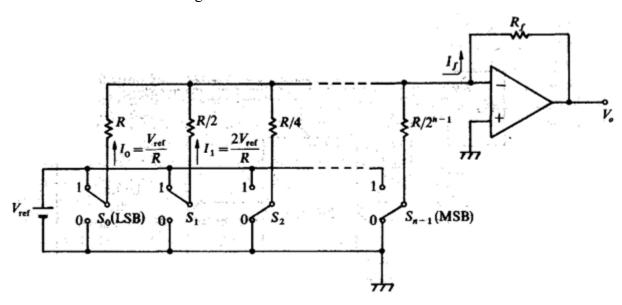
Dove R_{eq} è data dalla serie tra la resistenza dell'interruttore (che non è un corto circuito perfetto ma presenta valori di resistenza trascurabili) e la resistenza d'uscita del buffer d'ingresso (che abbiamo detto essere la più piccola possibile). Poiché la serie tra queste resistenze sarà pari ad un valore molto piccolo (quasi zero), la costante di tempo risulterà rapidissima (quasi istantanea) e il condensatore si caricherà esattamente in quel brevissimo intervallo in cui l'impulso risulta essere a valore alto. Una volta caricato il condensatore, l'interruttore si apre isolandolo dal circuito d'ingresso. A questo punto non vi è più alcun segnale che possa caricare il condensatore, dunque questo si scaricherà con una costante di tempo sempre pari a:

$$\tau = C \cdot R_{eq}$$

In questo caso R_{eq} è data dal parallelo tra la resistenza dell'interruttore (che è un circuito aperto da considerare scollegato o caratterizzato da un elevatissimo valore di resistenza) e la resistenza d'ingresso del buffer d'uscita (che abbiamo detto essere la più grande possibile). Poiché il parallelo tra queste resistenze sarà pari ad un valore molto elevato, la costante di tempo risulterà molto lenta e il condensatore si scaricherà in un tempo molto lungo. La tensione rimane quindi praticamente costante, ovvero il condensatore resta carico al valore campionato almeno fino all'arrivo di un secondo impulso, in corrispondenza del quale il condensatore verrà caricato al valore più elevato di tensione per poi mantenere tale valore fino all'arrivo dell'impulso successivo (ecco perché campionamento e tenuta).



Il circuito riportato in figura è di grande importanza nei sistemi di distribuzione dati. Di cosa si tratta? Se ne descriva in dettaglio il suo funzionamento.



RISPOSTA 33

Il circuito rappresentato in figura è un convertitore digitale-analogico a resistori pesati, il cui ingresso è costituito da un segnale binario di n bit, ciascuno dei quali controlla uno dei commutatori $(S_0, S_1, ..., S_{n-1})$ in modo tale che ciascun resistore sia collegato alla tensione di riferimento V_{ref} oppure a massa (a seconda che il corrispondente bit si trovi rispettivamente a livello logico 1 o 0). Tali resistori presentano valori di resistenza inversamente proporzionali ai pesi delle cifre binarie, infatti, come si può notare, al LSB (least significant bit) è associato il valore di resistenza più grande mentre al MSB (most significant bit) è associato il valore di resistenza più piccolo. La corrente su ogni ramo è data dal rapporto tra la tensione di riferimento V_{ref} (ottenuta dalla differenza di potenziale tra V_{ref} e 0 per la massa virtuale dell'operazionale) e il valore di resistenza associato, dunque possiamo affermare che per il primo ramo avremo una corrente $I_0 = \frac{V_{ref}}{R}$, per il secondo ramo avremo $I_1 = \frac{V_{ref}}{R} = \frac{2V_{ref}}{R}$ e così via, fermo restando che

 V_{ref} , e di conseguenza I_0 , possono valere zero se il valore di bit associato è 0. L'espressione che rappresenta la corrente totale I_f che scorre nel circuito in funzione dei commutatori è dunque la seguente:

$$I_f = \frac{V_{ref}}{R} S_0 + 2 \frac{V_{ref}}{R} S_1 + 2^2 \frac{V_{ref}}{R} S_2 + \dots + 2^{n-1} \frac{V_{ref}}{R} S_{n-1}$$

In questo caso l'operazionale, il quale funge da convertitore corrente-tensione, somma le correnti dei rami in cui $S_i = 1$ e fornisce in uscita una tensione proporzionale alla corrente totale, ovvero al valore binario del segnale di ingresso:



$$V_o = -V_{ref} \cdot \frac{R_f}{R} \cdot (S_0 + 2S_1 + 2^2 S_2 + \dots + 2^{n-1} S_{n-1}) = -V_{ref} \cdot \frac{R_f}{R} \cdot \sum_{i=0}^{n-1} 2^i \cdot S_i$$

Con tutti i bit posti ad 1 la tensione di uscita avrà, in modulo, il suo valore massimo:

$$|V_{o_{max}}| = V_{ref} \cdot \frac{R_f}{R} \cdot \sum_{i=0}^{n-1} 2^i$$

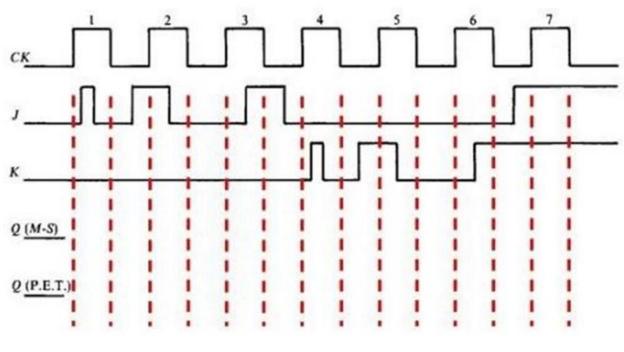
Riscrivendo la somma di progressione geometrica:

$$|V_{o_{max}}| = V_{ref} \cdot \frac{R_f}{R} \cdot \left(\frac{1 - 2^{n+1}}{1 - 2}\right) = V_{ref} \cdot \frac{R_f}{R} \cdot (2^n - 1)$$

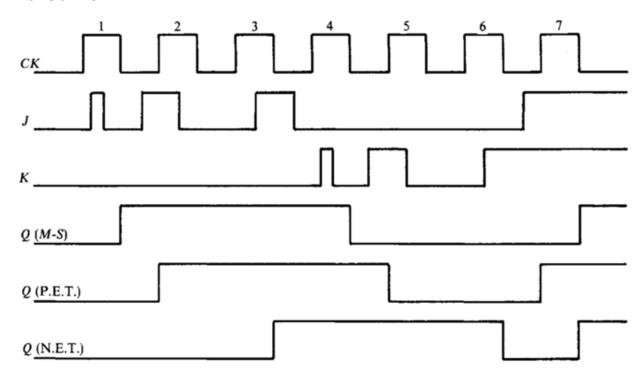
Una pecca di questo dispositivo è rappresentata dal fatto che, per essere realizzato, necessita dell'utilizzo di resistori di valore estremamente disomogeneo. Resistori di valore così diverso che offrano la precisione e la stabilità termica richieste sono particolarmente difficili da realizzare.



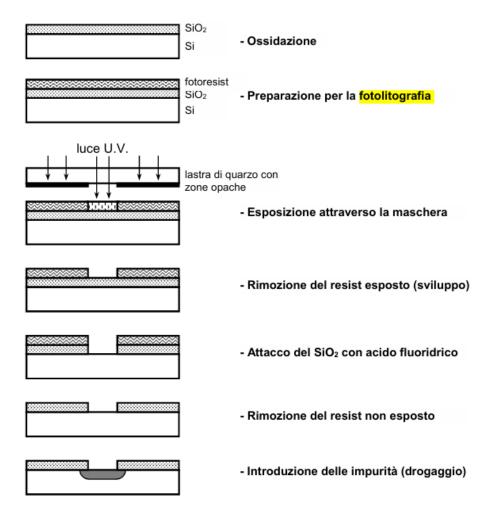
Si traccino le forme d'onda d'uscita di tre flip-flop JK rispettivamente master-slave, PET e NET nell'ipotesi che lo stato iniziale sia Q=0 e che gli ingressi J, K e il clock (CK) siano quelli indicati dalle forme d'onda in figura.



RISPOSTA 34







RISPOSTA 35

La tecnologia di fabbricazione dei dispositivi integrati odierni prende il nome di tecnologia planare (o processo planare) e raggruppa una serie di stadi tecnologici necessari alla realizzazione del prodotto finito. Le varie fasi della tecnologia planare sono:

- 1. Formazione dello strato epitassiale.
- 2. Formazione dello strato di biossido di silicio.
- 3. Rimozione selettiva del biossido tramite fotolitografia.
- 4. Diffusione o impiantazione ionica delle impurità droganti.
- 5. Metallizzazione.

Il motivo per il quale si deposita uno strato di biossido di silicio sul silicio (punto 2) è che questo può agire come "maschera" per l'introduzione selettiva delle impurità droganti. Se si vuole drogare soltanto una zona della fetta, basta introdurre le impurità droganti "aprendo una finestra" nel biossido di silicio proprio nella zona d'interesse. Il biossido di silicio funge pertanto da schermo per le impurità droganti da introdurre. Per fare ciò si rimuove selettivamente il biossido di silicio tramite l'ausilio di maschere fotolitografiche, facendo uso di un materiale fotosensibile



detto "fotoresist", un polimero liquido che diventa solubile in un solvente opportuno se illuminato con luce ultravioletta. Ponendone poche gocce sulla fetta di silicio preventivamente lucidata e centrifugando, il fotoresist si spande uniformemente, formando un film di spessore intorno al micron. Successivamente, al di sopra della fetta viene posta una maschera fotolitografica, normalmente in vetro o quarzo, con aree trasparenti e aree opache in corrispondenza rispettivamente delle zone in cui si dovrà o non si dovrà effettuare la diffusione. Il perfetto allineamento tra la maschera e la fetta viene realizzato con metodi ottici. A questo punto può avvenire l'esposizione, dall'alto, con luce ultravioletta. Le zone opache della maschera assorbono la luce, proteggendo quindi il fotoresist sottostante che resta insolubile. Nelle zone illuminate, invece, il fotoresist risulta essere solubile in un opportuno solvente (chimicamente, si trasforma da polimero a monomero). Tali zone vengono eliminate in quella che viene chiamata "fase di sviluppo", effettuata immergendo il substrato in una soluzione basica contenente tipicamente idrossido di potassio (KOH), che lascia così scoperte le sottostanti zone di SiO2. Immergendo la fetta in acido fluoridrico (HF), le zone di SiO2 non protette dal fotoresist vengono attaccate, generando a loro volta delle "finestre" sul substrato di silicio. Al termine di tale processo, il fotoresist ancora presente viene asportato con opportuni solventi organici (ad esempio, acetone), o con un attacco in fase gassosa in un plasma di ossigeno. Quello appena descritto è il cosiddetto processo "positivo"; sono comunque diffusi anche i processi "negativi", nei quali le finestre vengono generate in corrispondenza delle zone del fotoresist non illuminate.