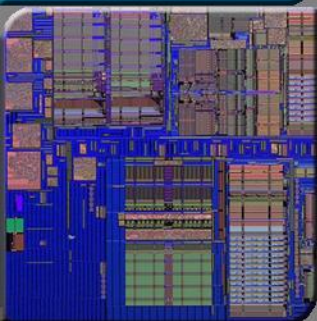
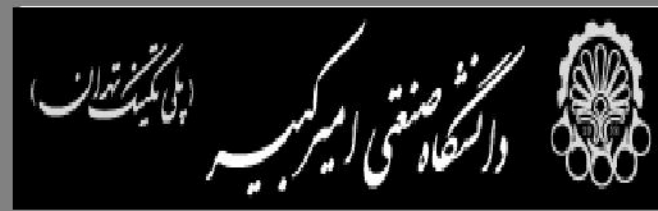


## اصول سیستمهای کامپیوتری

### جلسه پنجم: مدارات ترتیبی – فلیپ فلاپ (Sequential Circuit - Flip Flop)



مدرس: دکتر محمد حسن شیرعلی شهرضا





# معرفی درس

## اصول سیستمهای کامپیوتری

### جلسه پنجم: مدارات ترتیبی – فلیپ فلاپ

- فهرست مطالب:

- معرفی مدارات ترتیبی

- لچ (Latch)

- فلیپ فلاپ

- انواع مختلف فلیپ فلاپ

هدف اصلی این جلسه آشنایی با اجزای پایه مدارات ترتیبی است.

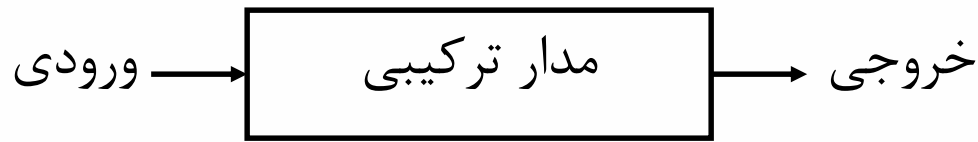
این جلسه مطابق با بخش ۱-۶ از کتاب مانو است



# مدارات ترکیبی

## • مدارات منطقی ترکیبی (Combinational Circuit)

در مدارات ترکیبی در هر لحظه، خروجی فقط بستگی به ورودی در همان لحظه داشته و به ورودیهای قبلی بستگی ندارد.  
به عبارت دیگر این مدارات فاقد حافظه هستند.





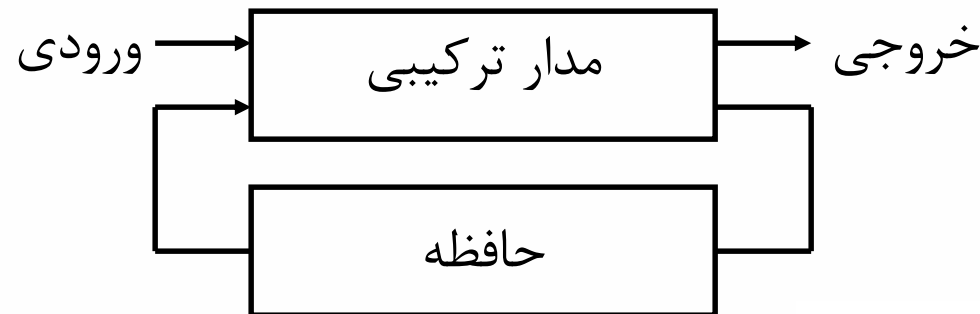
# مدارات ترتیبی

## • مدارات منطقی ترتیبی (Sequential Circuit)

در مدارات ترتیبی در هر لحظه، خروجی علاوه بر ورودی در همان لحظه به ورودیهای قبلی نیز بستگی دارد.

به عبارت دیگر این مدارات حافظه دارند.

به عبارت دیگر، حالت یا وضعیت (state) سیستم نیز در خروجی تاثیر دارد. وضعیت بعدی مدار نیز بستگی به وضعیت فعلی و ورودی فعلی دارد.





# مثال برای مدارات ترتیبی

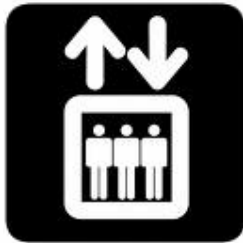
اکثر مدارات منطقی که با آنها سروکار داریم، مدارات ترتیبی هستند:

۱- چراغ راهنمایی



مدار کنترل کننده یک چراغ راهنمایی یک مدار ترتیبی است.

۲- آسانسور



مدار کنترل کننده یک آسانسور نیز یک مدار ترتیبی است.

یعنی در هر لحظه باید بداند که آسانسور در چه طبقه ای قرار دارد و جهت حرکت آن به طرف پایین یا بالا است

۳ - کامپیوتر



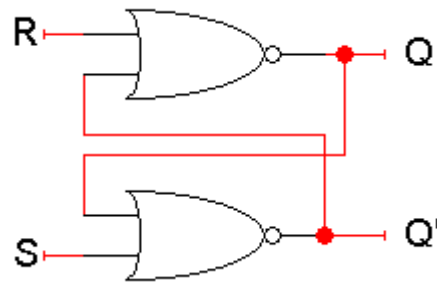
هر کامپیوتر را می توان یک مدار ترتیبی پیچیده در نظر گرفت



# مدار حافظه پایه

## • مدار حافظه پایه (Basic Memory Circuit)

با دو عدد دروازه NOR می توان یک مدار حافظه پایه ساخت



اگر ورودی R برابر یک و S برابر صفر باشد، خروجی Q برابر صفر و خروجی Q' برابر یک می شود.

حال اگر ورودی R و S هر دو صفر شوند، خروجیها بدون تغییر باقی می ماند.

اگر ورودی S برابر یک و R برابر صفر باشد، خروجی Q برابر یک و خروجی Q' برابر صفر می شود.

حال اگر ورودی R و S هر دو صفر شوند، خروجیها بدون تغییر باقی می ماند.

به این مدار لچ SR می گویند.



# جدول درستی برای مدار حافظه پایه

## • جدول ساده برای لچ SR

S	R	Q
0	0	No change
0	1	0 (reset)
1	0	1 (set)

یعنی فعال شدن ورودی R باعث صفر شدن (Reset)

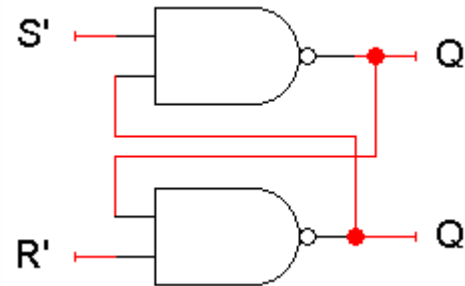
و فعال شدن ورودی S باعث یک شدن (Set) خروجی Q می شود.

اگر هر دو ورودی R و S غیر فعال باشند، خروجی Q وضعیت خود را حفظ می کند.



# مدار لچ با NAND

- می توان با دو دروازه NAND نیز یک لچ ساخت:



جدول درستی برای این لچ

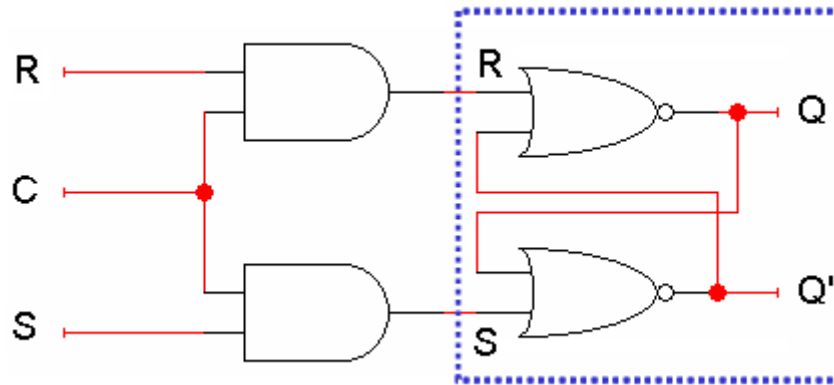
S'	R'	Q
1	1	No change
1	0	0 (reset)
0	1	1 (set)





# مدار لچ با ورودی کنترل

در مدار لچ هر زمان که ورودی تغییر کند، خروجی نیز تغییر می کند ولی می توان مدار را به شکلی طراحی کرد که فقط زمانی که ورودی کنترل آن یک باشد تغییر کند

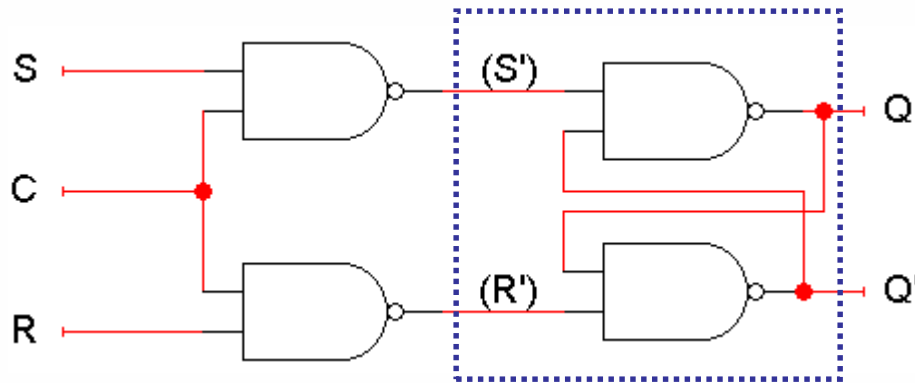


در این مدار اگر ورودی  $C$  برابر یک باشد، مدار می تواند تغییر حالت دهد.



# مدار لچ با ورودی کنترل

مدار لچ با ورودی کنترل را می‌توان با دروازه NAND نیز ساخت

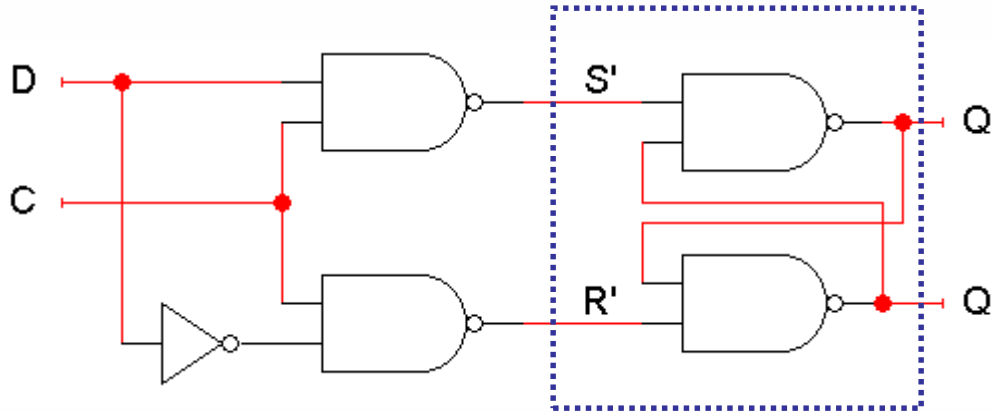


C	S	R	S'	R'	Q
0	x	x	1	1	No change
1	0	0	1	1	No change
1	0	1	1	0	0 (reset)
1	1	0	0	1	1 (set)
1	1	1	0	0	Avoid!



# مدار لچ داده (D Latch)

- مدار لچ داده یا D Latch به صورت زیر است:



C	D	Q
0	x	No change
1	0	0
1	1	1

اگر ورودی کنترل یک باشد، ورودی D وارد لچ می شود و با صفر شدن ورودی کنترل این داده در لچ باقی می ماند



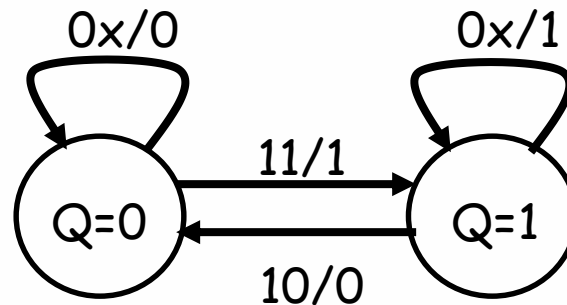
# دیاگرام حالت

برای توصیف مدارات ترتیبی از دیاگرام حالت استفاده می‌شود.

در دیاگرام حالت (State Diagram)، هر حالت یا وضعیت مدار با یک دایره و انتقال از یک حالت به حالت دیگر با یک کمان برچسب دار نشان داده می‌شود.

مثلا دیاگرام حالت لچ داده (D Latch) به صورت زیر است:

برچسب هر یال در این دیاگرام نمایش دهنده ورودی و خروجی است. مثلا  $0x/1$  به معنای این است که ورودی  $C$  مقدار یک و ورودی  $D$  بدون اهمیت بوده و خروجی مقدار صفر دارد.





# فلیپ فلاپ

فلیپ فلاپ مانند لچ می باشد

با این تفاوت که فقط در زمانهای مشخصی که با سیگنال کلاک یا ساعت مشخص می شود، تغییر می کند.

فلیپ فلاپ می تواند فعال با سطح یا فعال با لبه سیگنال ساعت باشد.

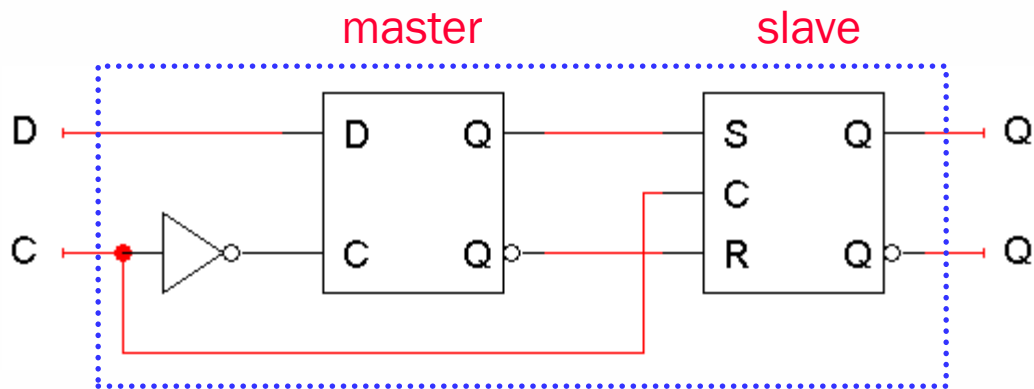


# فلیپ فلاپ Master-Slave

## • فلیپ فلاپ Master-Slave

این فلیپ فلاپ که به تابع - متبوع یا حاکم - پیرو یا ارباب - برده معروف است، در زمانی که سیگنال کنترل یا پالس ساعت مقدار صفر دارد از ورودی نمونه برداری کرده و با یک شدن سیگنال کنترل، خروجی تغییر می‌کند.

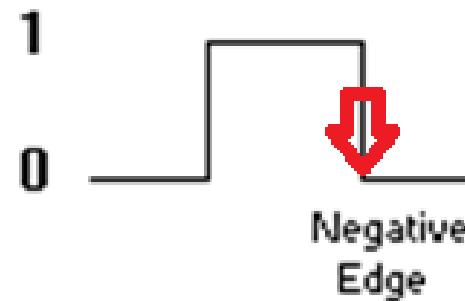
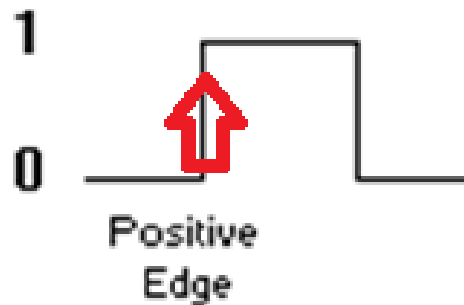
پس خروجی فقط در لحظه تغییر حالت کلاک از صفر به یک تغییر می‌کند.





# فلیپ فلاپ فعال با لبه

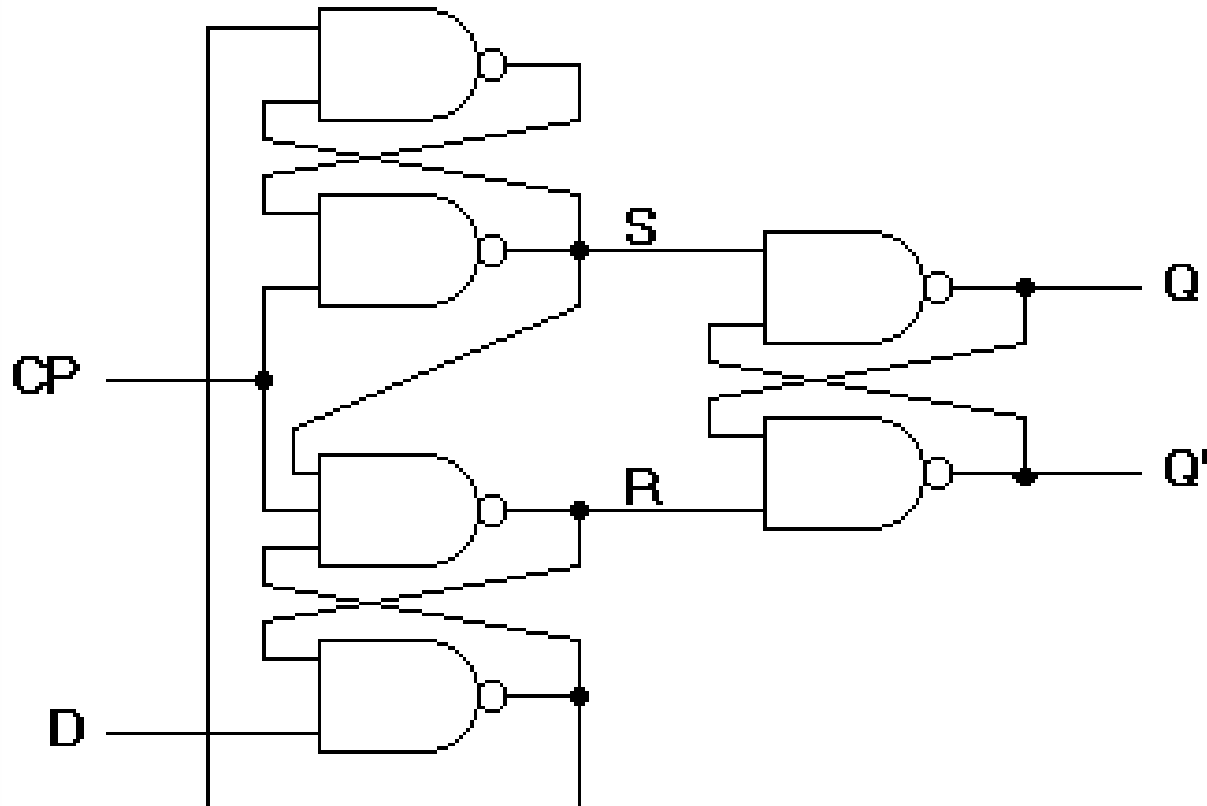
- فلیپ فلاپ فعال با لبه (Edge Triggered) فقط در لبه پالس ساعت تغییر حالت دارد.
- اگر در لبه صفر به یک تغییر کند به آن لبه مثبت (Positive) می‌گویند
- اگر در لبه یک به صفر تغییر کند به آن لبه منفی (Negative) می‌گویند





# فلیپ فلاپ D فعال با لبه

- فلیپ فلاپ D فعال با لبه (Edge Triggered D Flip) در شکل زیر نشان داده شده است.

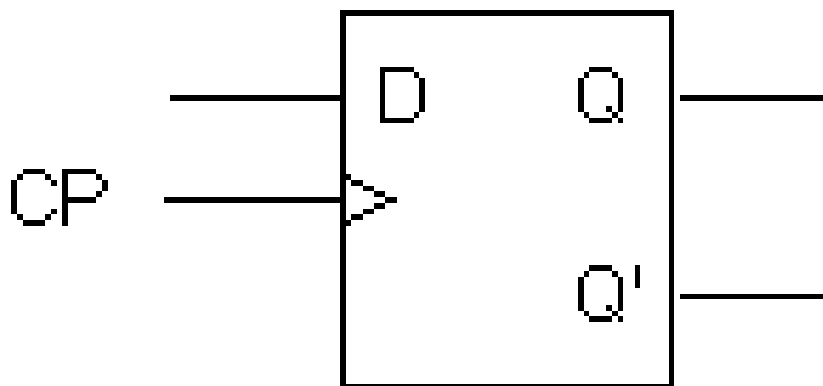






# شکل مرسوم فلیپ فلاپ D فعال با لبه

- معمولاً فلیپ فلاپ D فعال با لبه (Edge Triggered D Flip) به شکل زیر نشان داده می شود.
- در این شکل CP مخفف پالس ساعت (Clock Pulse) است

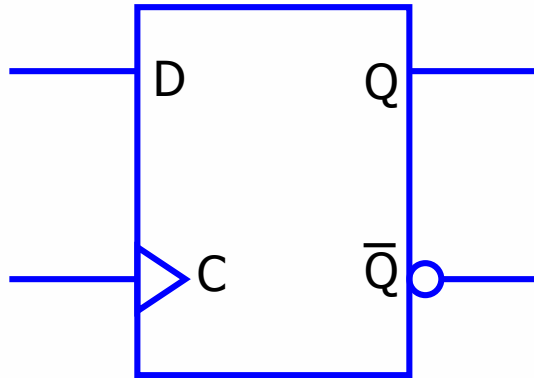




# انواع فلیپ فلاپ D فعال با لبه

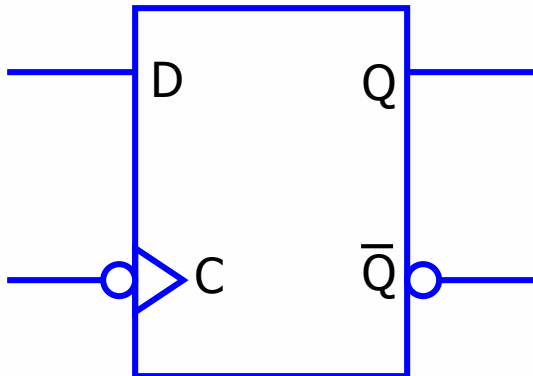
- فلیپ فلاپ D فعال با لبه مثبت

(Positive Edge Triggered D Flip Flop)



- فلیپ فلاپ D فعال با لبه منفی

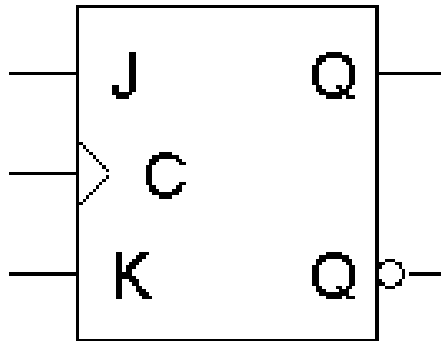
(Negative Edge Triggered D Flip Flop)





# فلیپ فلاپ JK

- فلیپ فلاپ JK مشابه RS می باشد با این تفاوت که فعال شدن همزمان J و K باعث مکمل شدن فلیپ فلاپ می شود.

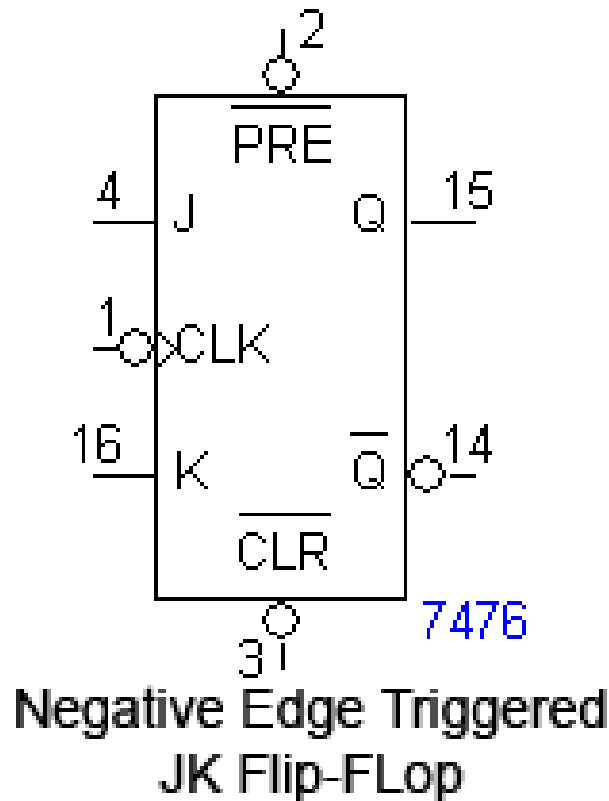


C	J	K	$Q_{next}$
0	x	x	No change
↑	0	0	No change
↑	0	1	0 (reset)
↑	1	0	1 (set)
↑	1	1	$Q'_{current}$



# ورودی مستقیم در فلیپ فلاپ

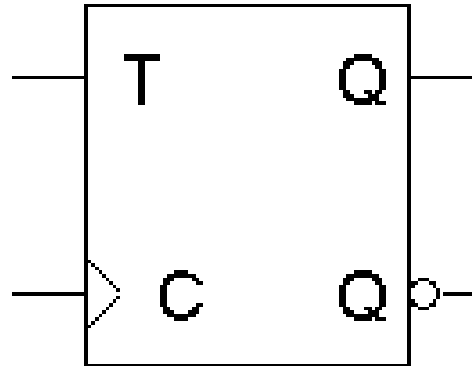
- معمولا در فلیپ فلاپ های موجود به صورت مدارات مجتمع ورودیهای مستقیمی برای صفر یا یک کردن فلیپ فلاپ به صورت مستقل از کلاک نیز وجود دارد. این ورودیها معمولا Set و Clear نامیده می شوند. مثلا مدار مجتمع 7476 به شکل زیر است.





# فلیپ فلاپ T

- در فلیپ فلاپ T فعال شدن ورودی T باعث مکمل شدن فلیپ فلاپ می شود.



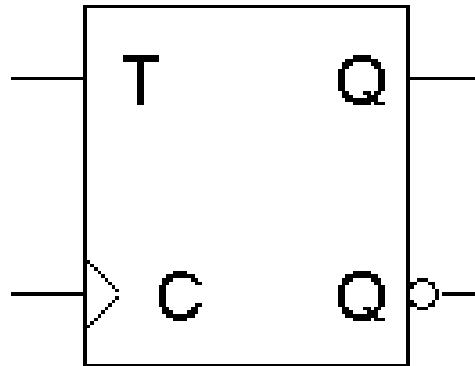
C	T	$Q_{next}$
0	x	No change
$\uparrow$	0	No change
$\uparrow$	1	$Q'_{current}$



# جدول تحریک فلیپ فلاپ T

- جدول تحریک برای تغییر حالت فلیپ فلاپ T به صورت زیر است

ورودی مورد نیاز T	حالت بعدی $Q(t+1)$	حالت فعلی $Q(t)$
0	0	0
1	1	0
1	0	1
0	1	1

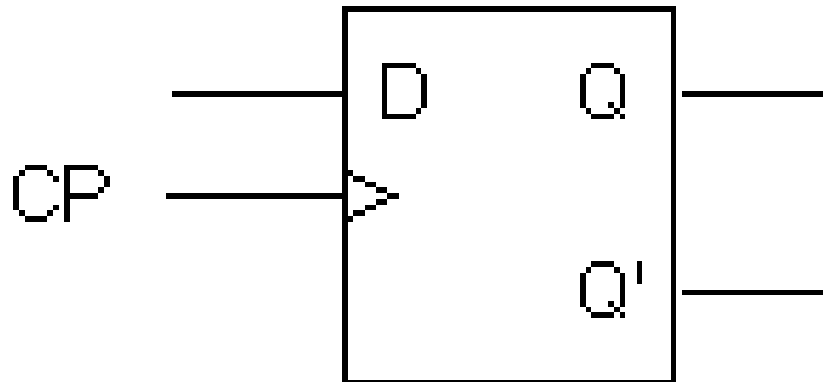




# جدول تحریک فلیپ فلاپ D

- جدول تحریک برای تغییر حالت فلیپ فلاپ D به صورت زیر است

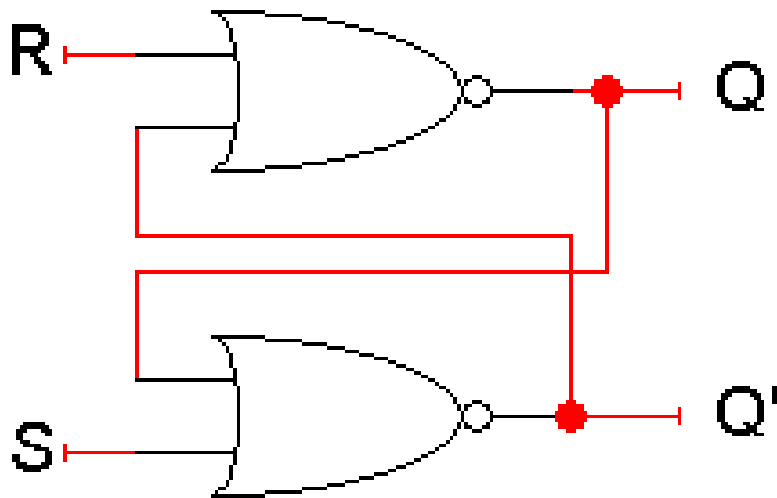
ورودی مورد نیاز D	حالت بعدی $Q(t+1)$	حالت فعلی $Q(t)$
0	0	0
1	1	0
0	0	1
1	1	1





# جدول تحریک فلیپ فلاپ SR

- جدول تحریک برای تغییر حالت فلیپ فلاپ SR به صورت زیر است



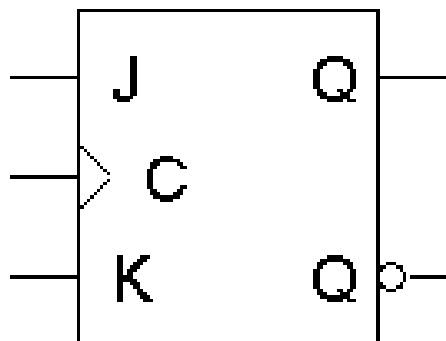
ورودی مورد نیاز S	ورودی مورد نیاز R	حالت بعدی $Q(t+1)$	حالت فعلی $Q(t)$
0	X	0	0
1	0	1	0
0	1	0	1
X	0	1	1





# جدول تحریک فلیپ فلاپ JK

- جدول تحریک برای تغییر حالت فلیپ فلاپ JK به صورت زیر است



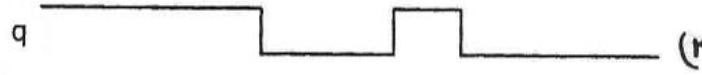
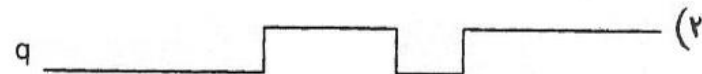
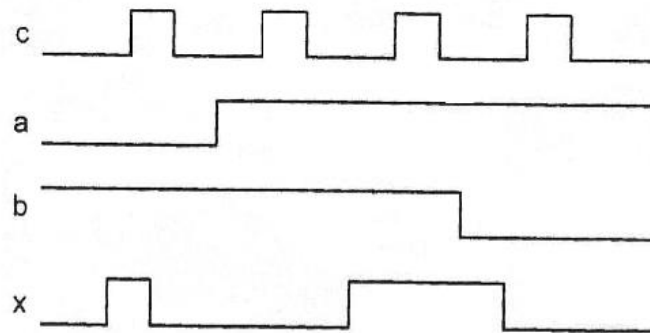
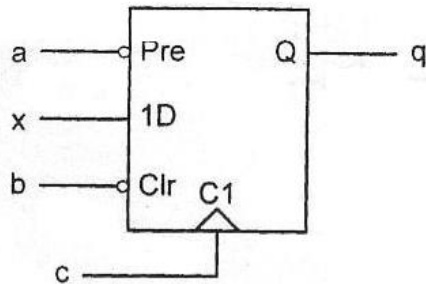
ورودی مورد نیاز J	ورودی مورد نیاز K	حالت بعدی $Q(t+1)$	حالت فعلی $Q(t)$
0	X	0	0
1	X	1	0
X	1	0	1
X	0	1	1



# خودآزمایی

## ۱- کنکور کارشناسی ارشد - ۱۳۸۰

۱۴- با در نظر گرفتن شکل موج نشان داده شده روی a، b، c و x، موج روی خروجی q کدام است؟





# خودآزمایی

۱- کنکور کارشناسی ارشد - ۱۳۹۹

۶۴- در یک مدار ترتیبی با سه فلیپ فلاپ از نوع D، معادلات ورودی فلیپ فلاپ ها به صورت زیر است:

$$D_A = \bar{C}, \quad D_B = A \oplus C, \quad D_C = B$$

اگر در شروع کار همه فلیپ فلاپ ها Clear شوند و خروجی مدار ABC باشد، این مدار چه سیکلی را می شمارد؟

(۱) ۰, ۴, ۶, ۷, ۱

(۲) ۰, ۴, ۶, ۷, ۱, ۲

(۳) ۰, ۴, ۶, ۱, ۷, ۲

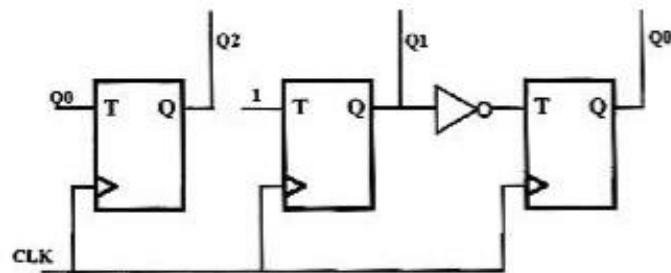
(۴) ۰, ۴, ۶, ۷, ۱, ۲, ۵



# خودآزمایی

## ۱- کنکور کارشناسی ارشد - ۱۴۰۰

۸۱- مدار زیر را در نظر بگیرید که از سه فلیپ فلاپ T تشکیل شده است و دارای خروجی با ترتیب  $(Q_2, Q_1, Q_0)$  است. توالی تولید شده توسط این مدار در حالتی که شروع مدار از "۱۱۱" باشد، برابر کدام گزینه است؟



(۱)  $111 \rightarrow 110 \rightarrow 010$

(۲)  $111 \rightarrow 001 \rightarrow 011 \rightarrow 101$

(۳)  $111 \rightarrow 001 \rightarrow 110 \rightarrow 100$

(۴)  $111 \rightarrow 000 \rightarrow 011 \rightarrow 101 \rightarrow 010$



# خودآزمایی

## ۱- کنکور کارشناسی ارشد - ۱۴۰۰

۸۶- مدار ترتیبی با معادلات حالت زیر را در نظر بگیرید. چند حالت در این مدار قابل دسترس نیستند؟ (به عبارتی نمی‌توان با بازنشانی (Reset) کردن فلیپ‌فلاپ‌ها به حالت ۰۰۰ و چندین گذار به آن‌ها رسید.) (لازم به ذکر است حالت مدار با  $ABC$  مشخص می‌شود.)

$$\text{next } A = A.\bar{B} + \bar{A}.B.C$$

$$\text{next } B = \bar{C}A + \bar{A}C$$

$$\text{next } C = \bar{A}\bar{B} + A.B.C$$

۱ (۱)

۲ (۲)

۳ (۳)

۴ (۴)



# منابع

در تهیه این پاورپوینت از منابع زیر استفاده شده است:

- ۱- امیر صادقی - معماری سیستمهای کامپیوتری - نوشته موریس مانو  
- مرکز نشر دانشگاهی - چاپ اول ۱۳۷۴ - چاپ پنجم - ۱۳۸۴

<https://iup.ac.ir/product/معماری-سیستمهای-کامپیوتری/>

- ۲- مجموعه سوالات کنکور کارشناسی ارشد

<http://sharif.edu/~ghodsi/grad-exams/index.html>

