# Programação Paralela: das threads aos FPGAs

Processamento Vetorial (SIMD)

Prof. Ricardo Menotti menotti@ufscar.br

Prof. Maurício Acconcia Dias macccdias@gmail.com

Prof. Helio Crestana Guardia helio.guardia@ufscar.br

Departamento de Computação Universidade Federal de São Carlos

Atualizado em: 7 de maio de 2020





### Roteiro

Histórico

Processamento Vetorial

Como usar?

Bibliografia

#### Histórico

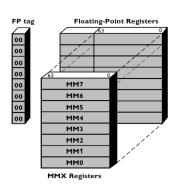
- Na década de 90 as aplicações de multimedia (imagem, som, video) se popularizaram
  - Uso de tipos de dados pequenos

pixels: 8-bitsáudio: 16-bits

- Repetição de operações
- Paralelismo inerente
- Surgiram recursos de processamento SIMD em várias arquiteturas.
  - ► MMX Intel
  - NEON ARM
  - AltiVec Apple/IBM/Motorola

# Histórico: MMX

- Novo tipo de dados: 64-bit packed (empacotado).
- Operações com números inteiros apenas
- Reutiliza registradores de ponto flutuante
  - Não é possível misturar instruções MMX com operações de ponto flutuante (sem grande perda de desempenho).



#### Registradores

#### SSE Data Types (16 XMM Registers)



#### AVX Data Types (16 YMM Registers)

_mm256	Float	Float	Float	Float	Float	Float	Float	Float	8x 32-bit float
mm256d	Double		Double		Double		Double		4x 64-bit double

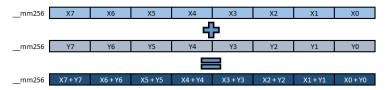
\_\_mm256i 256-bit Integer registers. It behaves similarly to \_\_m128i.Out of scope in AVX, useful on AVX2

#### **Funcionamento**

Executam a mesma operação em múltiplos elementos de dados paralelamente:

vaddps ymm0, ymm1, ymm2

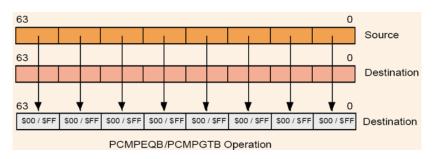
#### **AVX Operation**



Comparações

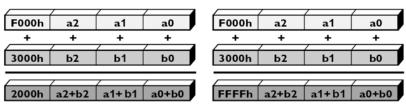
#### Não modificam CFLAGS:

#### pcmpeqb mm0, mm1



#### Aritmética de Saturação

- Útil em aplicações gráficas
- Quando uma operação resulta em under/overflow
  - Resultado será o maior/menori inteiro representável
- Pode ser com ou sem sinal



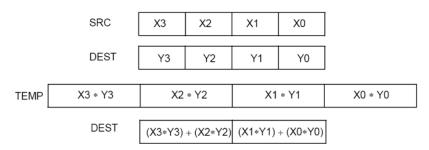
wrap-around

saturação

Multiplica e Acumula

#### pmaddwd xmm0, xmm1

#### pmaddwd ymm0, ymm1, ymm2

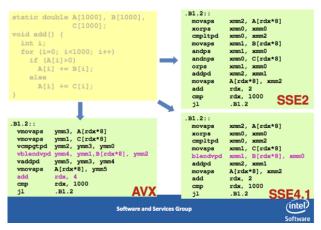


- Compilador (autovetorização)
- ► Bibliotecas (IPP, MKL, etc)
- Notação específica (Cilk Plus)
- Compilador (#pragma)
- ► Tipos/Funções intrínsecas
- Assembly<sup>1</sup>

Facilidade

Controle

#### Autovetorização



cc add.c -mavx -S -o add.s

Autovetorização

- Pode encontrar problemas:
  - Dependências entre as iterações
  - Tipos de dados misturados
  - Condição muito complexa
  - Índice muito complexo
  - Vetorização ineficiente
  - Outros...

#### SIMD/Vector intrinsic



maddw

Technologies					
☐ MMX					
□ SSE					
☐ SSE2					
☐ SSE3					
☐ SSSE3					
☐ SSE4.1					
☐ SSE4.2					
□ AVX					
☑ AVX2					
☐ FMA					
□ AVX-512					
□ KNC					
□ SVML					

#### Categories

☐ Convert □ Cryptography

- □ Arithmetic Bit Manipulation □ Cast ☐ Compare
- Other Application-Targeted

m256i mm256 madd epi16 ( m256i a, m256i b)

#### Synopsis

```
__m256i _mm256_madd_epi16 (__m256i a, __m256i b)
#include <immintrin.h>
Instruction: vpmaddwd vmm, vmm, vmm
CPUID Flags: AVX2
```

#### Description

Multiply packed signed 16-bit integers in a and b, producing intermediate signed 32-bit integers. Horizontally add adjacent pairs of intermediate 32-bit integers, and pack the results in dst.

#### Operation

```
FOR j := 0 to 7
        i := i*32
       dst[i+31:i] := SignExtend32(a[i+31:i+16]*b[i+31:i+16]) + SignExtend32(a[i+15:i]*b[i+15:i])
ENDFOR
dst[MAX:256] := 0
```

#### Performance

Architecture	Latency	Throughput (CPI)		
Icelake	-	0.5		
Skylake	4	0.35		
Broadwell	5	1		
Haswell	5	1		

#### Compatibilidade

- Programas vetoriais são muito dependentes do ISA
- Onde o programa irá rodar?
  - Sempre na mesma máquina
  - Em duas máquinas diferentes
  - Em um cluster com máquinas diversas
  - Não tenho a menor ideia!
- ► CPU dispatch (cpuid)
  - Manual ou automático
  - Funciona em processadores antigos
  - Melhor desempenho em processadores novos

Pontos chave para programação

- Organização de dados eficiente (data layout)
- ► Eliminação de instruções de desvio (*if-then-else*)

- ► Kip R. Irvine, Assembly Language for x86 Processors, 7e, Pearson, 2015
- ▶ Vetorização SSE & AVX
- ► Intel® Intrinsics Guide
- x86 and amd64 instruction reference

# Programação Paralela: das threads aos FPGAs

Processamento Vetorial (SIMD)

Prof. Ricardo Menotti menotti@ufscar.br

Prof. Maurício Acconcia Dias macccdias@gmail.com

Prof. Helio Crestana Guardia helio.guardia@ufscar.br

Departamento de Computação Universidade Federal de São Carlos

Atualizado em: 7 de maio de 2020



