



PiLC

FPGA Firmware Update

FS – EC



Schritt 1: Projekt Öffnen:

➔ PiLC.qpf

Schritt 2: Projekt Nummer vergeben:

Wenn Sie ein neues Projekt für den PiLC entwerfen wollen. Bitte lassen Sie sich eine Projekt Nummer von Tobias Spitzbart -1767- geben.

Parameter	Value	Type
Projekt_Nr	1005	Signed Integer
Projekt_Version	1	Signed Integer

Schritt 3: Inputs und Outputs konfigurieren:

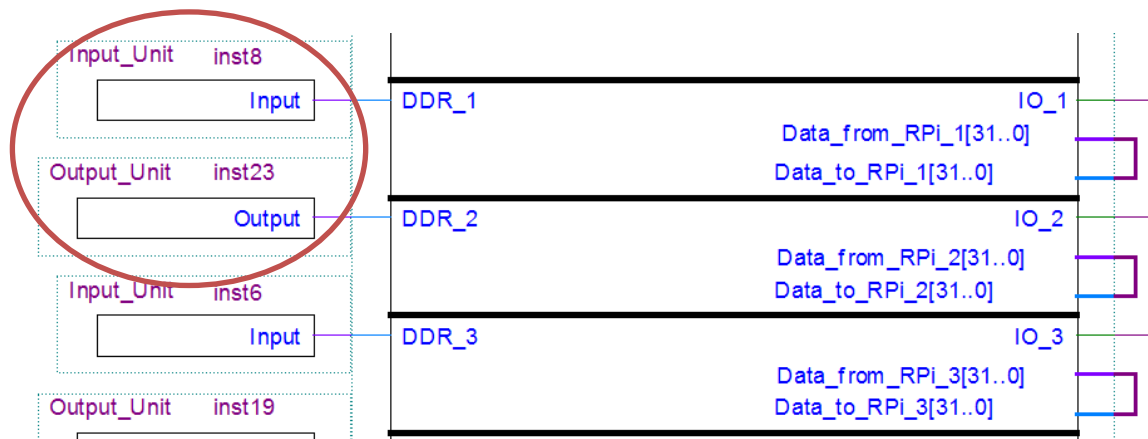
Um die Inputs und Outputs richtig zu konfigurieren bitte nutzen Sie die Input- bzw. die Output_Units. Diese Symbole finden Sie in der PiLC VHDL Lib.

Inputs:

- TTL/NIM Karte
- ADC Karte
- Temperatur Karte

Outputs:

- TTL/NIM Karte
- DAC Karte





PiLC

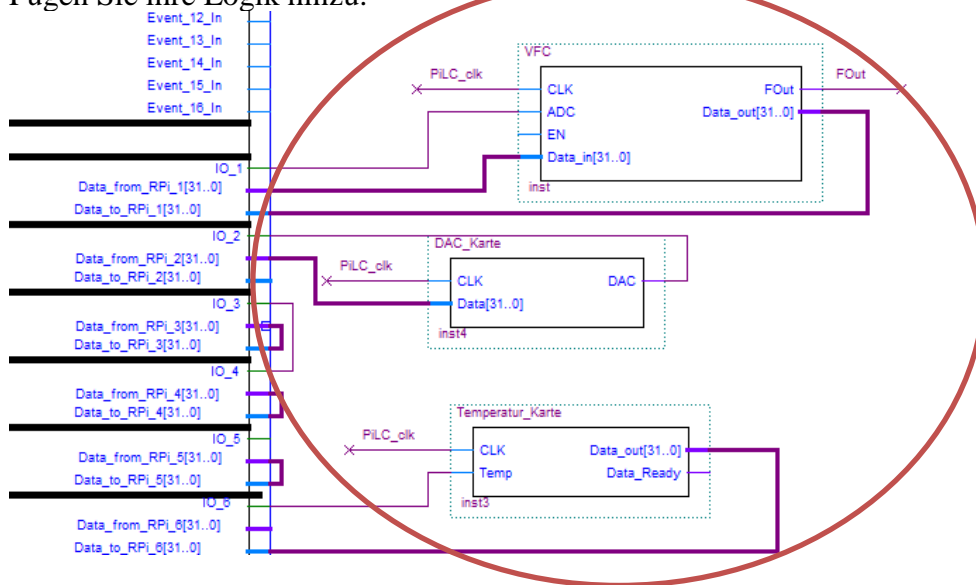
FPGA Firmware Update

FS – EC

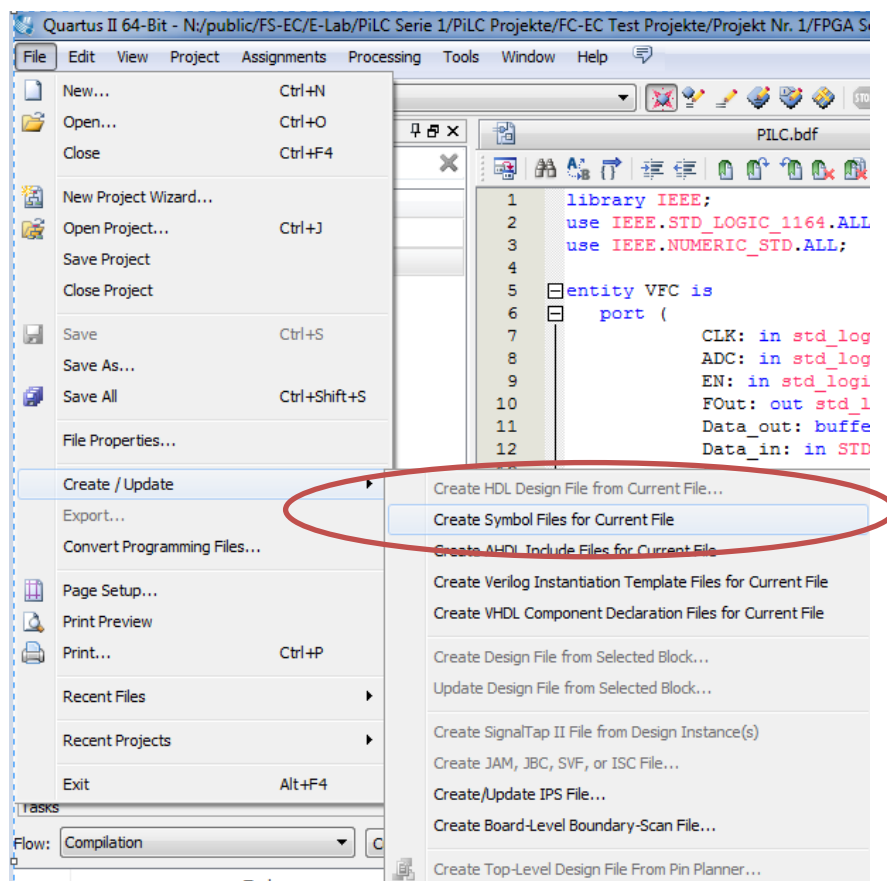


Schritt 4: User Logik hinzufügen:

Fügen Sie ihre Logik hinzu.



Hinweis: Bitte schreiben Sie ihre Logik in VHDL und generieren Sie daraus ein Symbol.





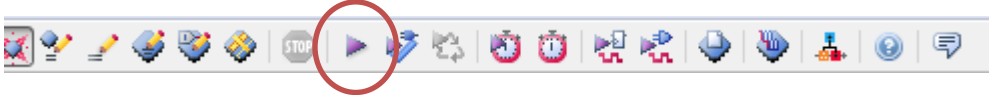
PiLC

FPGA Firmware Update

FS – EC



Schritt 5: Projekt Kompilieren:

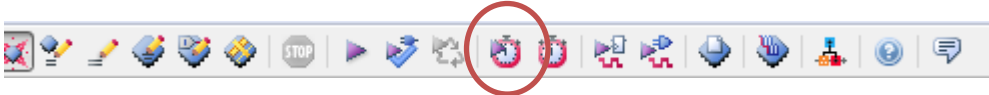


Dabei kann es zu gewissen „Warnings“ kommen:

Type	ID	Message
Warning	335093	TimeQuest Timing Analyzer is analyzing 32 combinational loops as latches.
Warning	335093	TimeQuest Timing Analyzer is analyzing 32 combinational loops as latches.

Bei Fragen bitte Tobias Spitzbart -1767- kontaktieren

Schritt 6: Für erfahrende User: Timings überprüfen:





PiLC

FPGA Firmware Update

FS – EC



Schritt 7: Programm Files erstellen:

Name	Size	Type	Date Modified
db		File Folder	21.01.2016 09:55:27
greybox_tmp		File Folder	20.01.2016 10:04:10
incremental_db		File Folder	20.01.2016 10:04:10
output_files		File Folder	21.01.2016 09:55:27
output_file_jic_file.cof	1.0...tes	cof File	14.09.2015 08:02:28
output_file_RBF_file.cof	928...tes	cof File	22.09.2015 10:59:14

outputfile_JIC_file.conf:

Diese config Datei wird gewählt, wenn der FPGA **direkt** programmiert werden soll.

→ **Schritt 8**

outputfile_RBF_file.conf:

Diese config Datei wird gewählt, wenn der FPGA **über TANGO** programmiert werden soll.

→ **Schritt 11**



PiLC

FPGA Firmware Update

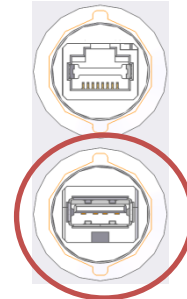
FS – EC



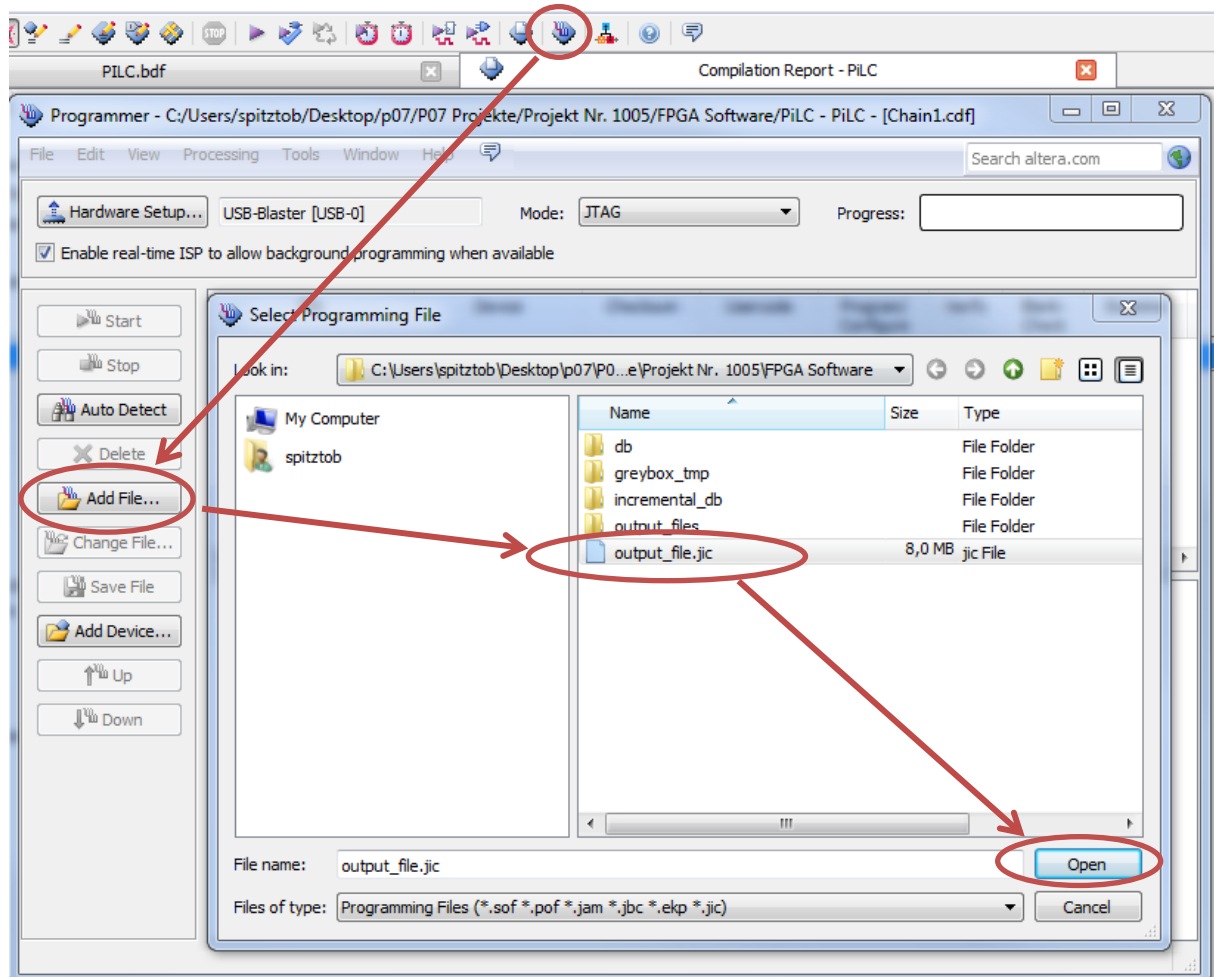
Schritt 8: PiLC mit Computer verbinden

Wenn Ihr PiLC eine „Entwickler Version“ ist, besitzt dieser einen zusätzlichen USB-Port. Damit ist das direkte Programmieren des FPGA möglich. Dazu verbinden Sie bitte den PiLC, mit einem passenden USB-Kabel, (**RS: 7587475**) mit Ihren Computer.

Nach dem verbinden, sollte der USB-Blaster erkannt werden.



Schritt 9: Programm File auswählen:





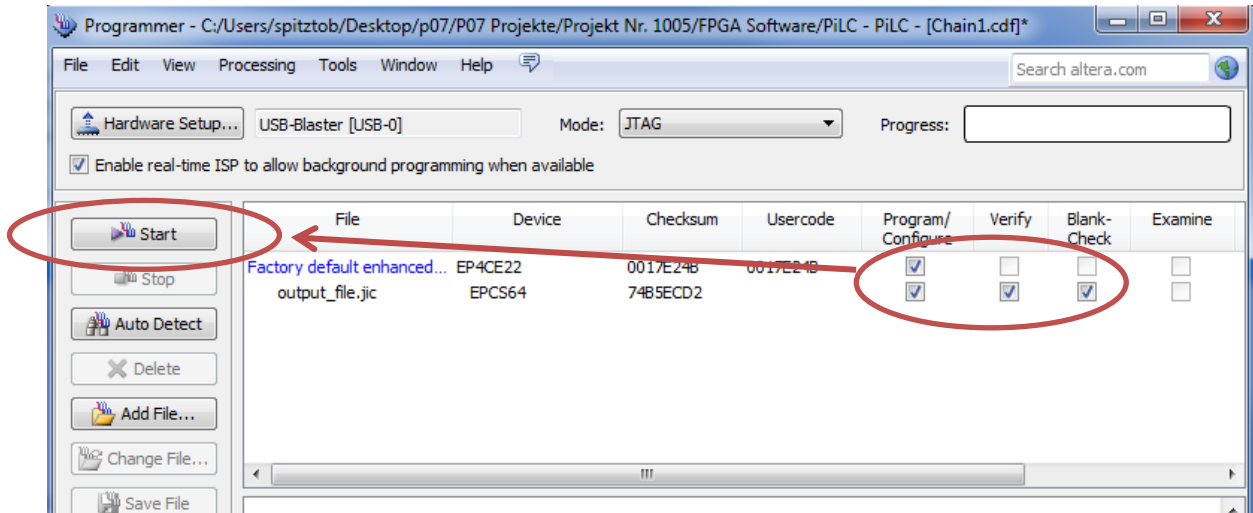
PiLC

FPGA Firmware Update

FS – EC



Schritt 9: FPGA Programmieren:



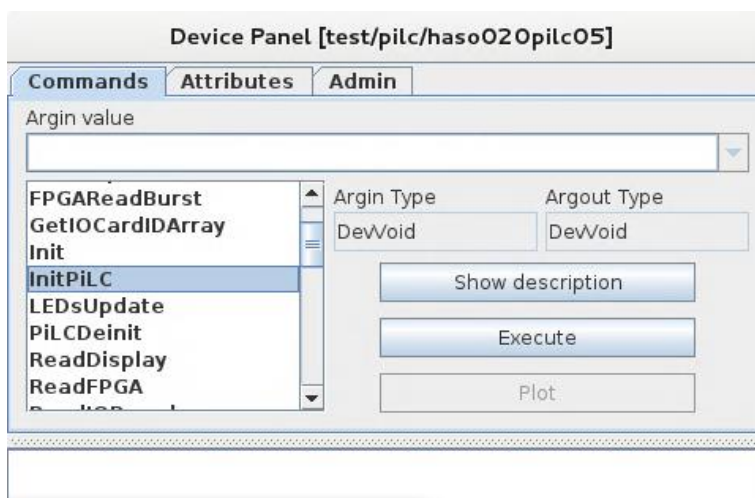
Wenn der FPGA nicht neuprogrammiert werden konnte bitte überprüfen Sie folgen Punkte:

- Wurde der USB-Blaster erkannt?
- Wurde der PiLC initialisiert?

Bei Fragen bitte Tobias Spitzbart -1767- kontaktieren

Schritt 10: PiLC neu initialisieren:

Bitte die TANGO Funktion „InitPiLC“ ausführen.



Mit dieser Funktion wird der FPGA neugestartet und das neue Programm übernommen.



PiLC

FPGA Firmware Update

FS – EC



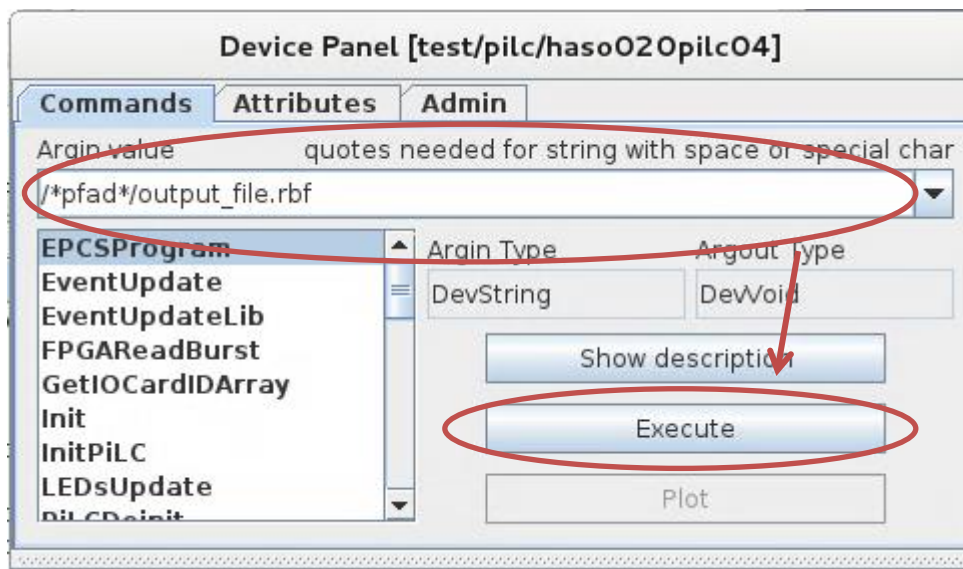
Schritt 11: Kopieren von dem output_file.rbf File auf den PiLC:

Das „output_file.rbf“ File finden Sie in Ihrem Projekt Ordner.

Folgende Wege zum Kopieren sind möglich:

- Über ftp (FileZilla) Admin rechte nötig!
- Über einen USB-Stick

Schritt 12: Tango Funktion „EPCSPROGRAM“ ausführen:



Das Programmieren des FPGA über TANGO dauert ca. 15 Sekunden, daher kommt es zwangsläufig zu einem „timed out error“.



Nach ca. 15 Sekunden wird der PiLC automatisch neuinitialisiert und ist wieder einsatzbereit.