











## 2011 计算机组成原理期末考试试卷 (B 卷)

### 一. 填空题。

1. 计算机硬件的主要技术指标是\_\_\_\_, \_\_\_\_, \_\_\_\_。
2. 要组成一个  $32K \times 8$  位的存储器, 当分别选用  $1K \times 8$  位,  $2K \times 4$  位,  $16K \times 1$  位不同存储芯片时, 分别需要\_\_\_\_, \_\_\_\_, \_\_\_\_。
3. 中央处理器包括\_\_\_\_, \_\_\_\_, 控制器的主要功能是\_\_\_\_, \_\_\_\_, \_\_\_\_。
4. 中断响应周期内 CPU 执行一条\_\_\_\_指令, 完成保护断点, 关中断和向量地址送 PC 或中断识别程序入口地址送 PC (软件查询法) 操作。
5. 补码 10110010 (定点整数) 代表的是十进制数\_\_\_\_。
6. 【X】<sub>补</sub>=1.0000000, 代表真值\_\_\_\_。
7. CISC 中文含义\_\_\_\_, RISC 中文含义\_\_\_\_, 指令执行采用流水方式, 指令长度固定, 配置多个通用寄存器。
8. DMA 的三种工作方式是\_\_\_\_, \_\_\_\_, \_\_\_\_。
9. 某机字长 32 位, 存储容量 64MB, 若按字编址, 寻址范围是\_\_\_\_  
A.  $0 \sim 2^{23}-1$                       B.  $0 \sim 2^{21}-1$   
C.  $0 \sim 2^{24}-1$                       D.  $0 \sim 2^{25}-1$
10. 三总线包括\_\_\_\_, \_\_\_\_, \_\_\_\_。

### 二. 判断题。

1. 总线的异步通信方式既采用时钟信号, 有采用握手信号。 
2. 三种集中式总线控制中, 链式查询方式对电路故障敏感。 
3. Cache 的地址映像中, 若贮存的任意一块均可映射到 Cache 的任意一块位置上, 称全相联映像。 
4. 十进制数 -1 的 8 位补码表示是 11111111。 
5. 在位数相同的条件下, 原码和补码表示的数据的范围相同。 
6. 机器指令的操作码位数反映了机器的操作种类。 
7. 机器指令系统的寻址方式包括顺序寻址和跳跃寻址两大类。 
8. 采用 CISC 结构比采用 RISC 结构的机器指令系统要简单。 
9. 程序计数器的位数取决于机器字长。 
10. 计算机的速率完全取决于主频。 

### 三. 简答。

1. 用定量分析的方法证明模块交叉存储器带宽大于顺序存储器带宽。
2. 简述存储器分层结构的理论依据。
3. 设主频 100MHZ, 每个机器周期平均含 2 个时钟周期, 每条指令平均含 2.5 个机器周期, 问该机的平均性能是多少 MIPS?
4. 简述集中式总线仲裁方式中计数器查询的工作原理及优缺点。
5. 简述程序的中断方式过程。

### 四. 按规格化补码浮点惩罚运算步骤, 求 $[A*B]_{补}$ , $A=2^{+110} * (+0.110100)$ , $B=2^{-100}$

\* (-0.100101)，要求写出详细的运算步骤，假定浮点数格式为：阶码 5 位（包括 2 位阶符），尾数为 8 位（2 位数符），均为补码表示，尾数相乘采用阵列乘法，0 舍 1 入舍入。

五. 磁盘机的盘组由 9 个盘片组成，其中专设 1 个盘面为伺服面，其他盘面为数据盘面，盘存储区域内直径为 4.3cm，外直径为 8.9cm，道密度为 180TPM，位密度为 5000bmp，平均寻道时间为 12ms，磁盘转速为 7200RPM，假定  $\pi = 3$ ，计算：

- (1) 数据盘面和柱面数。
- (2) 盘组容量  $C_n$  是多少字节。
- (3) 数据传输率是多少字节/秒。

六. 一种二地址 RR 型，RS 型指令结构如下

6 位	4 位	4 位	1 位	2 位	16 位
OP	源寄存器	目标寄存器	I	X	偏移量

其中源寄存器，目标寄存器都是通用寄存器，I 为间接寻址标志位，X 为寻址模式字段，D 为偏移量字段，通过 I, X, D 组合，可构成 RS 型寻址方式的有效地址 E

寻址方式	I	X	有效地址算法	说明
直接寻址	0	00		
相对寻址	0	01		PC 为程序计数器
变址寻址	0	10		$R_x$ 为变址寄存器
寄存器间接寻址	1	11		R 为通用寄存器
间接寻址	1	00		
基址寻址	0	11		$R_b$ 为基础寄存器

请对应 6 种寻址方式，在表中填出有效地址 E 的算法表达式

七. 设 CPU 中各部件及其相互关系如下，图中 W 是写控制标志，R 是读控制标志，AC 为累加器，指令 ADD (x)；功能描述如下：AC+ (x) 存储单元内容，将结果送到 AC 累加器中，请设计指令的微指令周期流程图及相应的微操作控制信号序列。

