

1. 计算机体系结构 程序员所见到的计算机系统系统的属性，概念性的结构与功能特性。
2. 计算机组成：实现计算机体系结构所体现的属性。
3. 总线：总线是连接各个部件的信息传输线，是各个部件共享的传输介质。
4. 面向CPU的双总线结构：I/O设备和主存交换信息时仍要占用CPU。
5. 单总线结构图：必须设置总线判优逻辑，影响工作速度。
6. 以存储器为中心：提高了传输效率，减轻了系统总线的负担，且保留了i/o设备与主存交换信息不经过CPU的特点。
7. 总线的分类：片内总线（芯片内部）；系统总线（各部件之间）-数据总线（双向），地址总线（单向），控制总线；通信总线：用于计算机系统之间或计算机系统与其他系统之间的通信。
8. 总线特性：机械特性（尺寸，形状），电气特性（传输方向和有效的电平范围），功能特性（每根传输线的功能），时间特性：信号的时序关系。
9. 总线的性能指标：总线宽度，总线带宽，时钟同步/异步，总线复用，信号线数，总线控制方式，其他指标。
10. 总线控制：集中式：链式查询：设备的优先权与总线控制器的距离有关。计数器定时查询：优先权由计数值决定，计数值为0时链式查询方式。独立请求方式：中央仲裁器的内部排队逻辑决定；分布式。
11. 总线通信控制：目的：解决通信双方如何获知传输开始和结束，以及通信双方协调和配合问题。
12. 总线传输周期：申请分配，寻址，传数，结束。
13. 总线通信：同步通信，异步通信，半同步通信，分离式通信。
14. 1个时钟周期为 $1/100\text{MHz}=0.01\mu\text{s}$ ，总线宽度为32位=4B，数据传输率为 $4\text{B}/0.04\mu\text{s}=100\text{MBps}$ 。
15. 奇偶检验码：信息为+1位奇偶检验位。奇检验：使信息位和检验位中“1”的个数共计为奇数；偶检验：~1的个数为偶数。
16. 异步串行通信单位：波特率：单位时间内传送二进制数据的位数，单位为bps（位/秒），记为波特。
17. 比特率：单位时间内传送二进制数据位的位数。
18. 总线按其所在的位置，分为片内总线、系统总线、通信总线。
19. 存储器：按存储介质分类：半导体存储器（易失），磁表面存储器，磁芯存储器，光盘存储器；按存取方式分类：随机访问（存取时间与物理地址无关）：随机存储器（RAM），只读存储器（ROM）。串行访问（存取时间与物理地址有关）：顺序存取存储器，直接存取存储器。按在计算机中的作用分类：主存储器，寄存器，缓冲存储器，辅助存储器。
20. 存储器的层次结构：缓存-主存层次和主存-辅存层次。
21. 虚地址（逻辑地址）：用户编程的地址。实地址（物理地址）：实际的主存单元地址。
22. MDR：主存数据寄存器（数据总线），MAR：主存地址寄存器（地址总线）
23. 主存中存储单元地址的分配：地址线24根，按字节寻址范围为 $2^{24}$ 次方=16M；若字长32位，则一个字有4个字节，所以要留2根地址线指出该字中的哪个字节[00,01,10,11]，即寻址范围为 $2^{(24-2)}$ 次方=4M；若字长16位，则一个字有2个字节，所以要留1根地址线指出该字中的哪个字节[0,1]，即寻址范围为 $2^{(24-1)}$ 次方=8M；
24. 某机字长16位，存储容量为64KB，若按字编址，它的寻址范围是32K。
25. SRAM静态随机存储器，DRAM动态
26. 存储器的扩展：位扩展、字扩展和字位同时扩展。
27. 汉明码：增添 $2k \geq n + k + 1$ 位检测位， $2i$ （ $i = 0, 1, 2, 3, \dots$ ）
28. C2检测的 $g_2$ 小组包含第2, 3, 6, 7, 10, 11, ... $g_i$ 和 $g_j$ 小组共同占第 $2i - 1 + 2j - 1$ 位
29. 多体并行系统：高位交叉：每个模块中的单元地址是连续的。低位交叉：不连续，可以增加存储器带宽。四体低位交叉存储器连续读取4个字所需的时间为 $T + (4 - 1)\tau$ ，若采用高位交叉编制（顺序存储），所需时间为 $4T$
30. 带宽单位：bps
31. SRAM静态随机存取存储器。DRAM即动态随机存取存储器
32. 设 $t_c$ 为命中时的Cache访问时间， $t_m$ 为未命中时的主存访问时间， $1-h$ 表示未命中率，则Cache-主存系统的平均访问时间 $t_a$ 为 $t_a = t_c + (1-h)t_m$

33. 0磁道（最外圈）的位密度为最低位密度；
34. 道密度  $D_t D_t = 1/P$
35.  $n$ 沿磁盘半径方向单位长度上的磁道数；
36.  $n$ 单位：道/英寸 (tpi)
37. 位密度  $D_b$
38.  $n$ 磁道单位长度上能记录的二进制代码位数；
39.  $n$ 单位：位/英寸 (bpi) 。
40. 存储容量=记录面数×每面磁道数×磁道容量
41. 平均寻址时间等于平均寻道时间与平均等待时间之和；
42. 数据传输率:  $D_r = D_b \times V$ ,  $D_b$ 数据传输率 = 每条磁道的容量 × 磁盘转速
43. 误码率 出错信息位数与读出信息的总位数之比,通常采用循环冗余码来发现并纠正错误。
44. 输入输出系统的发展概况：分散连接 (CPU 和 I/O设备 串行 工作 程序查询方式)；总线连接 (CPU 和 I/O设备 并行 工作 中断方式 DMA 方式)
45. 输入输出系统的组成：I/O 软件；I/O 硬件
46. I/O 设备与主机的联系方式：I/O 设备编址；设备选址
47. 联络方式：立即响应；异步工作采用应答信号；同步工作采用同步时钟
48. 连接方式：辐射式连接，总线连接。
49. i/o设备与主机信息传送的控制方式：程序查询方式，程序中断方式，DMA方式
50. 数据线：根数等于存储字长的位数或字符的位数。命令线：传输CPU想设备发出的命令信号，其根数与命令信号多少有关。状态线：将i/o设备状态报告主机。设备选择线（地址线）：传送设备码，根数取决i、o指令中设备码的位数。
51. 传送数据功能：数据缓冲寄存器暂存准备交换的信息，与数据线项链；选址功能：当设备选择线的设备码与本设备码相符时，发出设备选中信号SEL；反映i/o设备工作状态的功能，用于触发器D和工作触发器B标志设备状态；传送命令功能：命令寄存器存放i/o指令中的命令码，只有SEL信号有效，才接受命令线上的命令码。
52. 设备类型：按数据传送方式：并行接口+串行接口；按功能选择的灵活性分类：可编程接口+不可编程接口；按通用性：通用接口+专用接口；按数据传送的控制方式：中断接口+DMA接口。
53. 中断处理过程是由硬件和软件结合来完成的。
54. 为什么要使用中断？解决速度问题，使CPU和I/O并行工作；对意外情况（如磁盘损坏、运算溢出等）能够及时处理。是实时控制领域中，及时响应外来信号的请求。
55. INTR：中断请求触发器 (=1有请求)；MASK：中断屏蔽触发器 (=1被屏蔽)；D：完成触发器
56. 中断触发器EINT；
57. 中断服务程序的流程：保护现场；中断服务；恢复现场；中断返回。
58. DMA接口功能：向CPU申请DMA传送；处理总线控制权的转角；管理系统总线、控制数据传送；确定数据传送的首地址和长度，修正传送过程中的数据地址和长度；DMA传送结束时，给出操作完成信号。
59. DMA组成：主存地址寄存器 (AR) 和字计数器 (WC)、数据缓冲寄存器 (BR)、控制逻辑、中断机构、设备地址寄存器 (DAR)
60. 原码：正数时前面补0，负数补1；注意整数时变换符号位，小数时变换个位；  
 $x = +1110$  [x]原 = 0,1110;  $x = -1110$  [x]原 = 2的4次方+1110=1,1110;  $x = +0.1101$  [x]原 = 0.1101;  $x = -0.1101$  [x]原 = 1-(-0.1101) = 1.1101; 特殊：[+0]原=0,0000 [-0]原=1,0000
61. 补码：正数的补码为原码本身，负数补码为原码除符号位外取反加一（当真值为负数时，原码是补码除符号位外取反加一）。  
 $x = +1010$  [x]补 = 0,1010;  $x = 1011000$  [x]补 = 2的(7+1)次方 + (1011000) = 1,0101000 特殊：[+0]补=0,0000=[-0]补
62. 反码：正数的反码为原码本身，负数的反码为原码除符号位外每位取反。  
 $x = -0.1010$  [x]反 = 1.0101, 特殊：[+0]反= 0,0000 [-0]反= 1,1111
63. 总结：最高位为符号位，“.” (逗号整数)；“.” (小数点小数)；对于正数，原码 = 补码 = 反码；对于负数，符号位为 1，其数值部分 原码除符号位外每位取反末位加 1得到补码，原码除符号位外每位取反得到反码。
64. 已知 [y]补 求 [-y]补：[y]补连同符号位在内每位取反，再末位加1 即得[-y]补；
65. 移码： $[x]移 = 2$ 的 $n$ 次方 +  $x$  (2的 $n$ 次方 >  $x \geq -2$ 的 $n$ 次方)； $x = 10100$  [x]移=2的5次方 + 10100= 1,10100； $x = -10100$  [x]移=2的5次方-10100=0,01100 特点：[+0]移 = [0]移，最小真值的移码

为全 0

66. 补码与移码只差一个符号位:  $x = +1100100$   $[x]_{\text{补}} = 0,1100100$   $[x]_{\text{移}} = 1,1100100$
67. 定点表示: 小数: 数符.数值; 整数: 数符, 数值。原码与反码的小数范围为 $-(1-2^{-n})$ 到 $(1-2^{-n})$ 整数范围为 $-(2^{n-1})$ 到 $(2^{n-1})$ 注意, 原码与反码范围相同; 补码: 小数范围为 $-1$ 到 $(1-2^{-n})$ , 整数范围为 $-2^{n-1}$ 到 $(2^{n-1}-1)$
68. 浮点表示:  $N = S \times r^j$  次方  $S$  尾数  $r$  基数  $j$  阶码; 当  $r = 2$   $N = 11.0101 = 0.110101 \times 2^{10}$  (注意, 这个10是2进制, 表示十进制的2) 次方
69. (好像是存储在计算机内) 浮点数实际上是用一对定点数 (阶码和尾数) 来表示的。阶符+阶码的数值部分+ (小数点位置) 数符 (小数点位置) +尾数
70. 浮点数: 上溢: 阶码>最大阶码; 下溢: 阶码<最小阶码 (下溢时按机器零处理)。设机器数字长为 24 位, 欲表示 $\pm 3$ 万的十进制数, 除阶符、数符各取 1 位外, 阶码、尾数各取几位? 解:  $\because 2^{14}$ 次方=16384  $2^{15}$ 次方=32768  $\therefore 15$  位二进制数可反映  $\pm 3$  万之间的十进制数 即 $2^{15}$ 次方 ( $m$ 可取4, 5, 6...因为 $2^4$ 为16)  $\times 0.x \dots x$  答: 最大精度取 $m=4$ ,  $n=18$
71. 移位运算: 正数全补0; 负数时原码补0, 反码补1, 补码左移补0右移补1。
72. 运算时连同符号位一起运算, 进位丢弃。设  $A = 0.1011$ ,  $B = -0.0101$   $[A+B]_{\text{补}} = 0.1011 + 1.1011 = 10.0110 = [A+B]_{\text{补}} \therefore A+B = 0.0110$
73. 溢出判断: 一位符号位判溢出: 参加操作的两个数符号相同, 其结果的符号与原操作数的符号不同, 即为溢出。
74. 程序: 用于实际问题的一系列指令;
75. 指令: 使计算机执行某种操作的命令。从层次结构看, 分成: 微指令+机器指令。
76. 指令系统: 一台计算机中所有机器指令的集合。
77. 指令格式: 操作码字段 $op$  (操作特性与功能), 地址码字段 (操作数的地址)。操作码字段为8位, 则指令系统中的指令数目为 $2^8=256$ 条。
78. 机器字长: 运算器一次能处理的二进制数的位数。
79. 指令字长: 一个指令字中包含二进制代码的位数; 指令字长由操作码长度、操作码地址长度和个数共同决定。
80. 指令系统可分为固定字长指令、可变字长指令。
81. 指令有半字长、单字长、双字长、多字长等不同的长度类型。
82. 陷阱: 意外事故的中断。
83. 寻址方式: 确定本条指令的操作数地址, 吓一跳欲执行指令的指令地址。有指令寻址+数据寻址两种方式。
84. 指令寻址: 分为 顺序寻址和跳跃寻址。
85. 偏移寻址: 直接寻址和寄存器间接寻址方式的结合。包括基址寻址, 变址寻址, 相对寻址。
86. CISC: 复杂
87. RISC: 简化
- 88.
89. 以下为我总结的必掌握部分 (想高分? 下面的全搞会)