



Universidade Federal de Pelotas
Centro de Desenvolvimento Tecnológico
Bacharelado em Engenharia de Computação

Circuitos Digitais

Aula T10

Parte Operativa

Circuitos Combinacionais: Subtrator paralelo,
somador/subtrator paralelo, somadores rápidos,
multiplicador, deslocador.

Prof. Leomar S. Rosa Jr.
leomarjr@ufpel.edu.br

Circuitos Combinacionais

▶ Subtração Binária

Princípio Básico

$$A - B = A + (-B)$$

onde **-B** é o número **B** de sinal trocado

Circuitos Combinacionais

► Subtração Binária

Princípio Básico

Trocar o sinal

equivale a

Determinar o
complemento de 2

Então

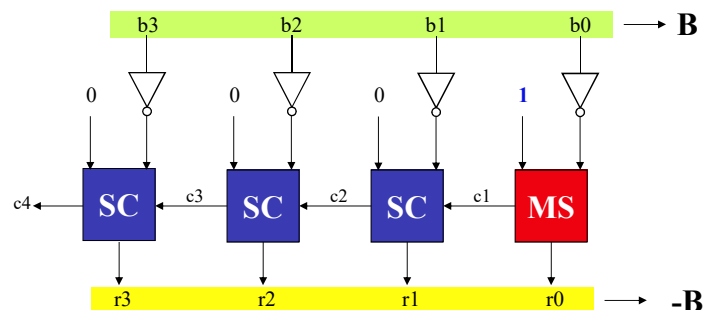
$$A - B = A + (-B) = A + (B \text{ em complemento de 2})$$

Circuitos Combinacionais

► Subtração Binária

Como determinar o complemento de 2 de um número?

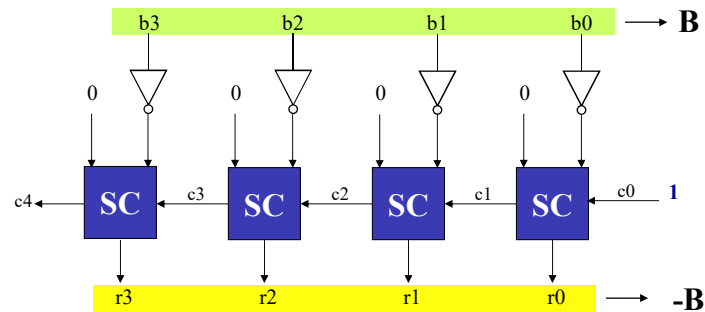
1. Toma-se a representação em sinal-magnitude
2. Inverte-se o número, bit a bit
3. Soma-se 1



Circuitos Combinacionais

► Subtração Binária

Outra configuração de circuito...



Computação UFPel
Circuitos Digitais

Slide T10.5

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Subtração Binária

Trocar o sinal

equivale a

Determinar o
complemento de 2

Mas será que isso funciona se o número é negativo e queremos trocar seu sinal? Vejamos um exemplo...

$$1\ 0\ 0\ 1 = -7 \text{ (com 4 bits, complemento de 2)}$$

Aplicando as regras do complemento de 2...

invertendo, bit a bit 0 1 1 0

somando 1 0 1 1 1 = +7 (com 4 bits)

Funciona !!

Computação UFPel
Circuitos Digitais

Slide T10.6

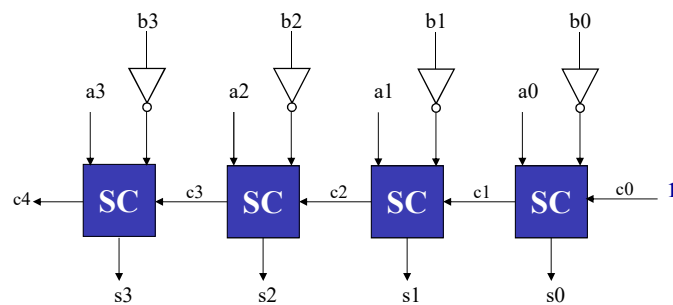
Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

Subtração Binária

Voltando à subtração:

$$A - B = A + (B \text{ em complemento de } 2)$$



Computação UFPel
Circuitos Digitais

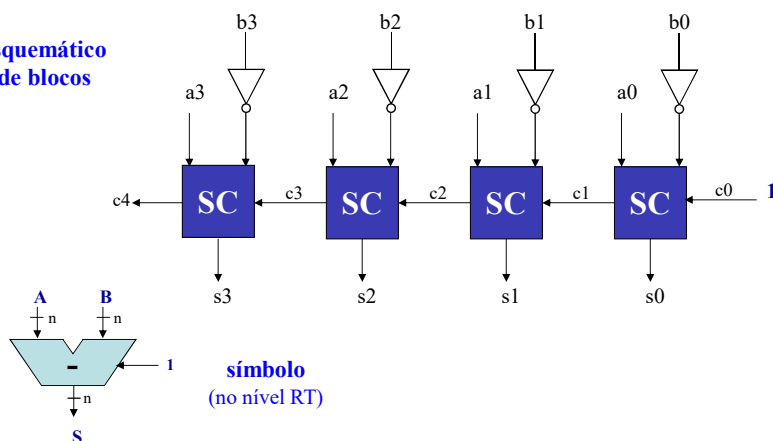
Slide T10.7

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

Subtrator Binário Paralelo (de 4 bits)

esquemático
de blocos



símbolo
(no nível RT)

Computação UFPel
Circuitos Digitais

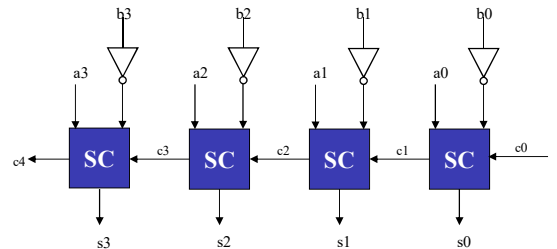
Slide T10.8

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Somador/Subtrator Paralelo

- Seria possível modificar este circuito, de modo que ele possa ser “programado” para ser somador ou subtrator?



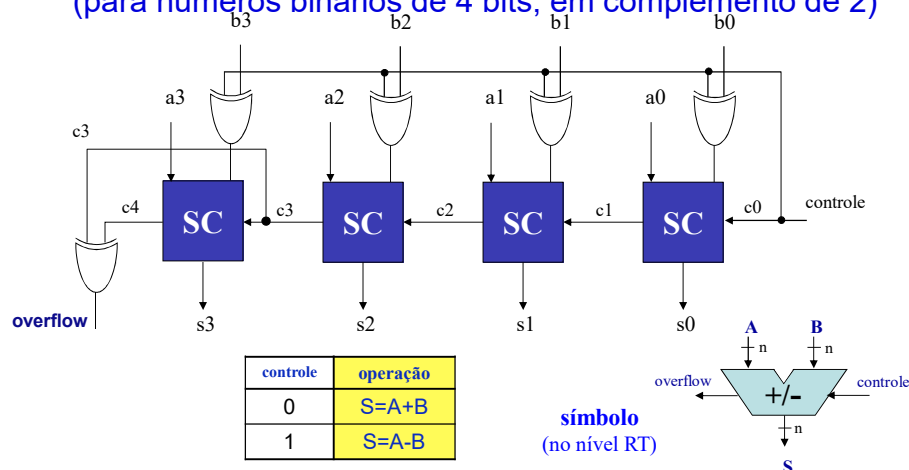
Resposta: **Positivo!** Modificações necessárias:

- Substituir os inversores por “negadores controlados” (xors)
- Controlar o valor de c_0 (0 para adição/1 para subtração)

Circuitos Combinacionais

► Somador/Subtrator Paralelo

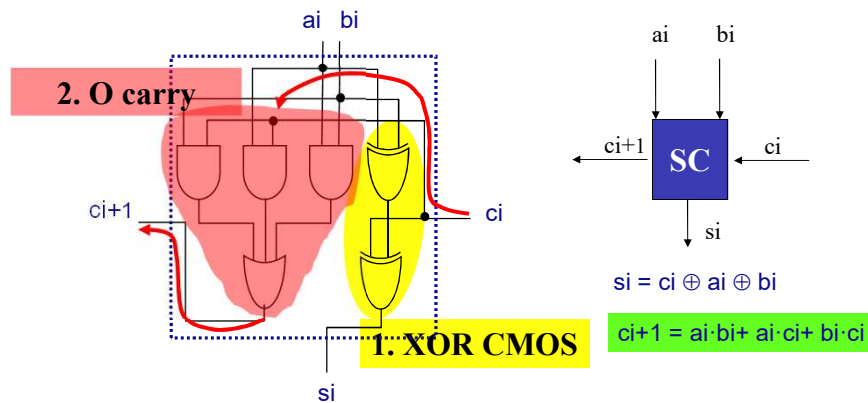
(para números binários de 4 bits, em complemento de 2)



Circuitos Combinacionais

► Implementação de Somadores

O Somador Completo (independente de tecnologia)



Computação UFPel
Circuitos Digitais

Slide T10.11

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

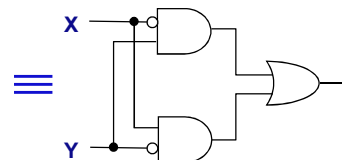
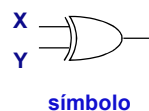
► Implementação de Somadores

A Função OU Exclusivo (XOR)

- A função XOR resulta 1 se um número ímpar de entradas valer 1
- Tem um papel importantíssimo na aritmética: implementa a soma (sem o transporte)

X	Y	$X \oplus Y$
0	0	0
0	1	1
1	0	1
1	1	0

$$X \oplus Y = \bar{X} \cdot Y + X \cdot \bar{Y}$$



Computação UFPel
Circuitos Digitais

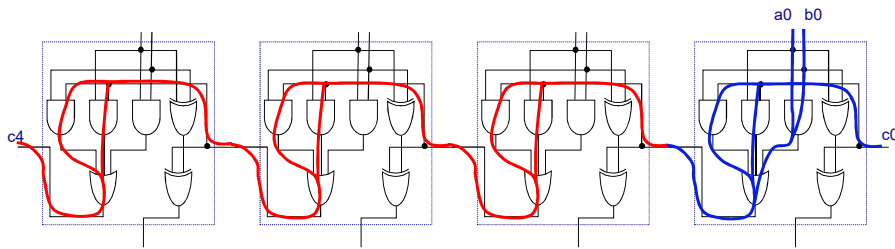
Slide T10.12

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Implementação de Somadores

O Problema da Propagação do Transporte (*Carry Propagation*)



Estimativa do atraso crítico do somador paralelo a partir de um dos SCs:

- Encontrar o caminho de maior atraso, que inicie por a_0 , b_0 , ou c_i e termine em c_{i+1}
- Encontrar o caminho de maior atraso, que inicie por c_i e termine em c_{i+1}

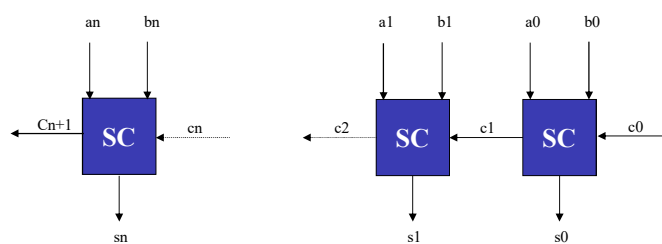
Computação UFPel
Circuitos Digitais

Slide T10.13

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Analisando a Propagação do Carry



Pergunta: será que não é possível alterar a arquitetura do somador, de modo a “quebrar” ou reduzir tal interdependência?

A resposta é ...

SIM!!!

Computação UFPel
Circuitos Digitais

Slide T10.14

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Somadores Rápidos

Para reduzir o atraso na propagação do *carry* as seguintes abordagens podem ser usadas:

1. Reduzir o atraso na geração do *carry* (aplicada nos somadores Manchester);
2. Diminuir o atraso da cadeia de propagação do *carry* (aplicada nos somadores *Carry-Lookahead*, *Carry-Select*, *Carry-Skip*, etc.);
3. Mudar o sistema de representação numérica.



Estas soluções investem em desempenho, mas resultam em acréscimo de recursos (número de transistores utilizados).

Circuitos Combinacionais

► Somadores *Carry Select*

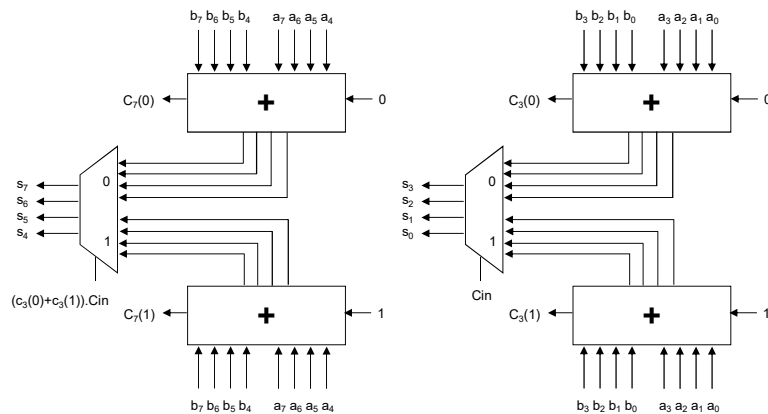
Princípio: dividir a adição em seções de 4 ou 8 bits e em cada seção, realizar a adição simultaneamente para os dois casos possíveis (*carry in*=0 e *carry in*=1)

- Em cada seção de adição são usados dois somadores (geralmente, *ripple carry*) idênticos e um multiplexador
- O multiplexador seleciona um dos dois resultados, utilizando como controle o *carry out* da seção anterior

Circuitos Combinacionais

► Somadores *Carry Select*

Somador *Carry Select* de 8 Bits (com seções de 4 Bits)



Computação UFPel
Circuitos Digitais

Slide T10.17

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

Exemplo 1

	1 1 0 0	(12)	multiplicando
x	0 1 1 0	(6)	multiplicador
	0 0 0 0	1º produto parcial = zero	
	1 1 0 0	2º produto parcial = multiplicando	
	1 1 0 0	3º produto parcial = multiplicando	
	0 0 0 0	4º produto parcial = zero	
+	1 0 0 1 0 0 0	(72)	resultado

- São 4 produtos parciais a serem somados
- Porém, os somadores vistos até agora só podem somar dois números por vez!!!

Computação UFPel
Circuitos Digitais

Slide T10.18

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

Exemplo 1: reorganizando...

$$\begin{array}{r}
 \begin{array}{r}
 1100 \quad (12) \\
 \times 0110 \quad (6) \\
 \hline
 0000 \quad \text{1º produto parcial (= zero)} \\
 1100 \quad \text{2º produto parcial (= multiplicando)} \\
 \hline
 11000 \\
 + 1100 \quad \text{3º produto parcial (= multiplicando)} \\
 \hline
 1001000 \\
 + 0000 \quad \text{4º produto parcial (= zero)} \\
 \hline
 1001000 \quad (72)
 \end{array}
 \end{array}$$

multiplicando
multiplicador
resultado

Computação UFPel
Circuitos Digitais

Slide T10.19

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

Exemplo 2:

$$\begin{array}{r}
 \begin{array}{r}
 1111 \quad (15) \\
 \times 1111 \quad (15) \\
 \hline
 1111 \quad \text{1º produto parcial (= multiplicando)} \\
 1111 \quad \text{2º produto parcial (= multiplicando)} \\
 \hline
 101101 \\
 + 1111 \quad \text{3º produto parcial (= multiplicando)} \\
 \hline
 1101001 \\
 + 1111 \quad \text{4º produto parcial (= multiplicando)} \\
 \hline
 11100001 \quad (225)
 \end{array}
 \end{array}$$

multiplicando
multiplicador
resultado

• Conclusão: n bits \times m bits até $n+m$ bits

Computação UFPel
Circuitos Digitais

Slide T10.20

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

Mas como multiplicar 2 números de 1 bit cada?

$$\begin{array}{r} 0 \\ \times 0 \\ \hline 0 \end{array}$$

$$\begin{array}{r} 0 \\ \times 1 \\ \hline 0 \end{array}$$

$$\begin{array}{r} 1 \\ \times 0 \\ \hline 0 \end{array}$$

$$\begin{array}{r} 1 \\ \times 1 \\ \hline 1 \end{array}$$

- Resulta 1 sse os dois bits valem 1
- Nunca ocorre *overflow*!



operação E

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

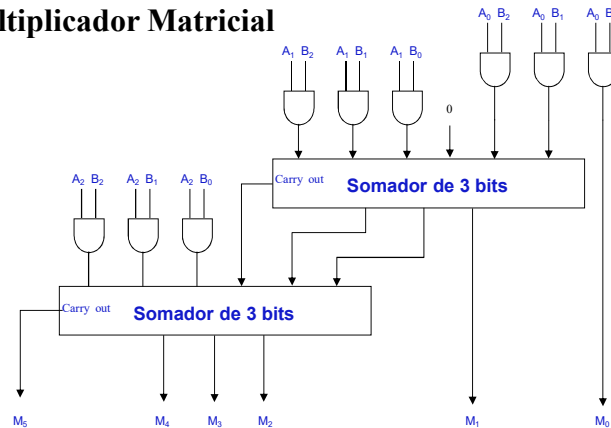
Generalização

			B ₂	B ₁	B ₀	← multiplicando
		x	A ₂	A ₁	A ₀	← multiplicador
1ª adição	→		A ₀ B ₂	A ₀ B ₁	A ₀ B ₀	← 1 ^o produto parcial
+	2ª adição		A ₁ B ₂	A ₁ B ₁	A ₁ B ₀	← 2 ^o produto parcial
			A ₂ B ₂	A ₂ B ₁	A ₂ B ₀	← 3 ^o produto parcial
			M ₅	M ₄	M ₃	M ₂
						M ₁
						M ₀
						← resultado

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

O Multiplicador Matricial



Computação UFPel
Circuitos Digitais

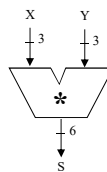
Slide T10.23

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

O Símbolo do Multiplicador no Nível RT



Computação UFPel
Circuitos Digitais

Slide T10.24

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplicação Binária (números sem sinal)

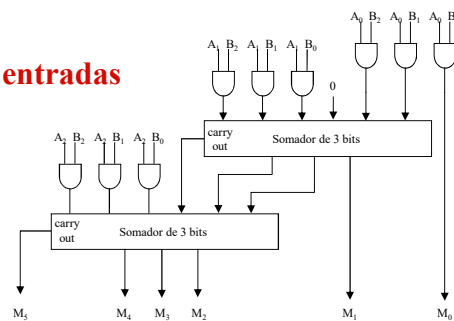
Pergunta: qual é o custo de um multiplicador como este?

Resposta:

2 x custo do somador de 3 bits

+

9 x custo de uma AND de 2 entradas



Computação UFPel
Circuitos Digitais

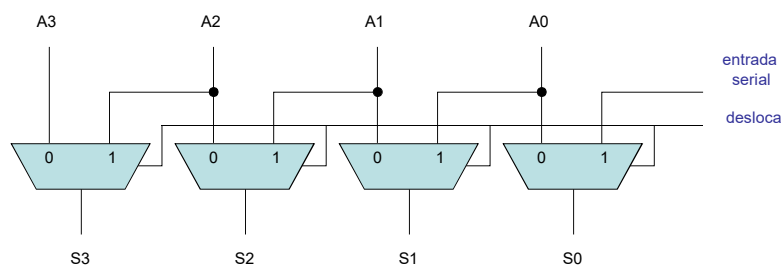
Slide T10.25

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Deslocamento de bits (shift)

Um deslocador (*shifter*) com uso de multiplexadores 2:1



- Se desloca=1, este circuito desloca cada bit uma posição para a esquerda
- Qual é o significado desta operação?

Computação UFPel
Circuitos Digitais

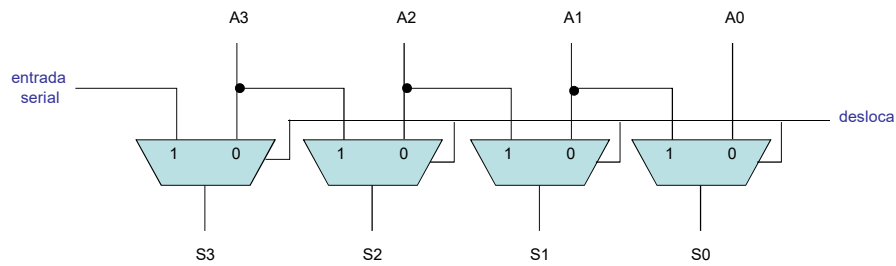
Slide T10.26

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Deslocamento de bits (shift)

Outro deslocador (*shifter*) com uso de multiplexadores 2:1



- Se $\text{desloca}=1$, este circuito desloca cada bit uma posição para a direita
- Qual é o significado desta operação?