



Universidade Federal de Pelotas
 Centro de Desenvolvimento Tecnológico
 Bacharelado em Engenharia de Computação

Circuitos Digitais

Aula T8

Parte Operativa

Circuitos Combinacionais: Circuitos de Interconexão (seletores ou multiplexadores, decodificadores e codificadores).

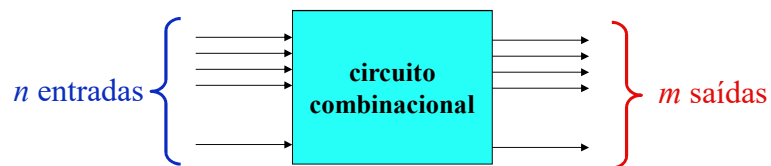
Prof. Leomar S. Rosa Jr.

leomarjr@inf.ufpel.edu.br

Circuitos Combinacionais

► Características

- São circuitos nos quais as saídas dependem somente das entradas



- Podem conter diversas saídas, cada uma regida por uma equação lógica distinta
- Porém, tais equações podem, eventualmente, **compartilhar termos**. Neste caso, o compartilhamento de partes do circuito conduz a um circuito de menor custo.

Circuitos Combinacionais

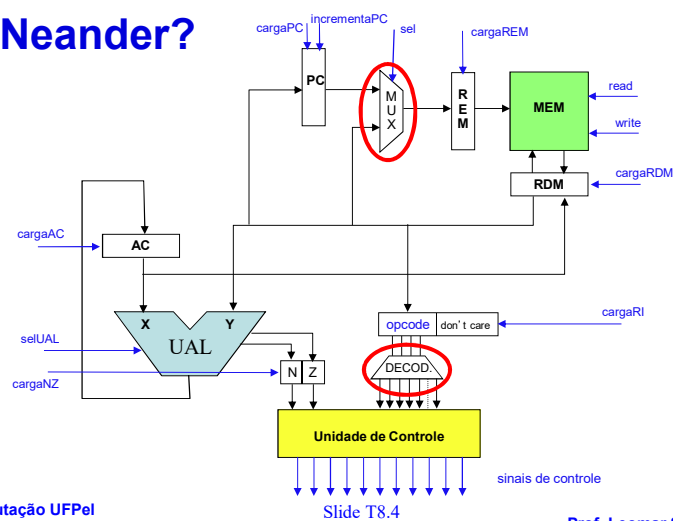
► Tipos de Circuitos Combinacionais

Um circuito combinacional pode ser classificados segundo sua aplicação:

- **Circuitos de interconexão:** seletores (também chamados de multiplexadores), decodificadores e codificadores
- **Circuitos lógico-aritméticos:** somadores, subtratores, somadores/subtratores, multiplicadores, deslocadores, comparadores e ULAS (circuitos que combinam mais de duas operações aritméticas e/ou lógicas).

Circuitos Combinacionais

► Onde estão os circuitos de interconexão no Neander?

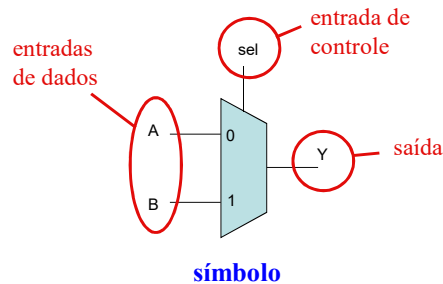


Circuitos Combinacionais

► Multiplexadores (ou seletores)

Multiplexador 2:1 (ou seletor 2:1)

“Sua função é selecionar uma dentre as duas entradas de dados, fazendo a entrada selecionada aparecer na saída”



sel	A	B	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

Circuitos Combinacionais

► Multiplexadores (ou seletores)

Multiplexador 2:1 (também chamado de seletor 2:1)

Outra maneira de enxergar a tabela-verdade do mux 2:1

sel	A	B	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1



sel	Y
0	A
1	B

$$Y = \overline{\text{sel}} \cdot A + \text{sel} \cdot B$$

Circuitos Combinacionais

► Multiplexadores (ou seletores)

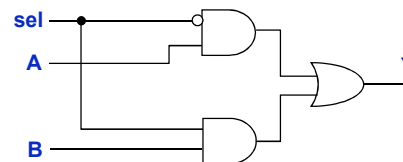
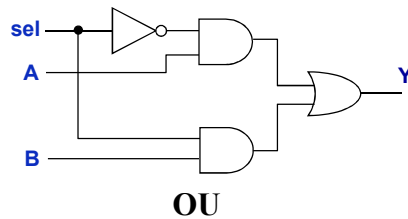
Multiplexador 2:1

Implementação com portas lógicas básicas

$$Y = \overline{\text{sel}} \cdot A + \text{sel} \cdot B$$

Vamos desenhar o diagrama lógico?

Solução:



Computação UFPel
Circuitos Digitais

Slide T8.7

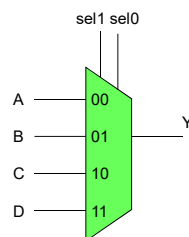
Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplexadores (ou seletores)

Multiplexador 4:1 (ou seletor 4:1)

“Sua função é selecionar uma dentre quatro entradas”



símbolo

sel1	sel0	Y
0	0	A
0	1	B
1	0	C
1	1	D

$$Y = \text{sel1} \cdot \text{sel0} \cdot A + \text{sel1} \cdot \text{sel0} \cdot B + \text{sel1} \cdot \text{sel0} \cdot C + \text{sel1} \cdot \text{sel0} \cdot D$$

Computação UFPel
Circuitos Digitais

Slide T8.8

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Multiplexadores (ou seletores)

Multiplexador 4:1 (ou seletor 4:1)

“Sua função é selecionar uma dentre quatro entradas”

$$Y = \overline{\text{sel1}} \cdot \overline{\text{sel0}} \cdot A + \overline{\text{sel1}} \cdot \text{sel0} \cdot B + \text{sel1} \cdot \overline{\text{sel0}} \cdot C + \text{sel1} \cdot \text{sel0} \cdot D$$

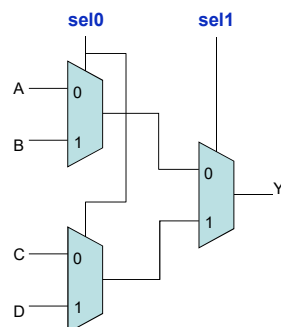
Vamos desenhar o diagrama lógico?

Circuitos Combinacionais

► Multiplexadores (ou seletores)

Multiplexador 4:1 (ou seletor 4:1)

Implementação como associação de muxes 2:1



sel1	sel0	Y
0	0	A
0	1	B
1	0	C
1	1	D

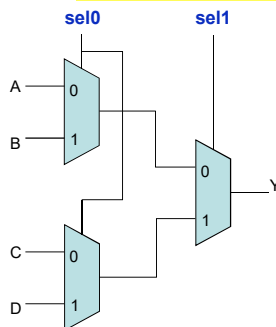
Circuitos Combinacionais

► Multiplexadores (ou seletores)

Multiplexador 4:1 (ou seletor 4:1)

Implementação como associação de muxes 2:1

$$Y = \overline{\text{sel1}} \cdot \overline{\text{sel0}} \cdot A + \overline{\text{sel1}} \cdot \text{sel0} \cdot B + \text{sel1} \cdot \overline{\text{sel0}} \cdot C + \text{sel1} \cdot \text{sel0} \cdot D$$



Como fica a função lógica?

Vamos desenhar o diagrama lógico?

Computação UFPel
Circuitos Digitais

Slide T8.11

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

- Sua função é **ativar** uma e somente uma dentre as 4 saídas, de acordo com a combinação de valores das entradas
- **Ativar**, neste caso, quer dizer **diferenciar**, **destacar**
- Existe uma relação entre o número de saídas (ns) e o número de entradas (ne):

$$n_s = 2^{n_e}$$

Computação UFPel
Circuitos Digitais

Slide T8.12

Prof. Leomar S. Rosa Jr.

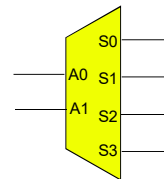
Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Tabela-verdade e símbolo

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



símbolo

Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Cada combinação de entrada pode ser vista como o endereço de uma saída específica

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

endereço da saída
(=2 em decimal)

saída S2 ativada...

Circuitos Combinacionais

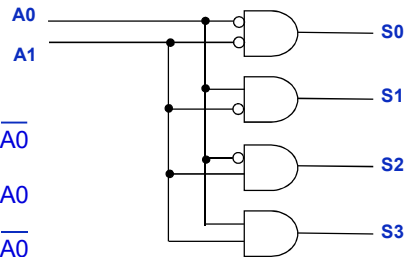
► Decodificadores

Decodificador 2:4

Cada uma das 4 saídas corresponde a um mintermo diferente.

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$S0 = \overline{A1} \cdot \overline{A0}$
 $S1 = \overline{A1} \cdot A0$
 $S2 = A1 \cdot \overline{A0}$
 $S3 = A1 \cdot A0$



Vamos desenhar o diagrama lógico?

Computação UFPel
Circuitos Digitais

Slide T8.15

Prof. Leomar S. Rosa Jr.

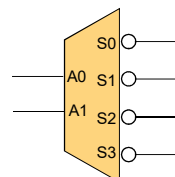
Circuitos Combinacionais

► Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar)

A ativação se dá com o valor lógico 0

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



símbolo

Computação UFPel
Circuitos Digitais

Slide T8.16

Prof. Leomar S. Rosa Jr.

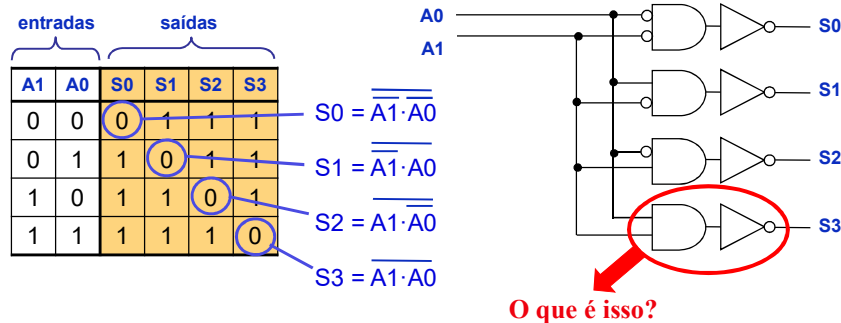
Circuitos Combinacionais

▶ Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar)

A ativação se dá com o valor lógico 0

Vamos desenhar o diagrama lógico?



Computação UFPel
Circuitos Digitais

Slide T8.17

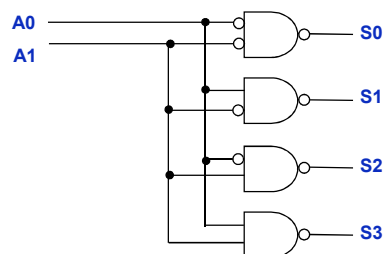
Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

▶ Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar)

Desenhando de outro modo o diagrama lógico



Computação UFPel
Circuitos Digitais

Slide T8.18

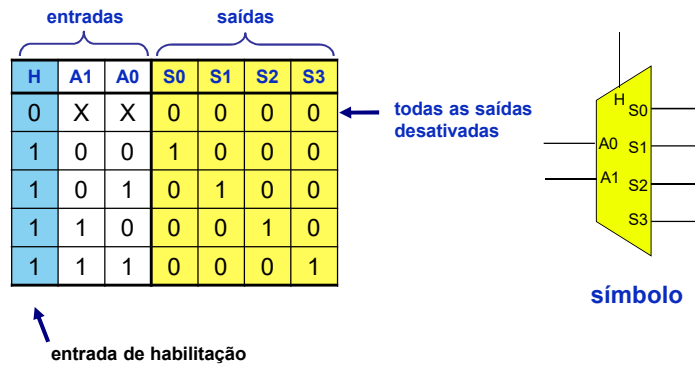
Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Acrescentando uma entrada de habilitação (*enable*)



Computação UFPel
Circuitos Digitais

Slide T8.19

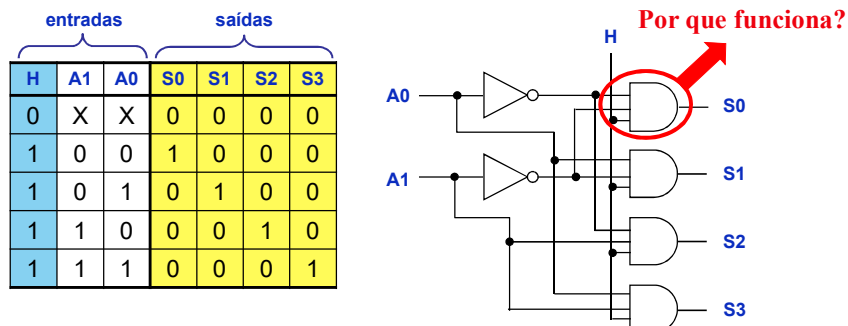
Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Acrescentando uma entrada de habilitação (*enable*)



Computação UFPel
Circuitos Digitais

Slide T8.20

Prof. Leomar S. Rosa Jr.

Circuitos Combinacionais

► Decodificadores

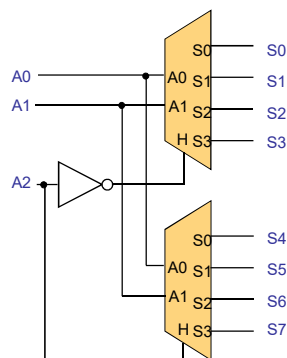
Decodificadores 3:8, 4:16, 5:32 etc

- Seguem o mesmo princípio dos decodificadores vistos, sempre observando a relação $n:2^n$ (número de entradas: número de saídas)
- Também se pode “montar” um decodificador a partir de decodificadores menores, que possuam entrada de habilitação

Circuitos Combinacionais

► Decodificadores

Um Decodificador 3:8, sem entrada de habilitação



Vamos montar a tabela verdade?

- Quais são as entradas?
- E as saídas?

Vamos desenhar o diagrama lógico?

Circuitos Combinacionais

▶ Codificadores

- **Conceito:** *grosso modo*, codificadores realizam a função oposta dos decodificadores
- Codificadores servem para reduzir o número de bits necessários para a representação de alguma informação (facilitando sua manipulação e seu armazenamento)
- Os principais tipos de codificadores são: binários, de prioridade.

Circuitos Combinacionais

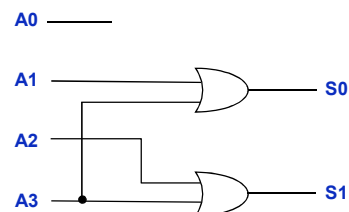
▶ Codificadores

Codificador Binário 4:2

Apenas as situações de entrada contendo somente uma posição valendo 1 são consideradas

As demais situações são tratadas como *don't cares* (vamos ver como tirar proveito disso mais adiante)

entradas				saídas	
A3	A2	A1	A0	S1	S0
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1



Circuitos Combinacionais

▶ Codificadores

Outros Exemplos de Codificadores

- Codificador BCD
- Codificador HEXA
- Codificador de prioridade