



Universidade Federal de Pelotas
Centro de Desenvolvimento Tecnológico
Bacharelado em Engenharia de Computação

Circuitos Digitais

Aula T6

Implementação de circuitos digitais: Noções sobre a tecnologia MOS, Transistores NMOS e PMOS, Estrutura de portas lógicas CMOS estáticas.

Prof. Leomar S. Rosa Jr.

leomarjr@ufpel.edu.br

Implementação de Circuitos Digitais

► Como são implementadas as portas lógicas ?

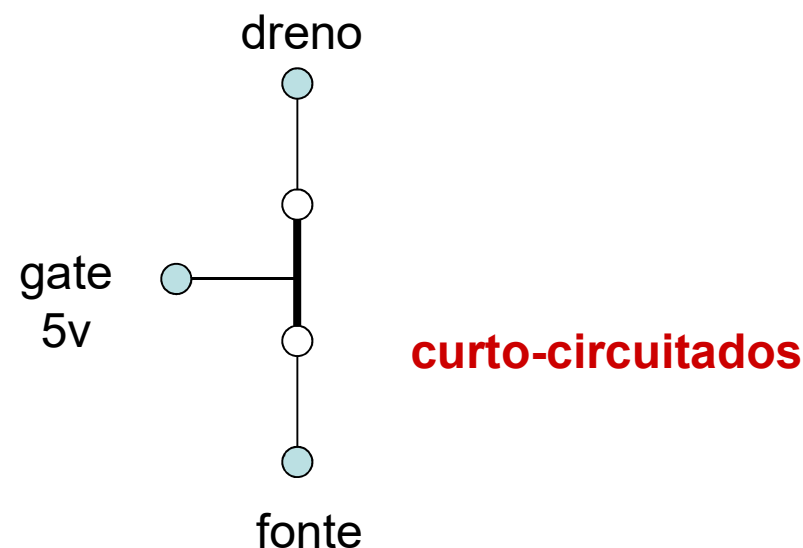
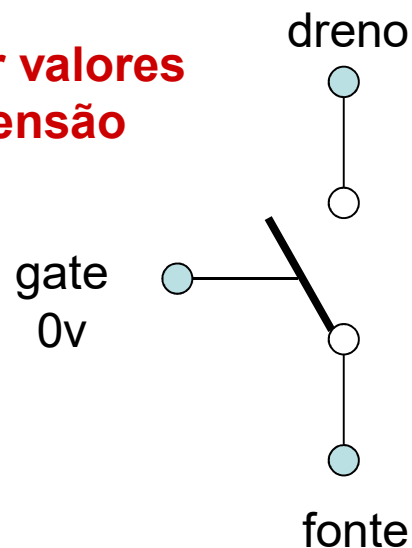
- Portas lógicas: utilizadas na construção de sistemas digitais
- Como são implementadas estas portas lógicas ?
 - Circuitos eletrônicos compostos de transistores ou diodos
- Circuitos Eletrônicos
 - Trabalham em dois níveis ou valores de tensão que representam:
 - Valor lógico ‘0’ ou nível lógico baixo
 - Valor lógico ‘1’ ou nível lógico alto

Implementação de Circuitos Digitais

► Projeto das Portas e Circuitos Lógicos

- Associação de chaves lógicas controladas por uma grandeza elétrica
- Chave Lógica composta por três terminais:
 - Gate (nodo de controle), dreno e fonte

Podem apresentar valores diferentes de tensão



curto-circuitados

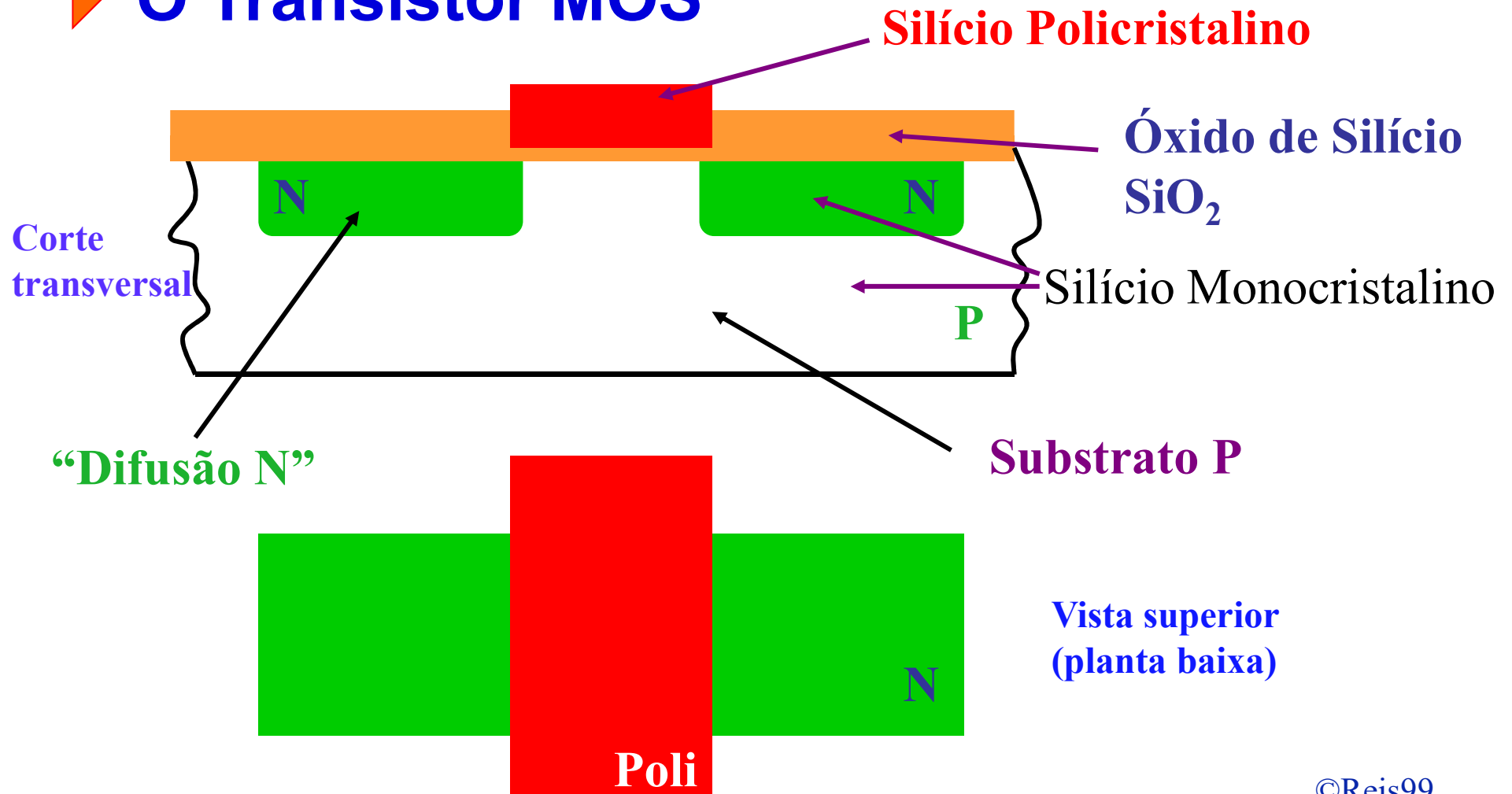
Implementação de Circuitos Digitais

► Projeto das Portas e Circuitos Lógicos

- Modelo de chave elétrica ideal
- Teoria de chaveamento
 - Descreve como estas chaves elétricas ideais podem ser utilizadas na implementação de portas e circuitos lógicos
- Tecnologias utilizadas nas últimas décadas: relés, válvulas, diodos e os transistores bipolares
- Tecnologia MOS (metal-óxido-semicondutor)
 - Tecnologia dominante atualmente
 - Vantagens: densidade de integração em um único chip e consumo de potência

Implementação de Circuitos Digitais

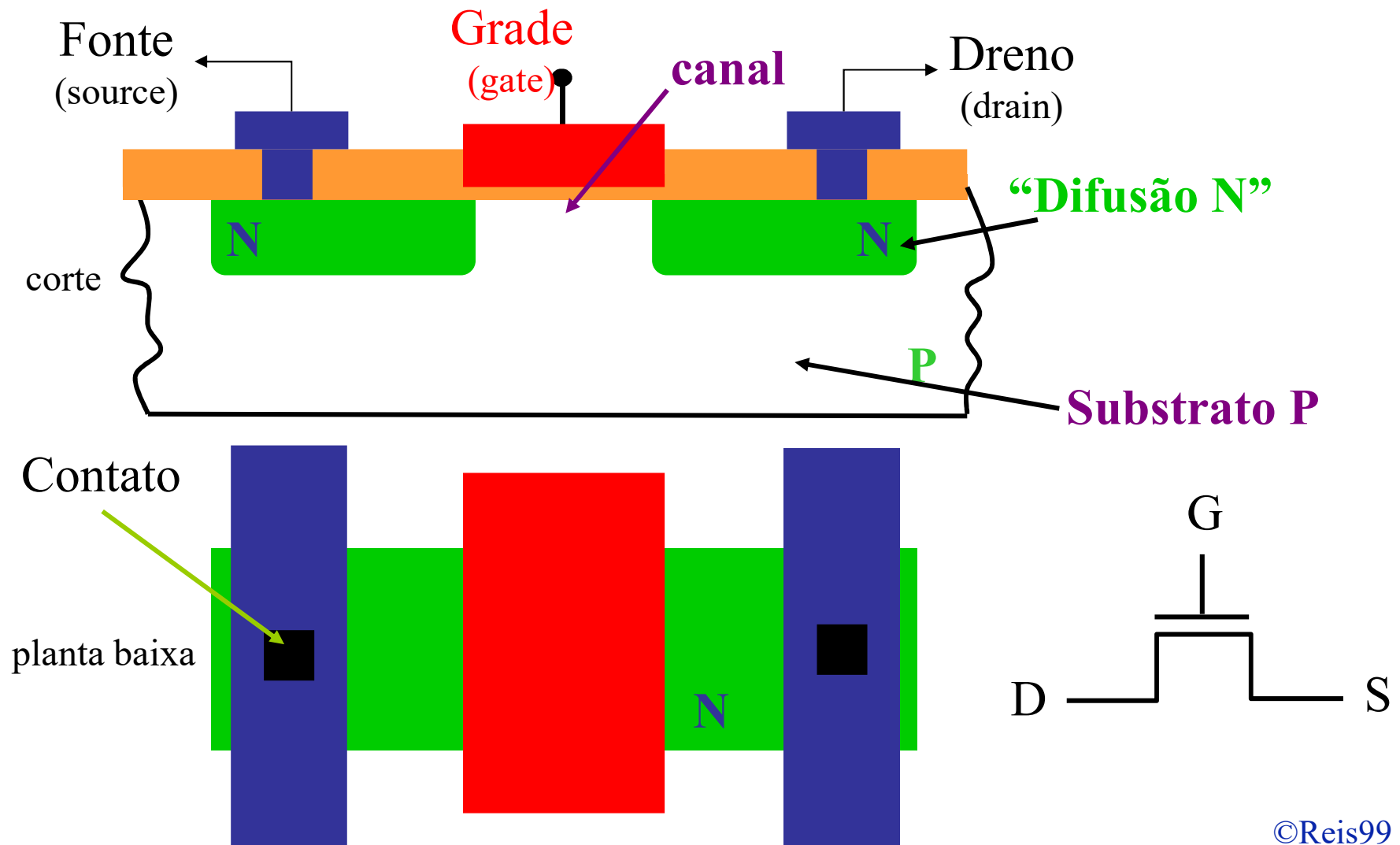
► O Transistor MOS



©Reis99

Prof. Leomar S. Rosa Jr.

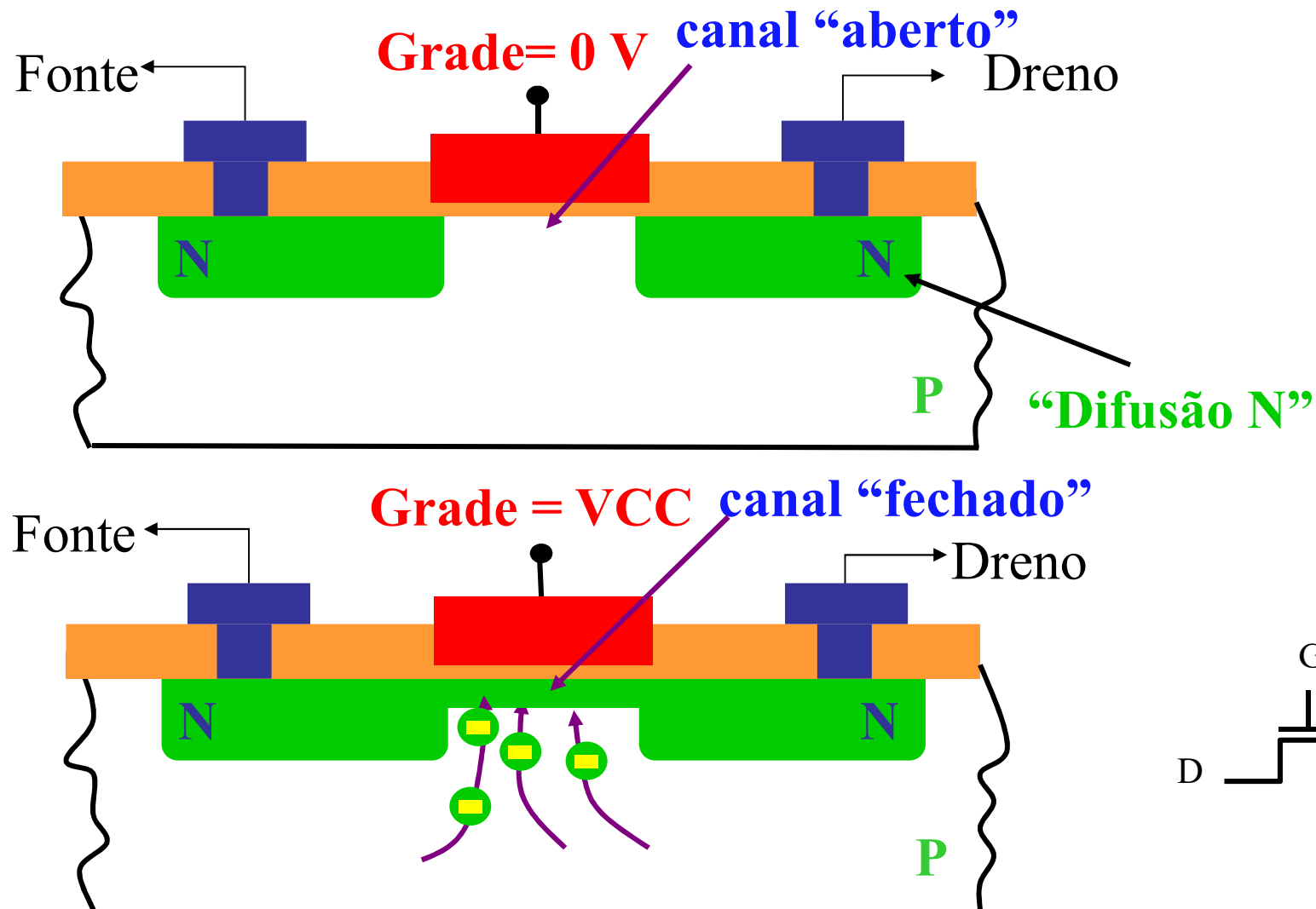
Implementação de Circuitos Digitais



©Reis99

Prof. Leomar S. Rosa Jr.

Implementação de Circuitos Digitais



©Reis99

Implementação de Circuitos Digitais

► Níveis Lógicos x Níveis de Tensão

Nas tecnologias MOS atuais:

Nível Lógico	Nível de Tensão	Símbolos
0	0 Volts (terra, massa, VSS, GND)	 
1	3.3, 1.5 ou 1.1 Volts (Vdd, Vcc)	  

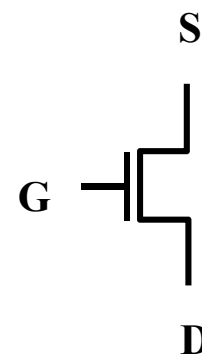
Implementação de Circuitos Digitais

► Transistores MOS

Há dois tipos de transistores MOS:

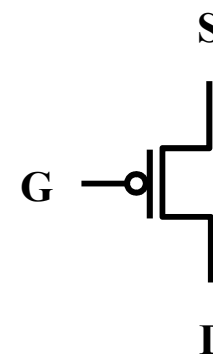
- **NMOS**

- Os portadores majoritários (responsáveis pela corrente elétrica) são os elétrons.



- **PMOS**

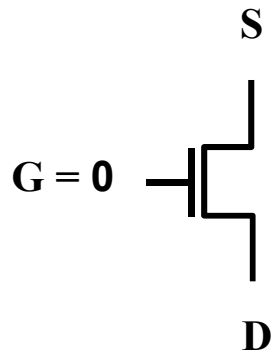
- Os portadores majoritários são as lacunas (falta de elétrons).



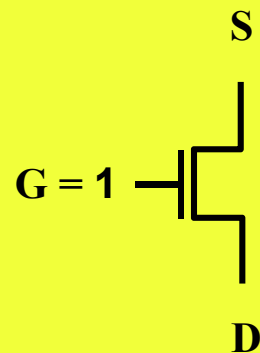
Implementação de Circuitos Digitais

► O Transistor NMOS

Funcionamento Simplificado: “uma chave eletrônica”



chave aberta
(sem corrente elétrica)
 $D \neq S$

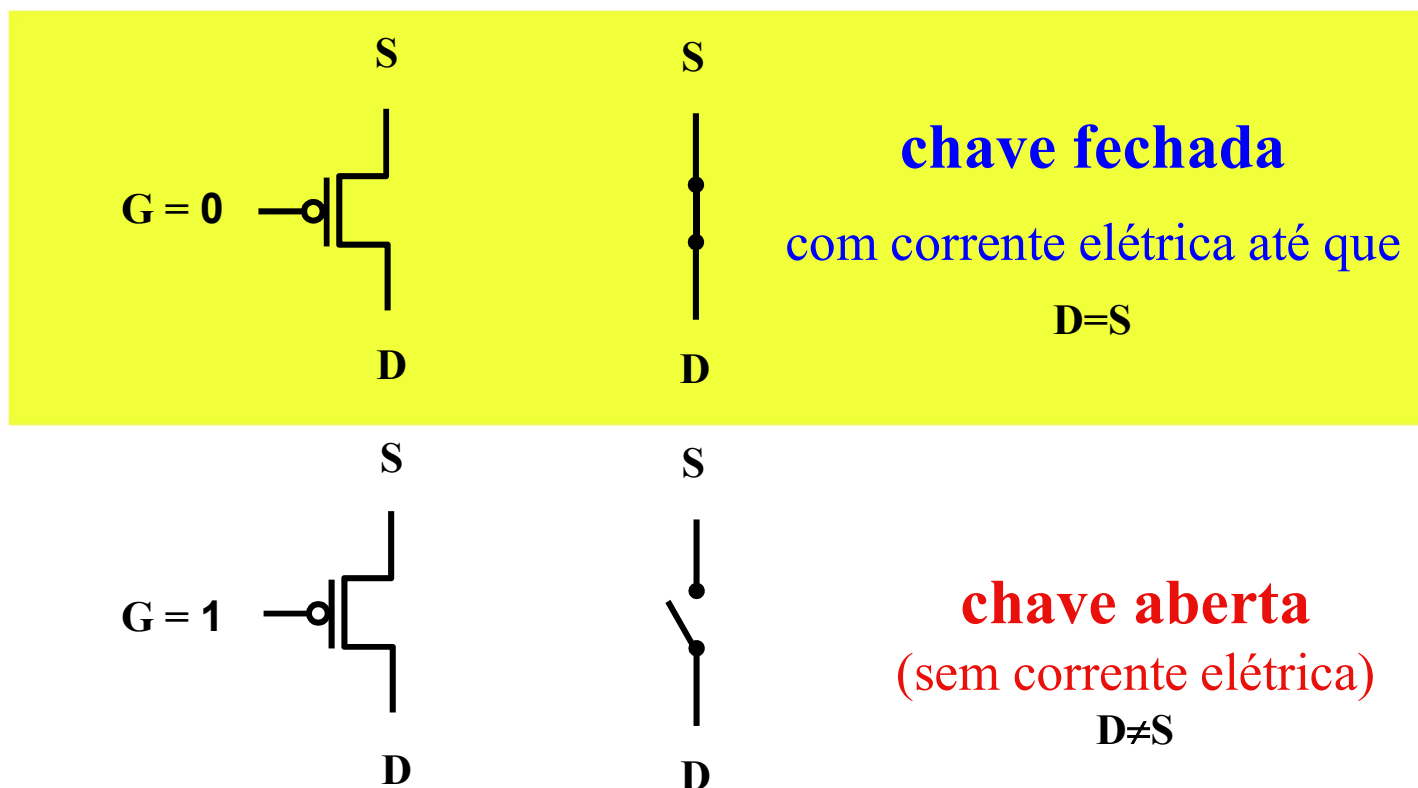


chave fechada
com corrente elétrica até que
 $D = S$

Implementação de Circuitos Digitais

► O Transistor PMOS

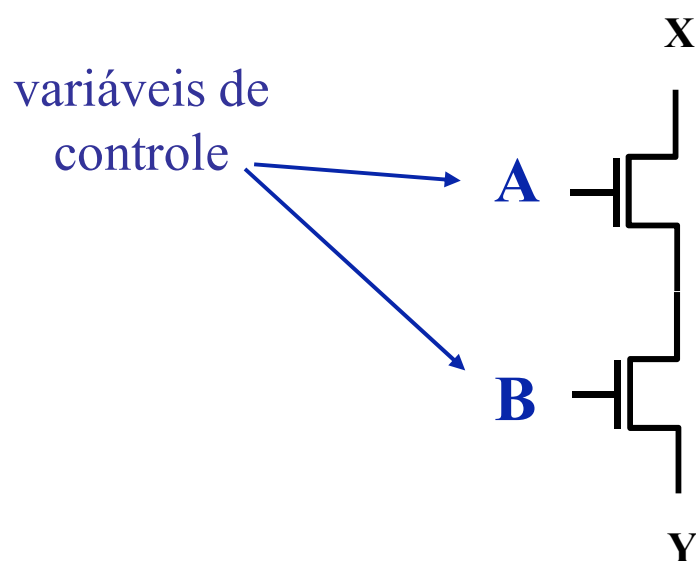
Funcionamento Simplificado: “uma chave eletrônica”



Implementação de Circuitos Digitais

► Associações de Transistores NMOS

Série



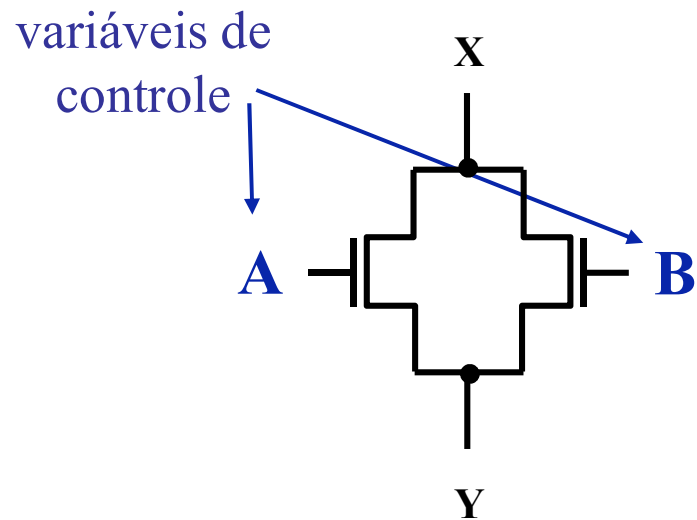
$X=Y$ Se $A=1$ E $B=1$

Problema:
o transistor NMOS não conduz bem o nível lógico “1”

Implementação de Circuitos Digitais

► Associações de Transistores NMOS

Paralelo

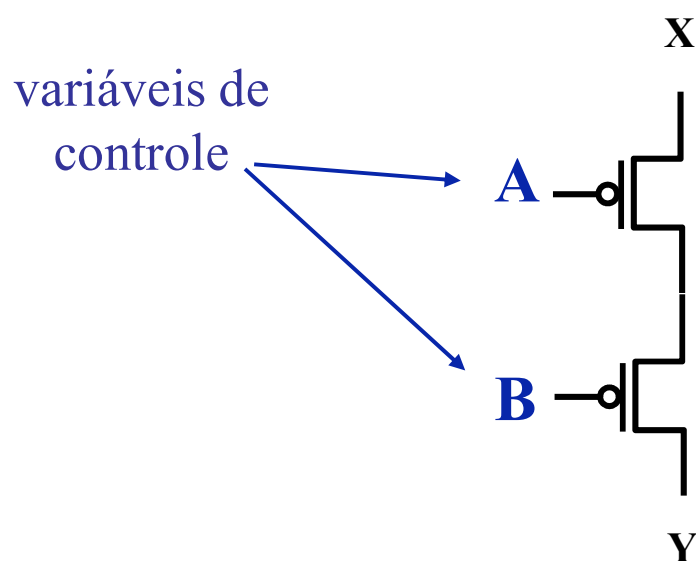


$X=Y$ Se $A=1$ OU $B=1$

Implementação de Circuitos Digitais

► Associações de Transistores PMOS

Série



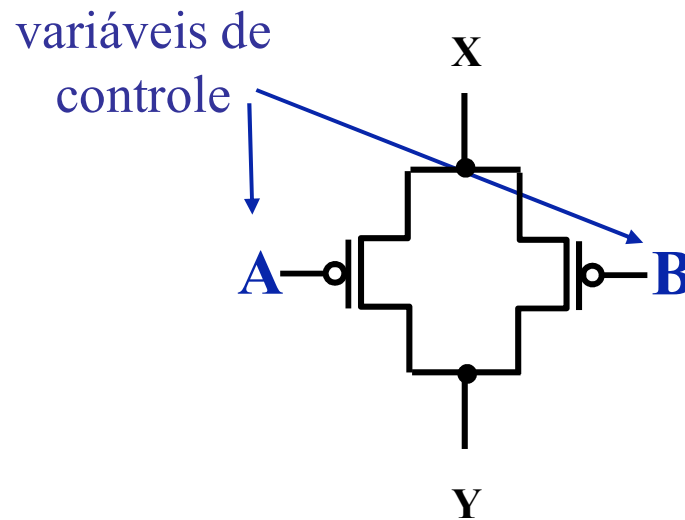
$X=Y$ Se $A=0$ E $B=0$

Problema:
o transistor PMOS não conduz bem o nível lógico “0”

Implementação de Circuitos Digitais

► Associações de Transistores PMOS

Paralelo



$X=Y$ Se $A=0$ OU $B=0$

Implementação de Circuitos Digitais

► Portas Lógicas CMOS: o Inversor

Esquemático
lógico

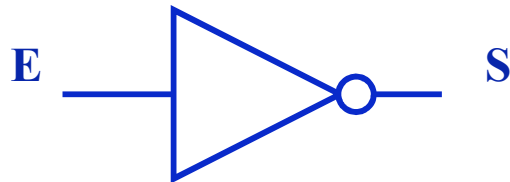
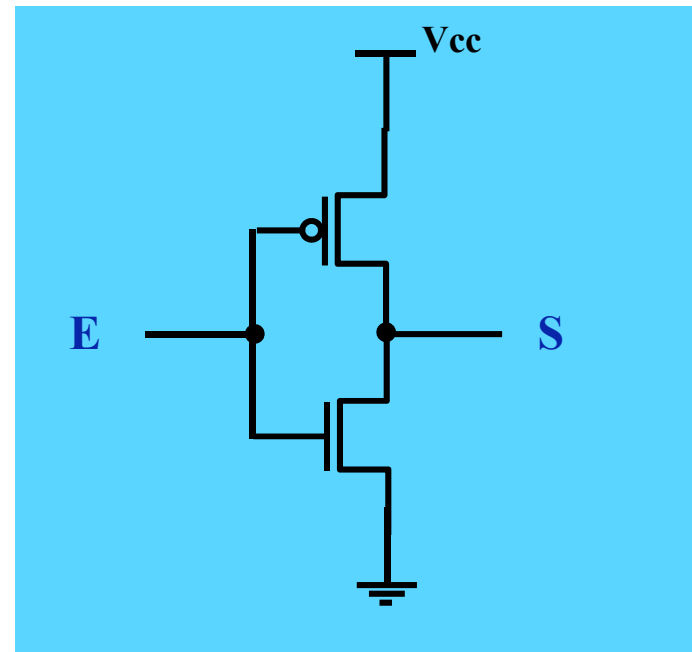


Tabela-verdade

E	S
0	1
1	0

Esquemático de
transistores

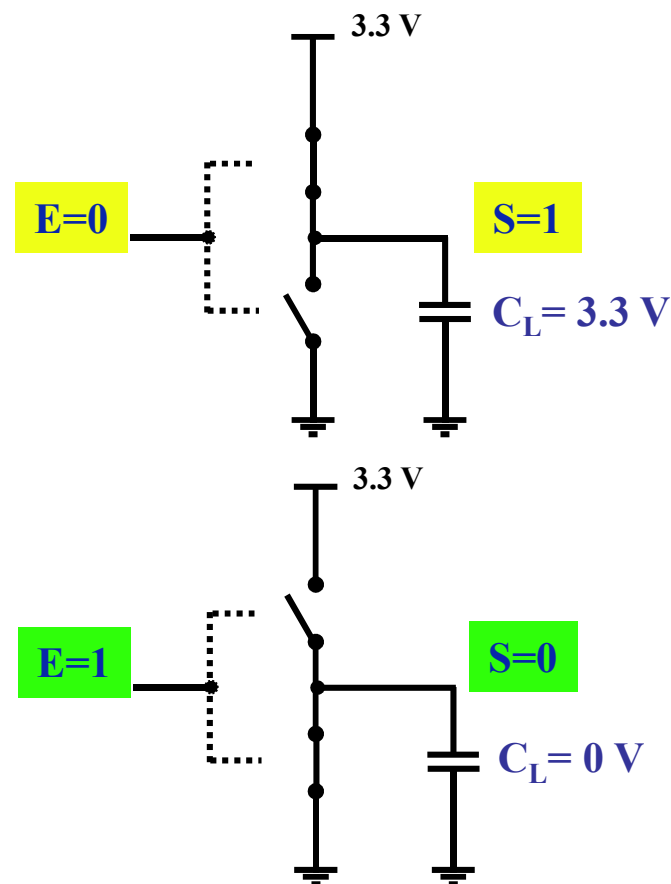


Implementação de Circuitos Digitais

► Portas Lógicas CMOS: o Inversor

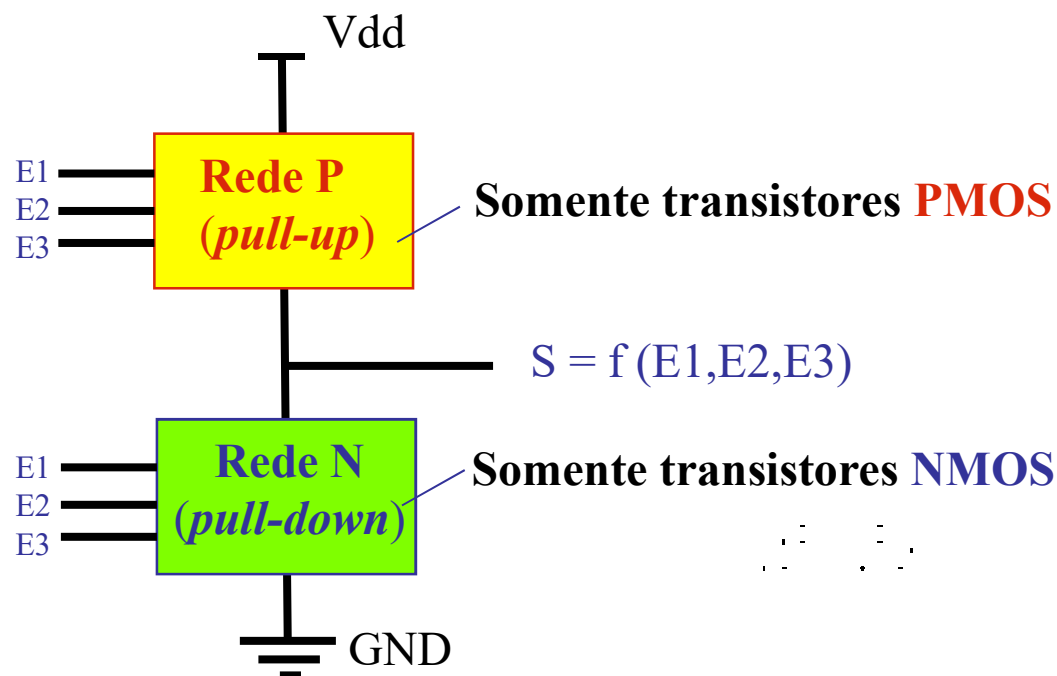
Funcionamento Estático:
2 situações possíveis

E	S
0	1
1	0



Implementação de Circuitos Digitais

► Portas Lógicas CMOS: esquema geral



As redes *pull-up* e *pull-down* são duais.

Implementação de Circuitos Digitais

► Portas Lógicas CMOS: NAND de 2 entradas

Esquemático lógico

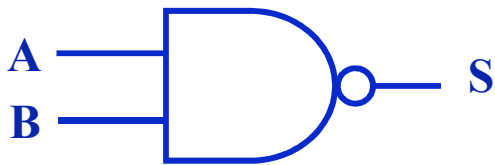
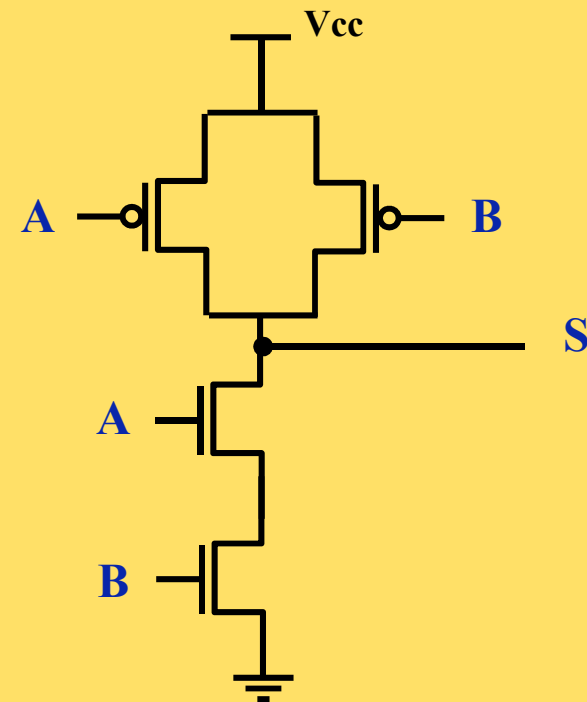


Tabela-verdade

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

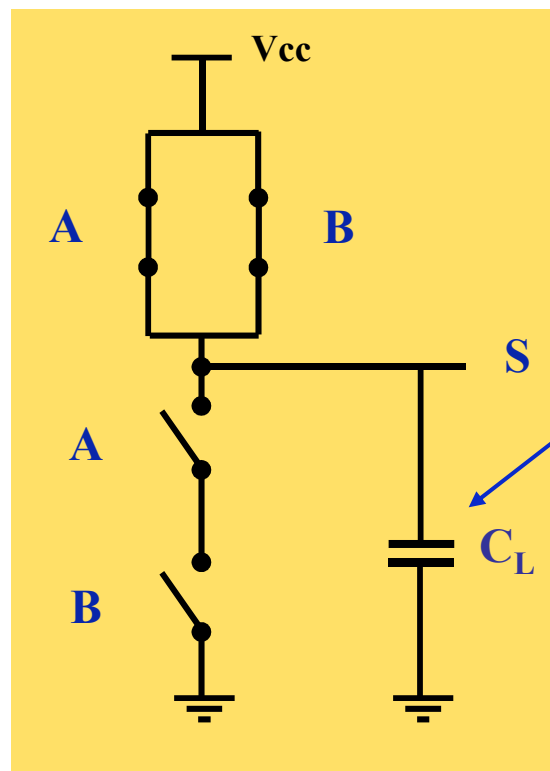
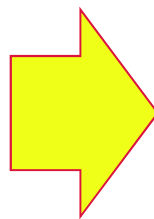
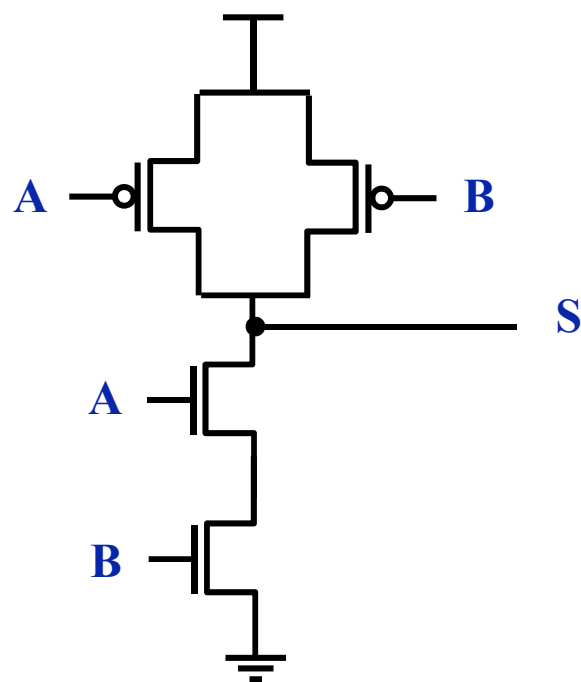
Esquemático de transistores



Implementação de Circuitos Digitais

► Portas Lógicas CMOS: NAND de 2 entradas

Representação como chaves



Este capacitor representa a carga conectada na saída da porta

Implementação de Circuitos Digitais

► Portas Lógicas CMOS: NOR de 2 entradas

Esquemático lógico

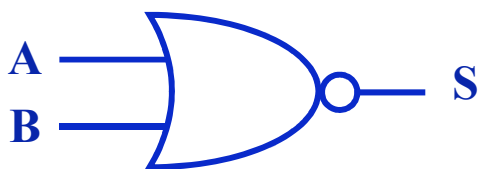


Tabela-verdade

A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

Esquemático de transistores

