

UNIVERSIDADE ESTADUAL DO NORTE FLUMINENSE DARCY RIBEIRO CENTRO DE CIÊNCIA E TECNOLOGIA – CCT LABORATÓRIO DE CIÊNCIAS MATEMÁTICAS – LCMAT

Arquitetura de Computadores

Lista 1

- 1) Explique cada um dos termos seguintes com suas próprias palavras.
 - a) Tradutor

b) Interpretador

c) Máquina real

- 2) Qual a diferença entre interpretação e tradução?
- **3)** É concebível um compilador gerar saída para o nível de microarquitetura em vez de para o nível ISA? Quais os pós e contras dessa proposta?
- **4)** Você pode imaginar qualquer computador multiníveis no qual o nível de dispositivo e os níveis lógicos digitais não estivessem nos níveis mais baixos? Explique.
- **5)** Considere um computador multinível no qual todos os níveis são diferentes. Cada nível tem instruções que são m vezes mais poderosas do que as do nível abaixo dele; isto é, uma instrução de nível r pode fazer o trabalho de m instruções e nível r-1. Se um programa de nível 1 requer k segundos para executar, quanto tempo levariam programas equivalentes nos níveis 2, 3 e 4 admitindo que são requeridas n instruções de nível r para interpretar uma única instrução e nível r+1?
- **6)** Algumas instruções no nível do sistema operacional da máquina são idênticas a instruções em linguagem ISA. Elas são executadas diretamente pelo microprograma, e não pelo sistema operacional. À luz de sua resposta ao problema anterior, por que você acha que isso acontece?
- **7)** Considere um computador com interpretadores idênticos nos níveis 1, 2 e 3. Um interpretador precisa de *n* instruções para buscar, examinar e executar uma instrução. Uma instrução de nível 1 demora *k* nanossegundos para executar. Quanto tempo demora para executar uma instrução nos níveis 2, 3 e 4?
- 8) Em que sentido hardware e software são equivalentes? E não equivalentes?
- 9) Na ordem cronológica marque a alternativa correta.
 - a. Ábaco, Eniac, Chip, Transistor e Microprocessador
 - **b.** Eniac, Ábaco, Chip, Transistor e Microprocessador
 - c. Ábaco, Eniac, Chip, Microprocessador e Transistor
 - d. Ábaco, Eniac, Transistor, Chip e Microprocessador
- **10)** Defina os componentes da arquitetura de Von Neumann.
- **11)** A máquina diferencial de Babage tina um programa fixo que não podia ser trocado. Isso é essencialmente a mesma coisa que um moderno CD-ROM que não pode ser trocado? Explique sua resposta.
- 12) Uma das consequências da ideia de Von Neumann de armazenar o programa na memória é que esses programas podem ser modificados, exatamente como os dados. Você consegue imaginar um exemplo onde essa facilidade poderia ser útil? (Dica: pense em efetuar aritmética de vetores.)
- **13)** Explique a lei de Moore.
- **14)** Explique a primeira lei do software de Nathan.
- **15)** Em uma certa época um transistor instalado em um microprocessador tinha 0,1 micra de diâmetro. Segundo a lei de Moore, que tamanho terá o transistor no ano seguinte?
- Suponha que cada um dos 300 milhões e habitantes dos Estados Unidos consomem totalmente dois pacotes de mercadoria por dia marcados com etiquetas RFID. Quantas etiquetas RFID teriam de ser produzidas por ano para satisfazer essa demanda? Se a etiqueta custar um centavo de dólar por unidade, qual o custo total das etiquetas? Dado o tamanho do PIB, essa etiqueta será um obstáculo a sua utilização em cada pacote oferecido venda?
- **17)** Descreva as etapas de execução de uma instrução.
- **18)** Descreva as funções da ULA e da Unidade de Controle.
- **19)** As arquiteturas de conjunto de instruções RISC e CISC valorizam parâmetros diferentes, presentes na equação clássica de cálculo de desempenho:

Tempo de CPU = segundos por programa = M*T*I, onde:

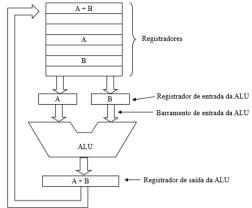
M=média de ciclos por instrução

T=segundos por ciclo

I=instrução por programa

As arquiteturas RISC e CISC priorizam, respectivamente, a minimização dos seguintes fatores:

- a. MeT
- **b.** M e I
- c. TeI
- **d.** I e M
- **e.** I e T
- 20) Considere a operação de uma máquina que tenha o caminho de dados a figura1. Suponha que carregar os registradores de entrada da ALU demore 10 ns e armazenar o resultado de volta no registrador de rascunho tome 5 ns. Qual é o número máximo de MIPS de que essa máquina é capaz na ausência de paralelismo (pipeline)?



- 21) Diferencie arquiteturas CISC e RISC.
- Descreva funcionamento do pipeline. Qual a vantagem do uso do pipeline. 22)
- Quando se fala que um determinado computador é de 8, 16, 32 ou 64 bits, a que está se referindo?
- 24) Um certo processo de computação tem alto grau de sequenciamento – isto é, cada etapa depende da etapa que se precede. O que seria mais apropriado para esse processo: um processador matricial ou um processador com paralelismo? Explique.
- 25) Para competir com a prensa impressora recentemente inventada, um mosteiro medieval decidiu produzir em massa livros escritos em papel reunindo um vasto número de escribas em uma grande sala. O superior do mosteiro então ditaria a primeira palavra do livro a ser produzido e todos os escribas a escreveriam. Em seguida ele ditaria a segunda palavra e todos os escribas a escreveriam. Esse processo seria repetido até que o livro inteiro fosse lido e copiado. Com qual dos sistemas de processamento paralelo esse sistema é mais parecido?
- No computador 1, o tempo de execução de todas as instruções é de 10 ns. No computador 2, o tempo de execução é de 5 ns. Você pode afirmar com certeza que o computador 2 é mais rápido? Explique sua resposta.
- Um processador sem Unidade de Controle não seria capaz de:
- a. Armazenar a próxima instrução a ser executada
- c. Armazenar um dado na CPU
- d. Buscar instrução na memória principal

b. Verificar se um número é zero

- e. Executar uma instrução lógica
- Se um processador em execução paralela pipeline necessita de 5 etapas para executar uma instrução. Quantos ciclos são necessários para executar 27 instruções se cada etapa demora 1 ciclos para ser executada?

Se um processador em execução paralela pipeline necessita de 5 etapas para executar uma instrução. Quantos ciclos são necessários para executar 27 instruções se cada etapa demora 2 ciclos para ser executada?

- Relacione as colunas e, depois assinale a sequência correta nas opções abaixo. Alguns números poderão ser utilizados mais de uma vez e outros poderão não ser usados.
 - 1. Arquitetura RISC 2. Arquitetura CISC

 - () Instruções executadas por microcódigos.
 - 2 2 1 1 2) Arquitetura com poucos registradores.
 - () Muito uso de técnica de pipelining.
- 1 1 2 2 1

2 - 1 - 1 - 2 - 1

- () Arquitetura com muitos registradores.
- 1 2 1 2 2
- () Instruções com diversos formatos.