

# Aula 10

# Conteúdo

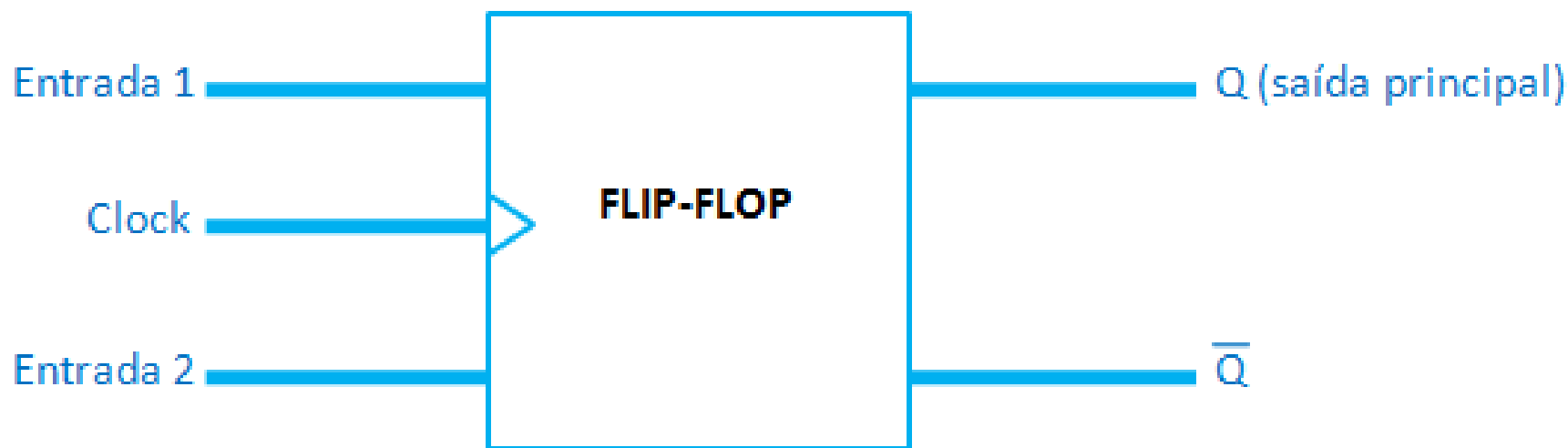
- Flip-Flop
  - RS Básico
  - RS com entrada Clock
  - JK
  - JK com entrada Preset e Clear
  - JK Mestre-Escravo
  - JK Mestre-Escravo com entrada Preset e Clear
  - Tipo T
  - Tipo D

# introdução

- O campo da Eletrônica Digital é basicamente dividido em duas áreas: lógica combinacional e lógica sequencial.
- **Circuitos combinacionais:** apresentam as saídas, única e exclusivamente, dependentes das variáveis de entrada.
- **Circuitos sequenciais:** tem as saídas dependentes das variáveis de entrada e/ou de seus estados anteriores que permanecem armazenados, sendo geralmente, sistemas pulsados, ou seja, operam sob o comando de uma sequência de pulsos denominados **clock**.

# Flip-flops

- De forma geral, podemos representar o flip-flop como um bloco onde temos 2 saídas:  $Q$  e  $\bar{Q}$ , entradas para as variáveis e uma entrada de controle (clock).
- A saída  $Q$  será a principal do bloco.



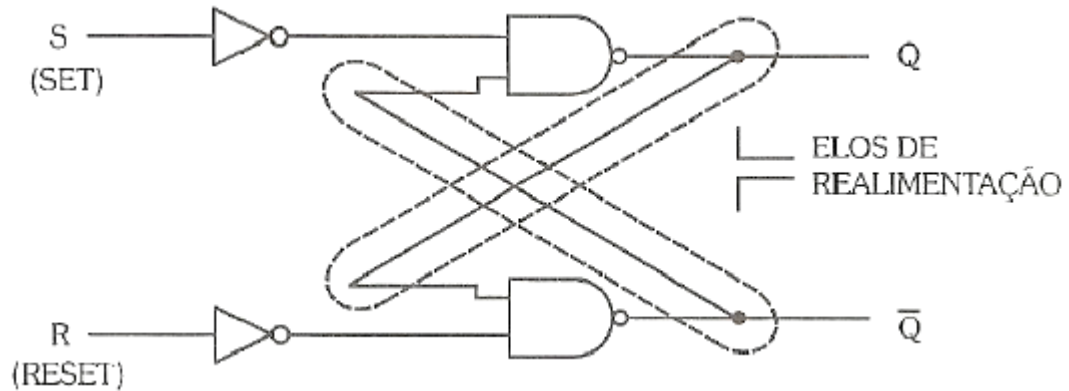
- Possui basicamente 2 estados de saída.

# Flip-flops

- Para o flip-flop assumir um destes estados é necessário que haja uma combinação das variáveis e do pulso de controle (clock).
- Após este pulso, o flip-flop permanecerá neste estado até a chegada de um novo pulso de clock e, então, de acordo com as variáveis de entrada, mudará ou não de estado.
- Dos dois estados possíveis:
  - 1)  $Q = 0 \rightarrow \bar{Q} = 1$
  - 2)  $\bar{Q} = 1 \rightarrow Q = 0$

# Flip-flop RS BÁSICO

- Construído a partir de portas NE e inversores:



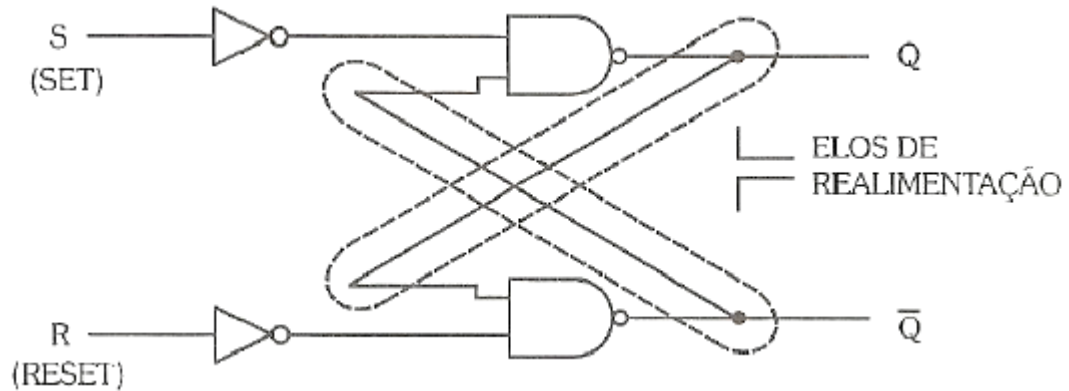
	S	R	Q <sub>a</sub>	Q <sub>f</sub>
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	

estado anterior da saída Q.

estado que a saída deve assumir (estado futuro) após a aplicação das entradas.

# Flip-flop RS BÁSICO

- Construído a partir de portas NE e inversores:



S	R	Q <sub>a</sub>	Q <sub>f</sub>	$\bar{Q}_f$	
0	0	0	0	1	} fixa Q <sub>f</sub> = Q <sub>a</sub>
0	0	1	1	0	
0	1	0	0	1	} fixa Q <sub>f</sub> em 0
0	1	1	0	1	
1	0	0	1	0	} fixa Q <sub>f</sub> em 1
1	0	1	1	0	
1	1	0	1	1	} não permitido
1	1	1	1	1	

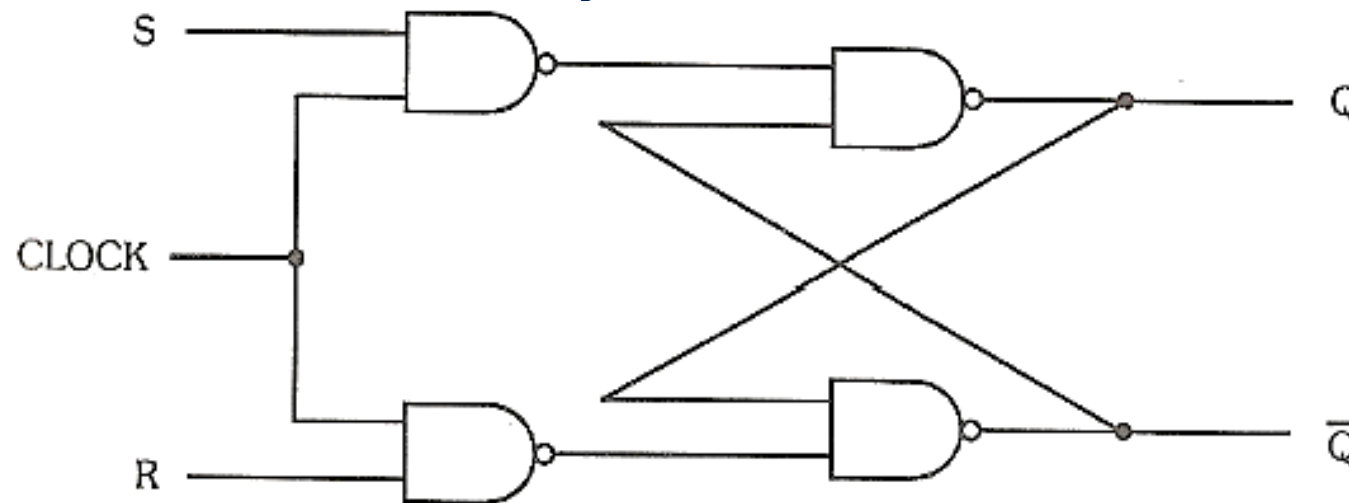
# Flip-flop RS BÁSICO

- A entrada S é denominada **Set**, pois quando acionada (nível 1), passa a saída para 1 (estabelece ou fixa em 1), e a entrada R é denominada **Reset**, pois quando acionada (nível 1), passa a saída para 0 (recompõe ou zera o flip-flop).
- Este circuito irá mudar de estado apenas no instante em que mudam as variáveis de entrada.



# Flip-flop RS com entrada do clock

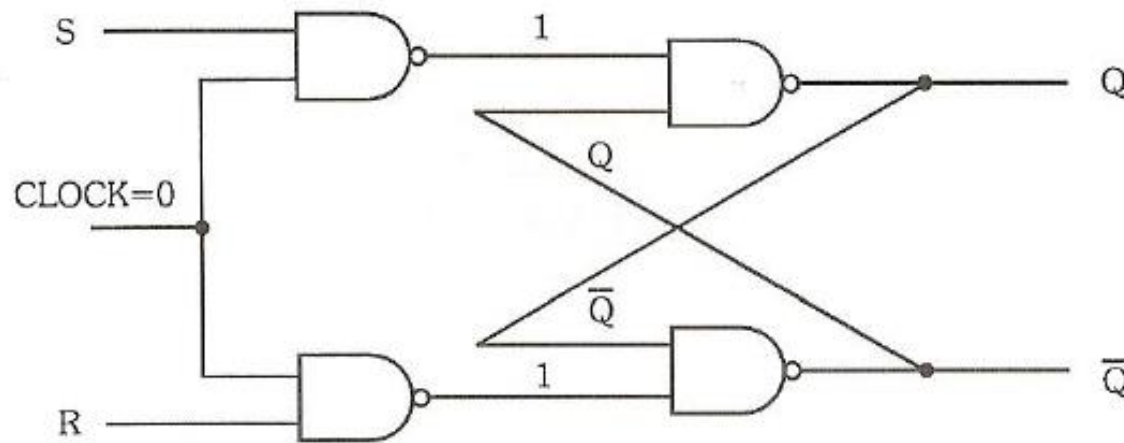
- Para que o flip-flop RS Básico seja controlado por uma sequencia de pulsos de clock, basta trocarmos os 2 inversores por portas NE, e às outras entradas destas, injetamos o clock.



- Quando a entrada do clock for igual a 0, o flip-flop irá permanecer no seu estado, mesmo que variem as entradas S e R.

(clock = 0 as saídas das portas NE serão sempre 1)

# Flip-flop RS com entrada do clock

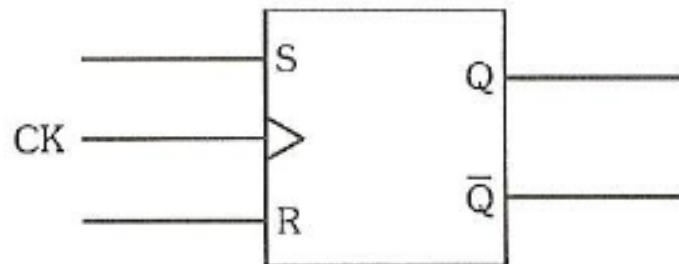


- Quando a entrada do clock for igual a 1, o circuito irá comporta-se como um flip-flop RS Básico.

CK	Qf
0	Qa
1	RS básico

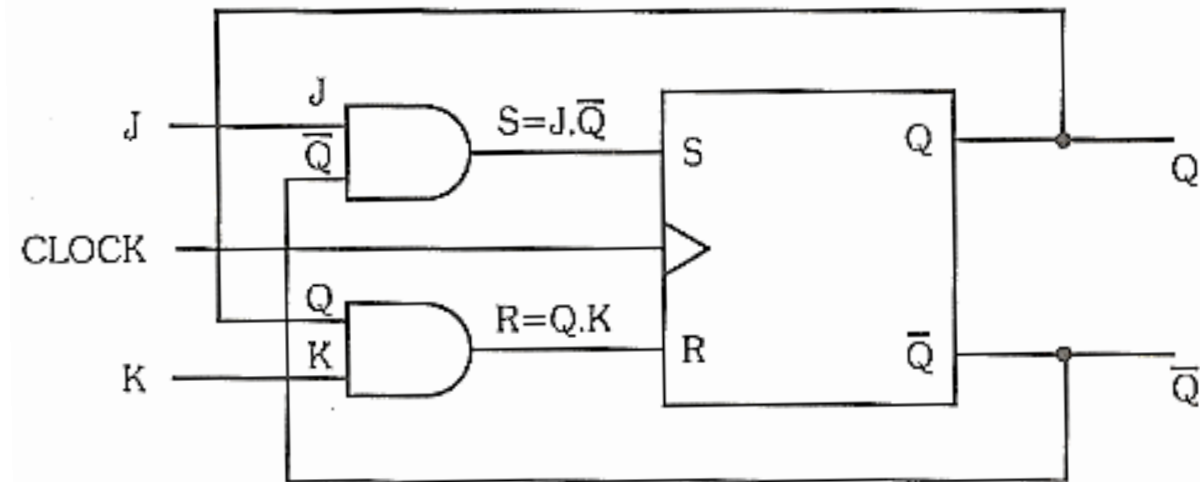
# Flip-flop RS com entrada do clock

- De maneira geral, podemos concluir que o circuito irá funcionar quando a entrada clock assumir valor e manterá travada esta saída quando a entrada clock passar para o valor 0.



# Flip-flop JK

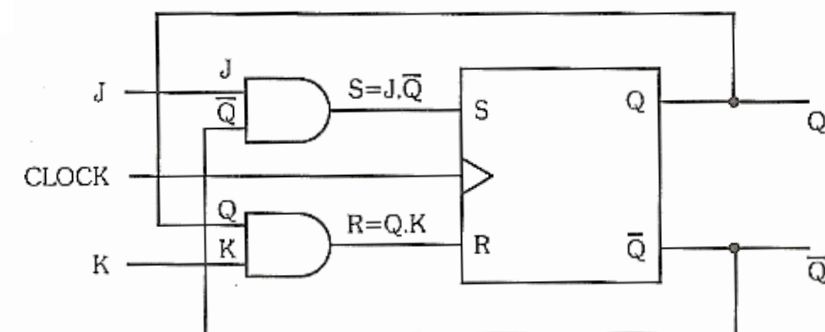
- O flip-flop JK nada mais do que um flip-flop RS realimentado da seguinte maneira:



# Flip-flop JK

- Tabela verdade com entrada clock igual a 1:

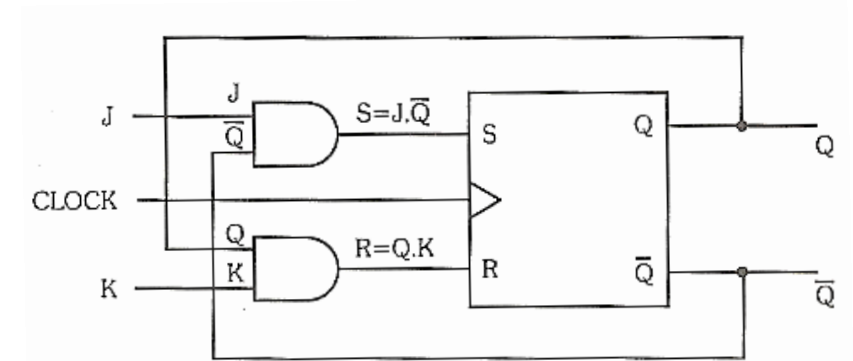
J	K	$Q_a$	$\overline{Q_a}$	S	R	$Q_f$	
0	0	0	1	0	0	$Q_a$	} $Q_a$
0	0	1	0	0	0	$Q_a$	
0	1	0	1	0	0	$Q_a (Q_a = 0)$	} 0
0	1	1	0	0	1	0	
1	0	0	1	1	0	1	} 1
1	0	1	0	0	0	$Q_a (Q_a = 1)$	
1	1	0	1	1	0	$\overline{Q_a} (Q_a = 0)$	} $\overline{Q_a}$
1	1	1	0	0	1	$\overline{Q_a} (Q_a = 1)$	



# Flip-flop JK

- Tabela simplificada:

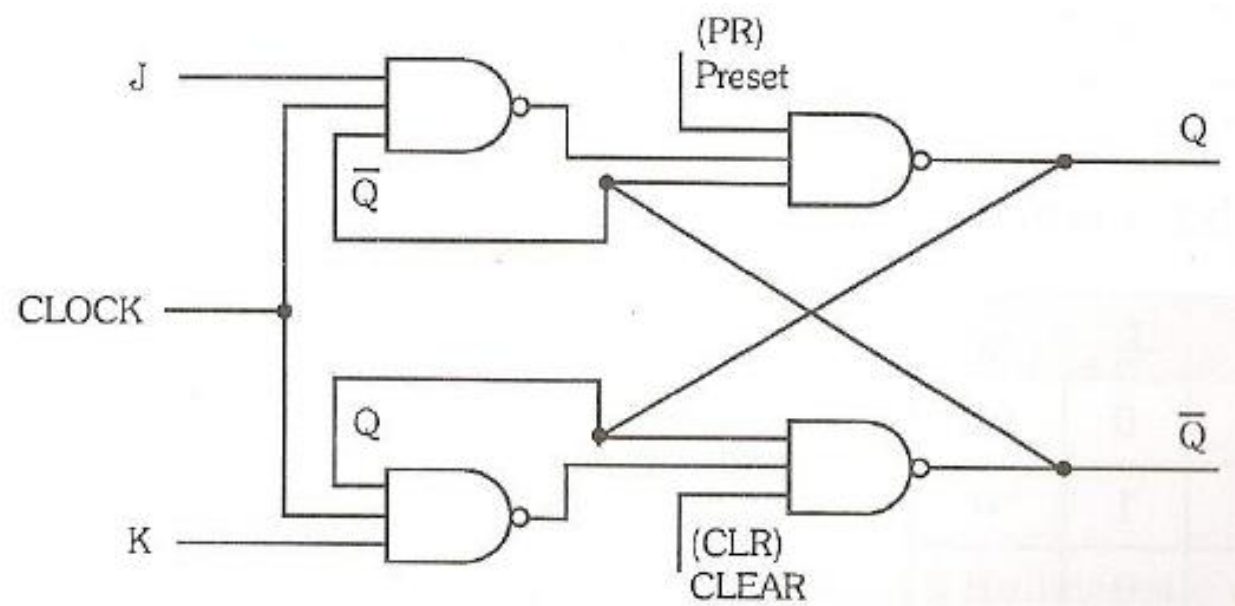
<b>J</b>	<b>K</b>	<b>Q</b>
0	0	<i>Q (Mantém)</i>
0	1	0
1	0	1
1	1	$\bar{Q}$ ( <i>Troca de estado - toggle</i> )



- No caso  $J=1$  e  $K=1$ , para obter-se  $Q_f = \bar{Q}_a$  é necessário que a entrada clock volte à situação 0 em um tempo conveniente após a aplicação das entradas, pois caso contrário, a saída estará em constante mudança, provocando novamente a indeterminação.

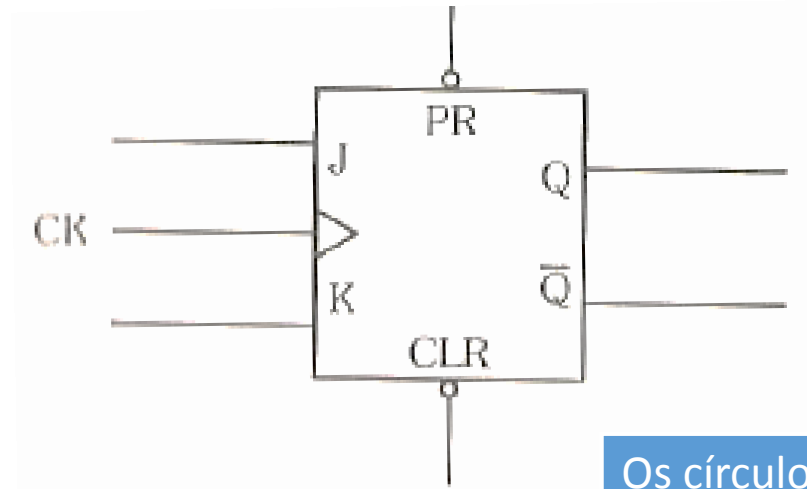
# Flip-flop JK com entradas Preset e clear

- Flip-Flop JK com entradas Preset e Clear:
  - Flip-Flop JK poderá assumir valores  $Q=1$  e  $Q=0$  mediante a utilização das entradas **Preset (PR)** e **Clear (CLR)**



# Flip-flop JK com entradas Preset e clear

CLR	PR	Qf
0	0	não permitido
0	1	0
1	0	1
1	1	funcionamento normal

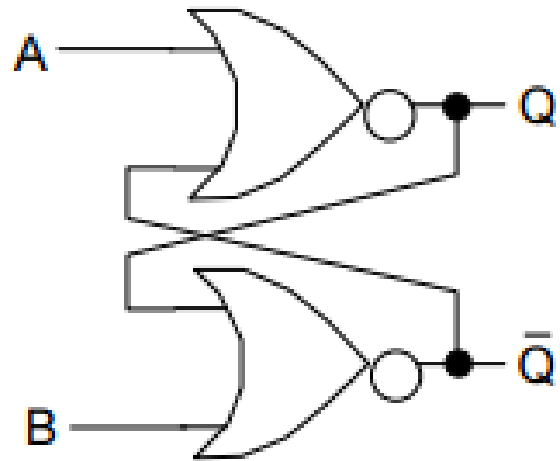


Os círculos na simbologia, indicam que as entradas PR e CLR são ativas em 0.

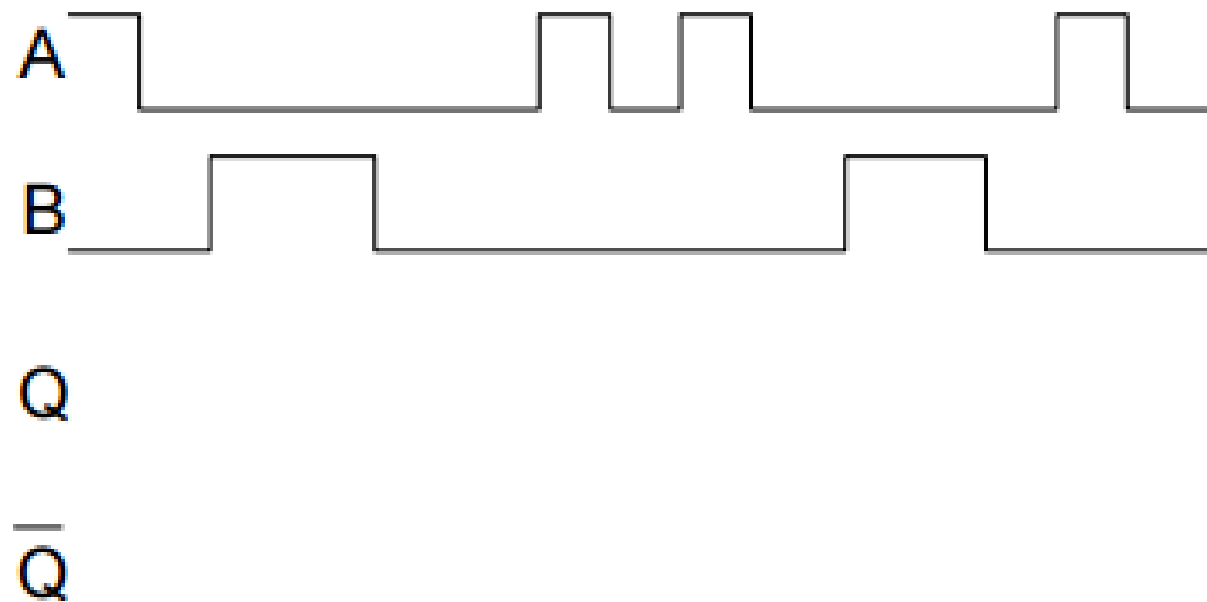


# Exercícios

1) Para o FF RS abaixo, identifique as entradas R e S e desenhe as formas de onda nas saídas em função dos sinais aplicados.

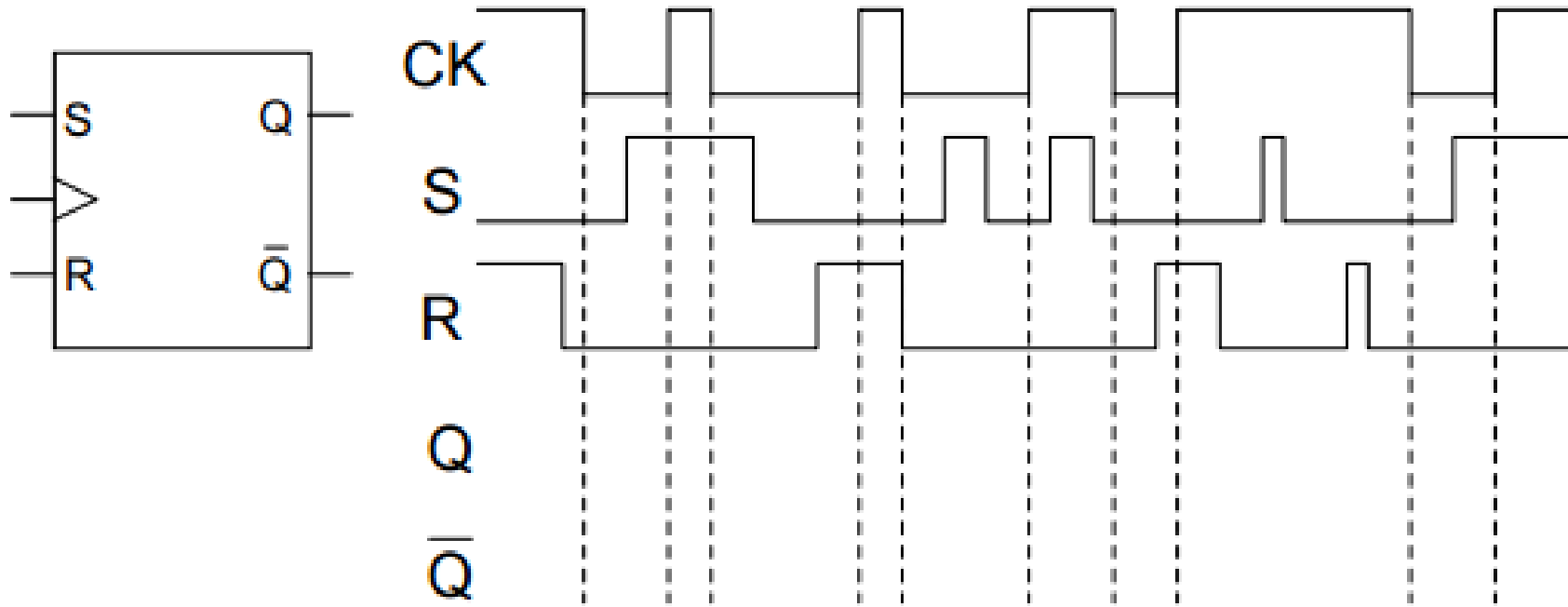


A = \_\_\_\_\_ B = \_\_\_\_\_



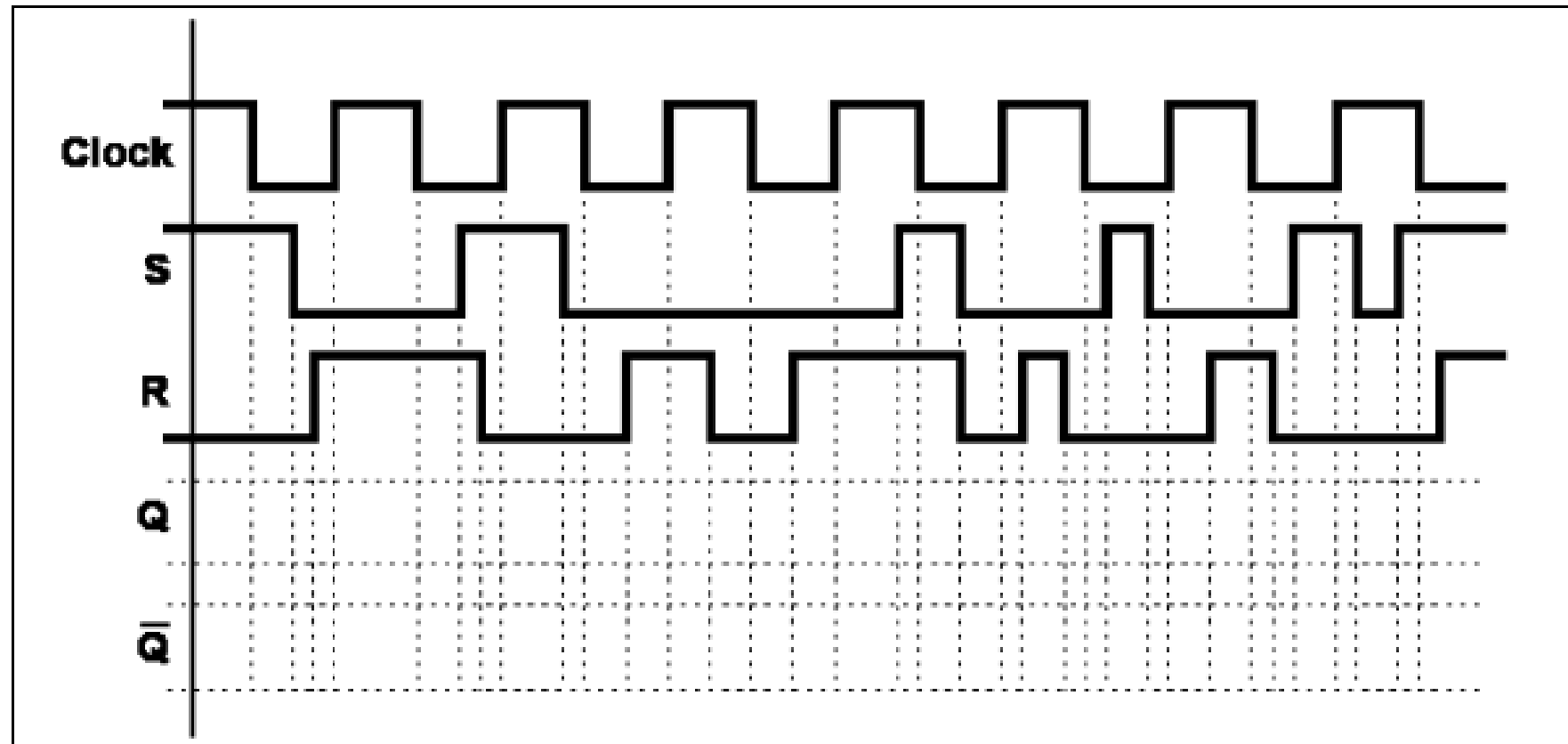
# Exercícios

2) Para o FF da figura abaixo, desenhe as formas de onda nas saídas em função dos sinais aplicados.



# Exercícios

3. Preencha o diagrama de tempos para um flip-flop RS com clock sensível a nível '1':



# Exercícios

4. Preencha o diagrama de tempos para um flip-flop RS com clock sensível a nível '0':

