

# 计时彩灯实验

## ——数字逻辑设计实验

专业 软件工程 2022 届 1 班 姓名 苗君文 学号 2253893 同组人员 卢奕人、杨英凡  
课程名称 计算机组成原理实验 实验日期 2023.11.02 - 2023.11.08

### 【实验目的】

1. 设计可以同时实现计时器和彩灯功能的电路。
2. 彩灯部分由 10 个彩灯形成连续的循环显示，循环显示中能够逐次渐亮，达到全亮状态后按逆序逐次渐灭。
3. 彩灯以 1 秒为节拍改变亮暗状态，彩灯的循环周期为 20 秒。
4. 计时器部分实现手动调整不同进制的计时。
5. 实现手动同时暂停、同时清零计时器与彩灯。
6. 当计时器达到最大值时，有蜂鸣器的声音信号提示。

### 【实验设备】

1. NI Multisim 电路设计软件
2. 74LS161D 同步四位二进制计数器 2 块
3. 74LS42N 二十进制译码器 1 块
4. 74LS153N 双四选一数据选择器 5 块
5. SONALERT 200Hz

### 【实验原理】

#### 一、计时器部分

1. 我们需要设计一个 60 进制加法计时器，74LS161 芯片是一种同步 4 位二进制计数器，能进行模  $M=16$  的加法计数。60 大于单个 74LS161 的 16 的计数范围，因此采用级联的思路。级联后在 0110 1010（二进制的 60）通过反馈信号清零。
2. 为了有较好的输出效果，进行当前记录秒数的输出，我们采用了 8 段 LED 数码管，并将计时器电路分为上下两部分。上方数码管和一个 74LS161 芯片相连代表个位，下方数码管和另一个 74LS161 芯片相连代表十位。芯片的输出端和数码管以及清零判断部分相连，

在个位芯片计数到 10 的瞬间，向本位发送一个清零信号，同时向十位发送一个进位脉冲。十位芯片在计数到 6 的瞬间，向本位和个位都发送一个清零信号，实现计数到 60 的全部清零，从而构成 60 进制的加法计时器。

3. 此外，为了应对更多场景下的需求，实现多种时长的计时功能（对应不同计数器进制）。我们在两个清零端（数码管边上）设计了两排开关，用于以二进制方式调整进制（如个位计数到 10 进一，十位计数到 12 结束，实现 120 进制的计数，对应 120 秒）
4. 电路图中采用 20Hz 脉冲为方便调试，而实际操作时采用 1Hz 脉冲，作为秒计数器的时钟信号。

## 二、彩灯部分

1. 彩灯控制电路分为计数电路单元和花型编码电路单元，由方波信号发生器产生稳定的高频脉冲信号，作为计时基准。用两个计数器来实现电路计数，花型需要 20 个状态来展示彩灯，故需要两片计数器（二十进制计数器用于彩灯控制电路的单独实现，在合并两部分电路时被 60 进制计数器取代）。由计数器的十位来控制数据选择器控制端相对应的值，由于 74LS153 有两个输出值，故本次一共需要 5 个多路选择器输出到对应的彩灯显示电路。
2. 计数电路单元用 74LS192 计数器来实现。74LS192 是双时钟十进制计数器。本电路用 74LS192 来实现 0000—1001 的十进制计数，同时用另外一个 74LS192 的来对第一片芯片进位进行计数，第二个芯片计数到 2 时同时对两个计数器进行清 0 操作。
3. 花型编码电路单元，注意到编号数较低的灯泡在编号数较高的灯泡亮时也必须亮，故可用与门将较低灯泡的电路与较高灯泡的输出电路关联起来。为了实现三个花型的顺序输出，该自然序列显示电路还是要经过 74LS42 译码器和 74LS153 多路选择器。74LS42 译码器的作用在于将 4 位 BCD 码的 10 组代码翻译成 10 个与十进制数字符号对应的输出信号，图中输入端 ABCD 为 8421 码，输出端 00N-09N 分别代表十进制数字 0-9。74LS153 是个双 4 路选择器，其功能是选择输出四个编码单元电路的值。本电路中用了 5 个 74LS153 来对应 10 个灯泡。74LS153 的器件上用 1C0、2C0 和 1C3、2C3 来连接对应的输出端 00N-09N。当 74LS153 器件的 A 和 B 为 00 时，顺序输出自然序列的值，为 11 时逆序将灯泡熄灭，最后经过指示灯和数码管显示出来。

## 三、整合两部分并增添清零与暂停功能

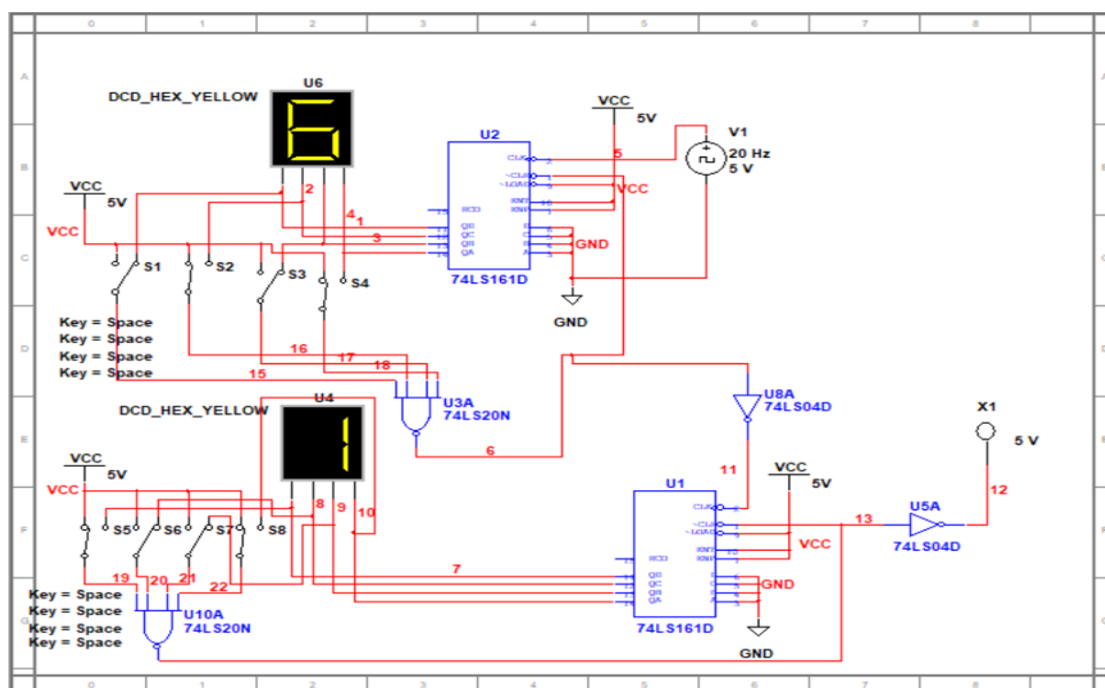
1. 计数器的输出是彩灯的输入，74LS42 芯片的输出端不变，而输入端与计数器的个位 74LS161 芯片的 QA, QB, QC, QD 端相连，使 74LS42 芯片收到的 BCD 码二进制数转换为十

进制 0-9，以直接控制对应的 10 盏彩灯的亮灭。

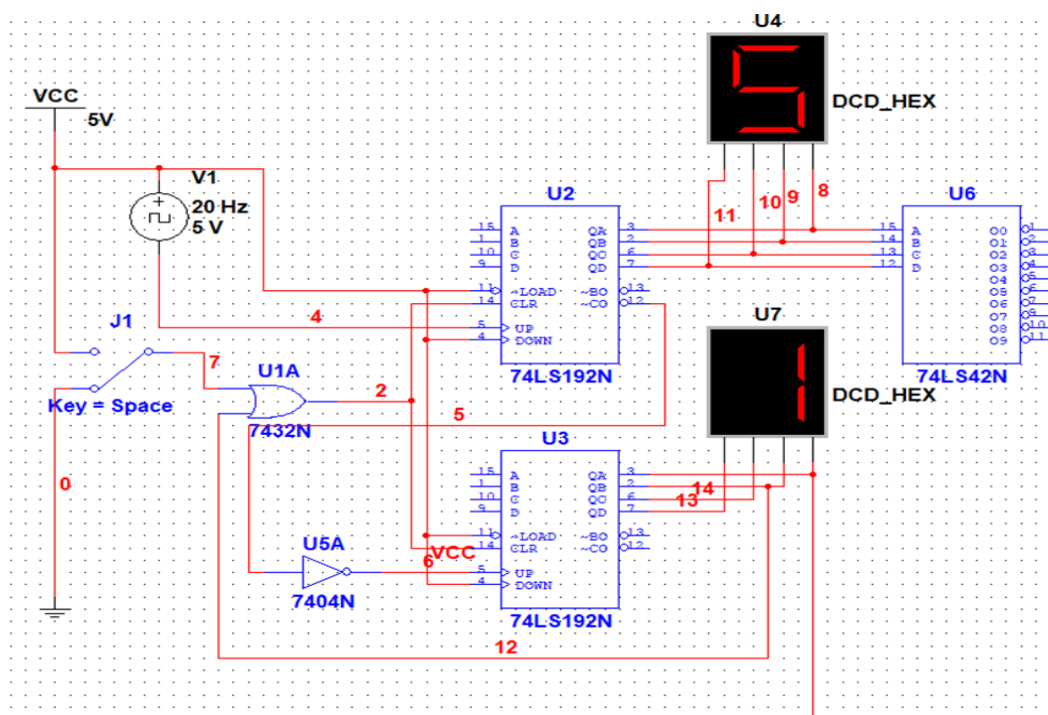
2. 由于编号大的彩灯的亮灭能决定编号较小的彩灯的亮灭，因此需要单独考虑第 10 号彩灯。当计数器的十位为偶数时，第 10 个彩灯会亮；而计数器的十位为奇数时，它会变灭。因此需要通过将十位的 74LS161 芯片的 QA 端输出端与控制 10 号灯亮灭的 74LS153 芯片相连，使其正确地亮灭。
3. 计数器的输出是彩灯的输入，74LS42 芯片的输出端不变，而输入端与计数器的个位 74LS161 芯片的 QA, QB, QC, QD 端相连，使 74LS42 芯片收到的 BCD 码二进制数转换为十进制 0-9，以直接控制对应的 10 盏彩灯的亮灭。
4. 由于编号大的彩灯的亮灭能决定编号较小的彩灯的亮灭，因此需要单独考虑第 10 号彩灯。当计数器的十位为偶数时，第 10 个彩灯会亮；而计数器的十位为奇数时，它会变灭。因此需要通过将十位的 74LS161 芯片的 QA 端输出端与控制 10 号灯亮灭的 74LS153 芯片相连，使其正确地亮灭。
5. 以使电路具有手动同时暂停彩灯与计时器的功能，考虑使用开关控制。由于数码显示管的供电是由单独的电源供电的，因此只需要停止脉冲即可达到暂停的效果，于是在脉冲的输入端增加了开关。开关打开时，即可暂停；闭合开关则恢复原始功能。为方便使用，按键盘“B”可以控制开关。
6. 针对手动同时清零彩灯与计时器的功能，考虑仿照暂停功能给电路增加开关以实现。同样由于数码显示管是单独供电的，因此为是显示为 00，将给 2 个 74LS161 芯片供电的 VCC 处增加开关。此外，在十位的 74LS161 芯片的 CLR 端增加输入，此输入由一个与门的输出获得，与门的输入端为有开关的 VCC 和十位手动输入的与非门输出构成。为方便使用，按键盘“A”可以控制两个开关。两个开关均打开时，即可将彩灯和计时器同时清零；两个开关均闭合后重新从 00 开始正计时。
7. 将原计时器电路达到最大计时数时亮的彩灯改为蜂鸣器，为证明有声音信号产生，在调试时将蜂鸣器与示波器相连。如图所示可知，当计时器达到最大计时数时，可以清晰看出有一个高电平产生。

## 【实验内容】

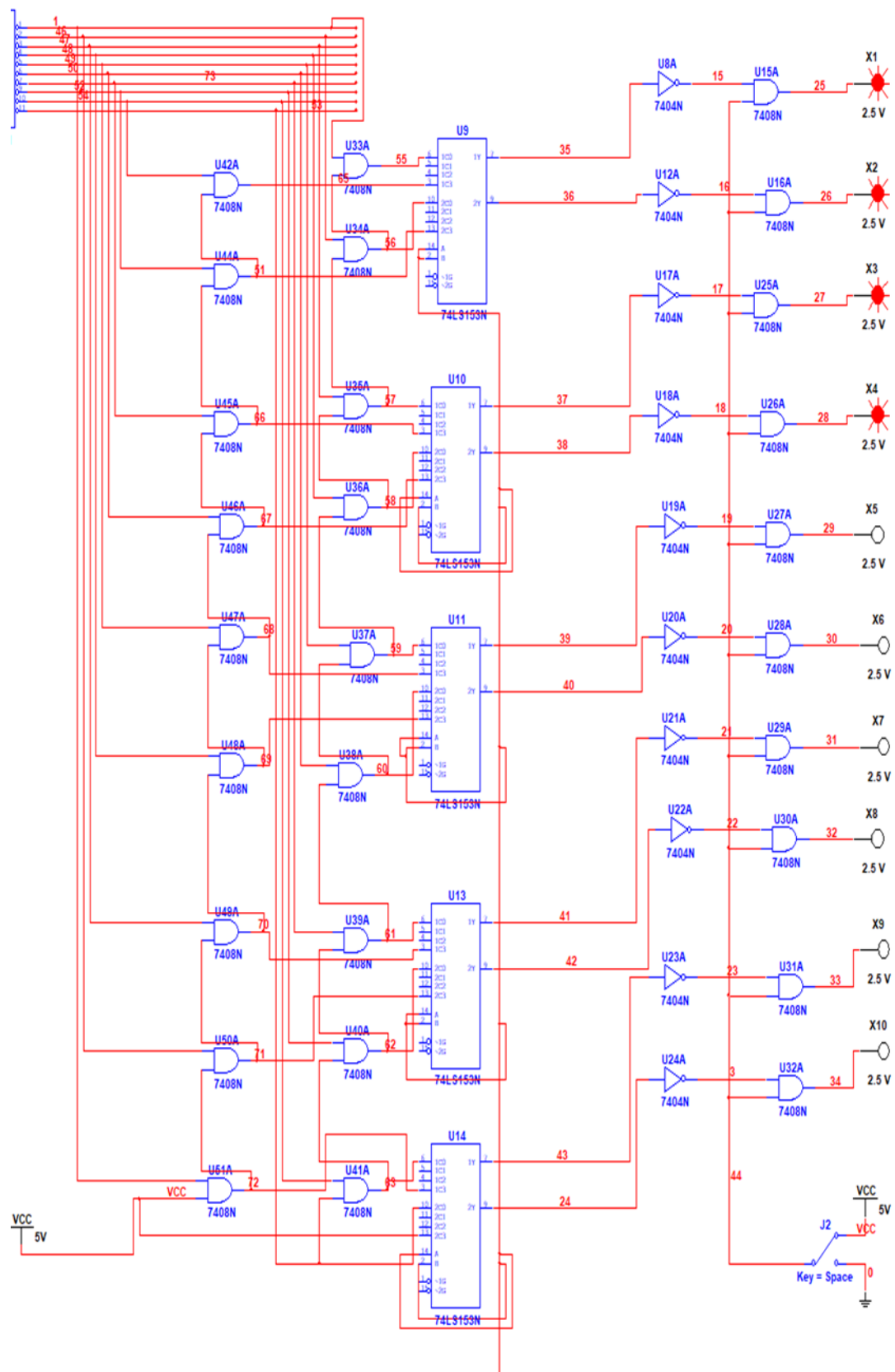
- 按照如下电路图接线，完成计时器部分整体设计，在记录到 60 个脉冲信号，也就是计时结束时，右侧的 LED 灯会输出一个高电平（亮一下）。  
(如图显示代表计数到 16)



- 验证计时器电路的运行情况。  
验证结果符合预期，能够实现 60 进制加法计时器，当前记录秒数的输出，多种时长计时等目标功能。
- 按照如下电路图接线，完成彩灯的计数电路单元。



4. 按照如下电路图接线，完成花型编码电路单元



### 5. 验证彩灯电路的运行情况。

由于最后灯泡的输出电路前面接了一个非门，所以这里用 0 来表示灯泡亮。

验证结果符合预期，结果如下：

[illegible]





## 【实验小结】

### [实验小结]

在布置这项设计实验时,我们小组认为作为单一的实验有些单调,于是决定将“闹钟”和“彩灯”实验相结合,便确定了实验内容是“计时彩灯”,并在课堂上讨论时确定了各项任务的完成时间点,在11.4之前完成计时器与彩灯两部分的电路,11.5前完成两部分整合与其它功能实现,11.6完成PPT制作,11.7进行答辩演练。并且讨论了具体的实现内容:彩灯的变化节奏与计时器的每秒一变相同,计时器向计时显示,彩灯为逐次渐亮,再渐灭,以此循环往复,同时我们确定了用级联、反馈清零的方式,用2块74LS161芯片设计不同进制计时器,彩灯部分可以用选择器来控制灯的亮灭,而连接两部分使用译码器来完成。

设计过控件的难点是彩灯部分的设计,经过讨论与分析,我们发现关键在于编号数较低的灯在编号数较高的灯亮时也必须亮,因此可以用与门将两者相关联。

我在设计清零与暂停功能时,也遇到了一些小困难。在设计这两个功能时,我预想通过高电平按键某个键来实现。对于暂停功能,使用停止脉冲发射来实现,增加开关(按键“B”)便实现了。而对于清零功能的实现,我本以为只与停止给两个74LS161芯片停止使能即实现,但只有个位芯片清零了,而十位芯片无动于衷。为解决此问题,我查找了74LS161的工作原理,知道了当低位编CLR=0时,输出Q<sub>10</sub>Q<sub>9</sub>才全为0,实现异步清零功能。因此,我想到要给十位芯片的CLR端输入一个低电平信号,于是使用一个与门,与门的输入一端连接VCC,另一端连接Q<sub>10</sub>Q<sub>9</sub>输入的非门输出,从而成功实现清零功能。

此次实验过控件,我们小组每个人都即时随时完成每次任务,在开会时也都投入地讨论,预期完成了设计实验。但我们的实验即使将2个功能合并,但还只是相对基础,还可以增加、拓展一些新的功能。