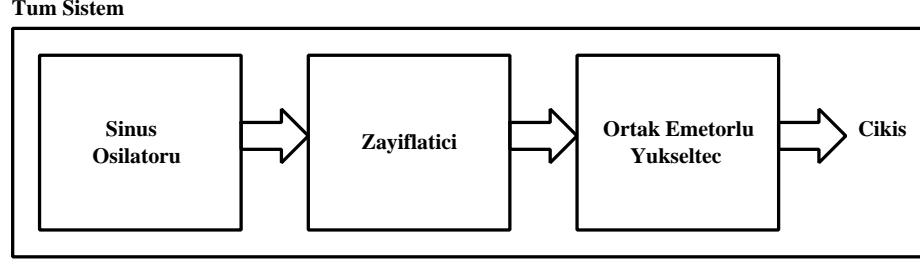


**ELEC331 - Electronic Circuits 2**  
Laboratory Project 1

November 23, 2017

Bu proje kapsamında bir sinüs osilatörünün, bir zayıflatıcı devresinin ve bir ortak emetörlü yükselteç devresinin tasarımı gerçekleştirilecektir. Tasarlanan devrelerin çalışma koşulları ayrı ayrı analiz edilecek ve istenilen koşulların sağlanması durumunda söz konusu devrelerin Şekil 1 uyarınca bir bütün olarak çalışmaları incelenecektir.



Şekil 1: Tasarlanacak sisteme ilişkin blok diyagramı.

## 1 Sinüs Osilatörü Tasarımı

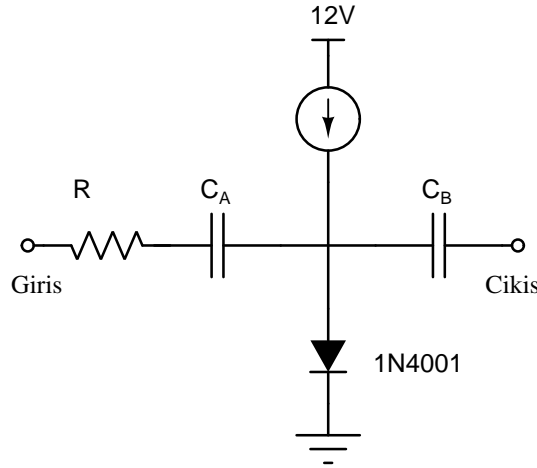
Bu aşamada, Wien köprüsü aracılığıyla bir sinüs osilatörü tasarlamamız istenmektedir. Burada kullanacağımız devre modeli için laboratuvar deney föyünde yer alan 9. bölümden faydalanınız. Tasarımınızı aşağıdaki yönergelere uygun olarak gerçekleştiriniz.

1. Devrenin gerilim kazancının belirlenmesinde hangi bileşenlerin etkili olduğunu belirtiniz. Gerilim kazancının 2.8 değerine eşit olabilmesi için bu bileşenlerin almaları gereken değerleri belirleyiniz ve devreye uygulayınız.
2. Devrede, seri ve paralel bağlı olmak üzere iki adet RC devresi bulunmaktadır. Bu devrelerin amaçlarını belirtiniz. Tüm kapasitörlerin  $C = 0.01\mu F$  olması durumunda çıkıştan  $f_0 = 1\text{kHz}$  frekanslı sinüzoidal işaret elde edebilmek için gerekli direnç değerlerini hesaplayınız, devreye uygulayınız ve çıkış geriliminin genlik ve frekans değerlerini gösteren osiloskop görüntüsünü raporunuza ekleyiniz.
3. Bir önceki adıma benzer şekilde ancak bu sefer kapasitörlerin  $C = 1\mu F$  olması durumunda çıkıştan  $f_0 = 100\text{Hz}$  frekanslı sinüzoidal işaret elde edebilmek için gerekli direnç değerlerini hesaplayınız, devreye uygulayınız ve çıkış geriliminin genlik ve frekans değerlerini gösteren osiloskop görüntüsünü raporunuza ekleyiniz.

## 2 Zayıflatıcı Devresi Tasarımı

Sinüs osilatörünün çıkışından elde edilecek işaretin genliği, tasarlanacak ortak emetörlü yükselteç devresinin girişine uygulanmak için gereğinden yüksek olacağından bu aşamada, çıkış işaretinin genliğini düşürmek üzere bir zayıflatıcı devresi tasarlamamız istenmektedir. Tasarımda kullanacağınız devre modeli Şekil 2 ile gösterilmektedir. Tasarımınızı aşağıdaki yönergelere uygun olarak gerçekleştiriniz.

1. Şekil 2 ile gösterilen zayıflatıcı devre modelinde yer alan akım kaynağını, çıkışında herhangi bir direnç olmaksızın zayıflatıcı devresine 1mA akım sağlayabilecek şekilde pnp transistörler (BC558) aracılığıyla basit akım kaynağı yapısı dahilinde tasarlayınız. Bunun için laboratuvar deney föyünde yer alan 2. bölümden faydalanınız. Referans akımını ayarlamak üzere kullanacağınız direnç yerine bir potansiyometre tercih edebilirsiniz.
2. 1N4001 diyotunun idealite faktörünü ( $n$ ) model parametrelerinden  $n = 1$  olacak şekilde değiştiriniz.  $C_A$  ve  $C_B$  ile gösterilen kapasitörlerin değerlerini  $10\mu F$  olarak uygulayınız. Bu şartlar altında giriş geriliminin genliğini bin kat düşürecek zayıflatıcı devresi için  $R$  direncinin değerini hesaplayınız. Hesaplamalarınızı rapora ekleyiniz.
3. Zayıflatıcı devresinin girişine  $V = 10 \sin(2\pi 1000t)V$  sinüzoidal işaretini uygulayınız. Giriş ve çıkış işaretlerinin genlik ve frekans değerlerini gösteren osiloskop görüntüsünü raporunuza ekleyiniz.



Şekil 2: Zayıflatıcı devresi.

### 3 Ortak Emetörlü Yükselteç Tasarımı

Bu aşamada zayıflatıcı devresinin çıkış gerilimini güçlendirmek üzere bir ortak emetörlü yükselteç devresi tasarlanacaktır. Burada kullanacağınız devre modeli için laboratuvar deney föyünde yer alan 5. bölümden faydalanınız. Tasarım için size sunulan parametreler şunlardır:

$$\begin{array}{lllll} V_{CC} = 12V & \beta_f = 150 & C_\pi = 20\text{pF} & C_\mu = 1\text{pF} & R_S = 250\Omega \\ R_1 = 15\text{k}\Omega & R_2 = 5\text{k}\Omega & R_C = 5\text{k}\Omega & R_L = 5\text{k}\Omega & R_E = 2.3\text{k}\Omega \end{array}$$

Tasarımınızı aşağıdaki yönergelere uygun olarak gerçekleştiriniz.

1. Tasarım için size sunulan bazı parametreler transistörün iç yapısı ile ilgilidir ve uygulanabilmeleri için transistörün model parametrelerinin değiştirilmesi gerekmektedir. Sizden istenilen değişiklikleri uyguladıktan sonra model parametreleri ekran görüntüsünü raporunuza ekleyiniz.
2. Size sunulan değerler ışığında Deney 5 devresini (emetör direnci köprülenmiş şekilde) temel alarak, alçak kesim frekansı  $f_L = 150\text{Hz}$  ve yüksek kesim frekansı  $f_H = 1000\text{kHz}$  olan bir ortak emetörlü yükselteç devresi tasarlayınız. Alçak kesim frekansının emetör köprüleme direnci tarafından belirlenmesi istenmektedir. İlgili hesaplamaları yapabilmeniz için gerekli olan bazı parametreler için DC analizden faydalanınız. Elde ettiğiniz  $C_1$ ,  $C_2$ ,  $C_X$  ve  $C_E$  (emetör köprüleme kapasitörü sığası) değerlerini raporunuza ekleyiniz.
3. Tasarladığınız devrenin girişine  $V = 10 \sin(2\pi 1000)\text{mV}$  sinüzoidal işaretini uygulayınız ve yükselteç devresine ilişkin Bode eğrisini elde ediniz. Ortabant kazancını (db cinsinden) not ediniz. Alçak ve yüksek kesim frekanslarının ortabant kazancının 3db azaldığı noktalarda arzu edilen değerlerde olup olmadığını gösteriniz. İlgili görüntüleri raporunuza ekleyiniz. Giriş ve çıkış işaretlerinin genlik ve frekans değerlerini gösteren osiloskop görüntüsünü raporunuza dahil ediniz.

## 4 Tasarımların Birleştirilmesi

Bu aşamada, tasarlanmış olduğunuz devrelerin bir arada çalışmalarını incelemek üzere bu üç devreyi birleştirmeniz istenmektedir. Bu işlemi, bir devrenin çıkış sinyali kendinden sonraki devrenin giriş sinyali olacak şekilde Şekil 1 ile gösterilen düzende gerçekleştiriniz. Ortak emetörlü yükselteç devresi, zayıflatıcı devresinin çıkışına  $R_S$  ve  $C_1$  bileşenleri olmadan bağlanacaktır ( $C_B$  doğrudan yükseltecin bazına bağlanacaktır). Bu aşamada uygulamanız istenen adımlar aşağıda yer almaktadır.

1. İlk aşamada  $f_0 = 1\text{kHz}$  elde etmek amacıyla hesaplanmış olduğunuz değerleri sinüs osilatör devrenize uygulayınız. Osiloskobun bir kanalını zayıflatıcı devresinin çıkışına, diğer kanalını ortak emetörlü yükselteç devresinin çıkışına bağlayınız. Her iki işaretin genlik ve frekans değerlerini gösteren osiloskop görüntüsünü raporunuza ekleyiniz.
2. İlk aşamada  $f_0 = 100\text{Hz}$  elde etmek amacıyla hesaplanmış olduğunuz değerleri sinüs osilatör devrenize uygulayınız. Osiloskobun bir kanalını zayıflatıcı devresinin çıkışına, diğer kanalını ortak emetörlü yükselteç devresinin çıkışına bağlayınız. Her iki işaretin genlik ve frekans değerlerini gösteren osiloskop görüntüsünü raporunuza ekleyiniz. Elde edilen sinyallerin genlik değerlerini kullanarak devrenin kazancını belirleyiniz (db cinsinden). Elde ettiğiniz değerin orta bant kazanç değerinden en az 3db daha küçük olup olmadığını raporunuzda belirtiniz.
3. Tasarladığınız devrelerin birleştirilerek bir sistem olarak ele alındığı bu aşamada,  $C_A$  ve  $C_B$  kapasitörlerinin sistemin alçak kesim frekansına etki edip etmediklerini gerekli hesaplamalar eşliğinde gösteriniz.  $C_A$  ve  $C_B$  kapasitörlerinin gördüğü eşdeğer direnç değerlerini raporunuzda belirtiniz. Bu kapasitörlerin sistemin alçak kesim frekansını değiştirmeleri durumunda yeni alçak kesim frekansının değerini ve hangi bileşen tarafından belirlendiğini raporunuza ekleyiniz.