



FACULTAD DE INGENIERIA

Universidad de Buenos Aires

CIRCUITOS ELECTRÓNICOS II - 66.10

Trabajo práctico N° 1A

Análisis de fuente lineal

Alumnos:

IRUSTA Pablo Padrón N° 80171

pabirus@gmail.com

LUNA Diego Padrón N° 75451

diegorluna@gmail.com

NIERO Adrián Padrón N° 80533

adrianniero@gmail.com

ROMERO Daniel Padrón N° 69456

danielosrom@gmail.com

Docentes:

Ing. BERTUCCIO José Alberto

Ing. ACQUATICCI Fabián

Ing. MARCHI Edgardo

Ing. BULACIO Matías

Ing. D'ANGIOLO Federico

Ing. GAMEZ Pablo

13 de abril de 2019

Índice

Índice	I
1. Objetivos	1
1.1. Resumen de objetivos	1
1.2. Desarrollo	1
2. Análisis cualitativo	3
2.1. Secciones del circuito	3
3. Punto de reposo	4
4. Análisis de la ganancia a lazo abierto en regulación de tensión (bajas\medias frecuencias)	5
4.1. Análisis de la ganancia de la etapa diferencial, Q_{12}/Q_{13}	5
4.1.1. Análisis de la fuente espejo	5
4.1.2. Ganancia de tensión	5
4.1.3. Resistencia de entrada	5
4.1.4. Resistencia de salida	5
4.2. Análisis de la ganancia del seguidor por emisor, Q_3	5
4.2.1. Análisis de la fuente de corriente	5
4.2.2. Ganancia de tensión	5
4.2.3. Resistencia de entrada	5
4.2.4. Resistencia de salida	5
4.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5	5
4.3.1. Ganancia de tensión	5
4.3.2. Resistencia de entrada	5
4.3.3. Resistencia de salida	5
5. Análisis del camino de realimentación de tensión	6
5.1. Análisis de la ganancia del seguidor por emisor, Q_{10}	6
5.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{10}	6
5.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{10}	6
5.4. Análisis de la ganancia del seguidor por emisor, Q_9	6
5.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_9	6
5.6. Análisis de la resistencia de salida del seguidor por emisor, Q_9	6
5.7. Análisis del divisor resistivo de realimentación R_9/R_{10}	6
5.8. Cálculo de la transferencia del realimentador serie-serie	6
5.9. Cálculo de la ganancia de lazo para el lazo de corriente	6
5.10. Diagrama completo del circuito realimentado	6
5.11. Cálculo de la resistencia de salida a lazo abierto	6
5.12. Cálculo de la tensión de salida a lazo cerrado	6
5.13. Cálculo de la resistencia de salida a lazo cerrado	6

6. Análisis de la ganancia a lazo abierto en regulación de corriente (bajas\medias frecuencias)	7
6.1. Análisis de la ganancia de la etapa diferencial, Q_{12}/Q_{13}	7
6.1.1. Análisis de la fuente espejo	7
6.1.2. Ganancia de tensión	7
6.1.3. Resistencia de entrada	7
6.1.4. Resistencia de salida	7
6.2. Análisis de la ganancia del seguidor por emisor, Q_3	7
6.2.1. Análisis de la fuente de corriente	7
6.2.2. Ganancia de tensión	7
6.2.3. Resistencia de entrada	7
6.2.4. Resistencia de salida	7
6.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5	7
6.3.1. Ganancia de tensión	7
6.3.2. Resistencia de entrada	7
6.3.3. Resistencia de salida	7
7. Análisis del camino de realimentación de corriente	8
7.1. Análisis de la ganancia de la etapa en seguidor por emisor, Q_{11}	8
7.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{11}	8
7.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{11}	8
7.4. Análisis de la ganancia del seguidor por emisor, Q_7	8
7.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_7	8
7.6. Análisis de la resistencia de salida del seguidor por emisor, Q_7	8
7.7. Análisis del amplificador diferencial con operacional, U_3A	8
7.8. Análisis del amplificador no inversor con operacional, U_3B	8
7.9. Cálculo de la transferencia del realimentador serie-paralelo	8
7.10. Cálculo de la ganancia de lazo para el lazo de corriente	8
7.11. Diagrama completo del circuito realimentado	8
7.12. Cálculo de la resistencia de salida a lazo abierto	8
7.13. Cálculo de la corriente de salida a lazo cerrado	8
7.14. Cálculo de la resistencia de salida a lazo cerrado	8
8. Respuestas a preguntas en el enunciado	9
8.1. Punto 1	9
8.2. Punto 2	10
8.3. Punto 3	11
8.4. Punto 4	12
8.5. Punto 5	13
8.6. Punto 6	14
8.7. Punto 7	16
8.8. Punto 8	18
8.9. Punto 9	20

8.10. Punto 10	21
8.11. Punto 11	22
8.12. Punto 12	23
8.13. Punto 13	24
8.14. Punto 14	26
8.15. Punto 15	28
8.16. Punto 16	30
8.17. Punto 17	33
8.18. Punto 18	34
8.19. Punto 19	36
8.20. Punto 20	38
8.21. Punto 21	40
9. Observaciones y conclusiones	41
9.1. Observaciones y conclusiones	41
10. Bibliografía	43
Apéndices	45
A. Análisis teórico de subcircuitos	45
A.1. Amplificadores con operacionales	45
A.1.1. Amplificador no inversor	45
A.1.2. Amplificador inversor	45
A.1.3. Amplificador diferencial	45
A.2. Par compuesto (Sziklai)	46
A.2.1. Análisis de pequeña señal por realimentación para el par compuesto como seguidor	47
A.3. Llave electrónica transparente	50
B. Hojas de datos	53
B.1. TL431	53
B.2. TL082	53
B.3. BC548	53
B.4. BC558	53
B.5. BD137	54
B.6. MJE15032	54
B.7. MJE2955	54
B.8. Metal film resistor	54
B.9. Carbon film resistor	54
B.10. Ceramic capacitor	55
B.11. Electrolytic Aluminum capacitor	55

Índice de figuras

1.1. Circuito completo con las secciones indicadas.	2
8.1. Tensión de salida, V_o , en función de R_9 , con esta variando entre 0Ω y $90k\Omega$	15
8.2. Corriente máxima de salida, I_o , en función de R_{18} , con esta variando entre 0Ω y $18k\Omega$	17
8.3. Tensión en las entradas del switch analógico y tensión de salida, en función de R_L , con esta variando entre 100Ω y 0Ω	19
8.4. Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre $0,1Hz$ y $100kHz$	25
8.5. Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre $0,1Hz$ y $100kHz$	27
8.6. Tensión de salida en función de la corriente de salida para R_L variando entre 100Ω y 0Ω	29
8.7. Circuito usado para la conmutación de la carga	30
8.8. Tensión de salida frente a saltos de carga de $0A$ a $1A$ y de $1A$ a $0A$	31
8.9. Variación de la tensión de salida en los saltos de carga	32
8.10. Tensión de salida vs tensión de entrada.	35
8.11. Tensión de salida vs tensión de entrada.	37
8.12. Rizado de entrada y salida.	39
A.1. Par Sziklai NPN	46
A.2. Par compuesto como seguidor	47
A.3. Par compuesto como seguidor, modelo de pequeña señal	48
A.4. Aplicando parámetros Z al realimentador	48
A.5. Reemplazando en el circuito original	48
A.6. Circuito con $R_1 = \infty$ y $R_2 = 0$	49
A.7. Circuito utilizado para simular la llave analógica.	51
A.8. Respuesta de la llave analógica.	52

Índice de cuadros

3.1. Elementos del modelo de pequeña señal de los transistores en regulación de tensión ($f_{(I_C)}$).	4
3.2. Elementos del modelo de pequeña señal de los transistores en regulación de corriente ($f_{(I_C)}$).	4
8.1. Eficiencia en función de la tensión de entrada.	33

1. Objetivos

1.1. Resumen de objetivos

El trabajo práctico consiste en el análisis del circuito de una fuente de alimentación lineal realimentada. El análisis es por cálculo y por simulación con **SPICE** (**LTSPICE** específicamente en nuestro caso), de donde se pretende obtener una caracterización de la fuente de alimentación. Un detalle a mencionar es que los datos de las simulaciones se exportaron a archivos de texto con los datos crudos de las señales y se procesaron y graficaron en **MATLAB**, principalmente para mayor detalle y precisión en los gráficos, pero también nos simplificó los cálculos.

1.2. Desarrollo

Se hace un análisis cualitativo de la fuente para luego pasar a analizar las diferentes secciones del circuito, remitiendo a apartados donde sea necesario, para explicar conceptualmente algún subcircuito, luego haciendo una análisis de pequeña señal a frecuencias bajas y medias, para finalmente usando esta información, responder las preguntas propuestas en las consignas del trabajo práctico. En la figura [\[1.1\]](#) se muestra el circuito completo usado para la simulación donde se puede ver las subsecciones que se analizarán, en el mismo también se muestran los puntos de reposo obtenidos para una condición particular de carga.

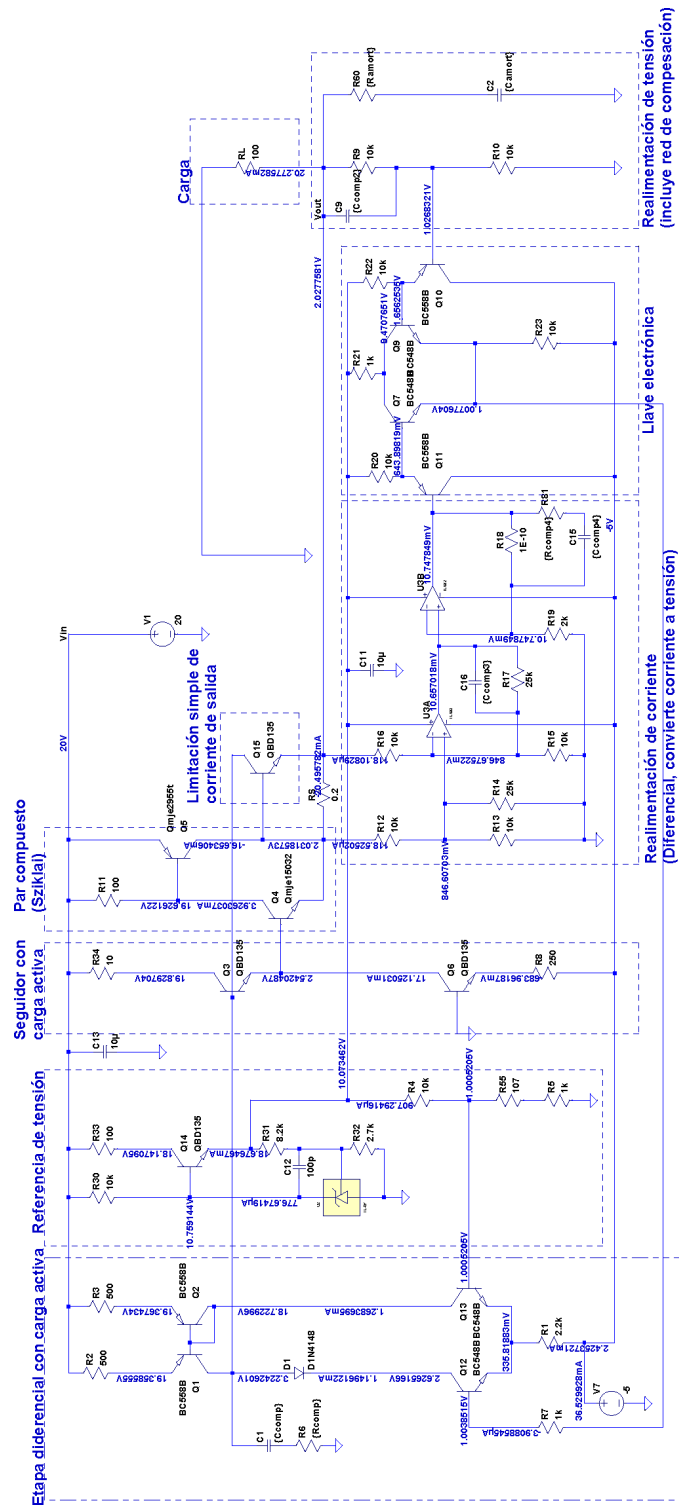


Figura 1.1: Circuito completo con las secciones indicadas.

2. Análisis cualitativo

2.1. Secciones del circuito

La topología del circuito corresponde a la de un típico amplificador de potencia de tres etapas realimentado, donde la “señal” a amplificar es una referencia de tensión, armada en torno a una referencia de tensión comercial, el **TL431**, la tensión de salida es muestreada y sumada a la entrada, formando un lazo de realimentación **serie-paralelo**, estabilizando la tensión de salida, el resultado de esta configuración es una fuente de tensión regulada. El circuito además posee un segundo lazo de realimentación, donde se muestrea la corriente de salida, se convierte a tensión y se suma a la entrada, formando un lazo de realimentación **serie-serie**, estabilizando la corriente de salida. El circuito trabaja con solo uno de los lazos de realimentación funcionando en un dado momento, el switcheo de uno a otro, se realiza en forma automática, con un subcircuito dedicado, según sea el estado de carga, el amplificador de potencia es el mismo en ambos lazos, solo cambia la red de realimentación. El circuito además cuenta con una limitación extra de corriente que actúa únicamente durante transitorios, además el circuito se encuentra compensado en frecuencia en ambos lazos (tema de la segunda parte del trabajo práctico). En el circuito se pueden diferenciar claramente las secciones que se marcan en la figura [\[1.1\]](#), las mismas son:

- Amplificador diferencial con carga activa: realiza la suma (resta) de la señal realimentada y provee amplificación.
- Referencia de tensión: Provee una tensión estable de referencia de aproximadamente 1V y además provee alimentación para algunas partes del circuito (10V).
- Seguidor con carga activa: Provee adaptación de impedancia entre la primera y la tercera etapa.
- Par compuesto (Sziklai): Maneja la corriente de salida, presentando a la carga una muy baja impedancia y una alta impedancia a la segunda etapa.
- Limitación de corriente simple: Formada solo por un transistor que limita durante transitorios, simplemente deriva corriente de la base del seguidor (segunda etapa).
- Llave analógica: Hace el switcheo automático entre los lazos de tensión y corriente, es prácticamente transparente a fines prácticos.
- Realimentación de tensión: Red de muestreo y realimentación de tensión (la mitad de la llave forma parte de la misma).
- Realimentación de corriente: Red de muestreo y realimentación de corriente (la mitad de la llave forma parte de la misma).

3. Punto de reposo

Se hizo inicialmente un cálculo del punto de reposo en forma manual para la fuente de alimentación en regulación de tensión y de corriente, pero los valores obtenidos, a pesar de ser lógicos, diferían bastante respecto de la simulación, en particular, como es de esperarse, la etapa diferencial, por lo tanto se decidió utilizar los valores obtenidos de la simulación para los puntos de trabajo y los elementos del modelo de pequeña señal de cada dispositivo activo. A continuación en los cuadros [3.1] y [3.2] se resumen los valores obtenidos para todos los transistores en el caso de regulación de tensión ($R_L = 100\Omega$) y regulación de corriente ($R_L = 0\Omega$) respectivamente.

	Q1	Q2	Q3	Q4	Q5	Q6	Q9	Q10	Q12	Q13	Q14
I_C [mA]	1.28	1.26	17	3.93	16.7	17.1	0.603	0.837	1.15	1.27	18.5
gm [A/V]	4.89e-2	4.79e-2	6.58e-1	1.21e-1	7.43e-1	6.62e-1	2.32e-2	3.2e-2	4.39e-2	4.85e-2	7.15e-1
r_π [Ω]	8.08 k	5.74 k	197	927	189	184	14.5 k	10.1 k	7.21 k	8.12 k	174
r_o [Ω]	40.7 k	28.9 k	13.9 k	10.5 k	2.1 k	13 k	117 k	50.9 k	56 k	63.5 k	12.3 k
β	395	275	130	112	140	122	335	324	316	394	124

Cuadro 3.1: Elementos del modelo de pequeña señal de los transistores en regulación de tensión ($f_{(I_C)}$).

El par de transistores transistores Q_7/Q_{11} no se considera por estar Q_7 cortado, lo mismo para el transistor Q_{15} , en el punto correspondiere se explica las razones y el funcionamiento del subcircuito.

	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q11	Q12	Q13	Q14
I_C [mA]	1.28	1.26	17.2	19.7	2040	17.1	0.603	0.837	1.15	1.27	18.5
gm [A/V]	4.9e-2	4.79e-2	6.64e-1	6.07e-1	54.3	6.62e-1	2.32e-2	3.2e-2	4.39e-2	4.85e-2	7.15e-1
r_π [Ω]	8.32 k	5.75 k	197	186	2.11	183	14.5 k	10.1 k	7.21 k	8.12 k	174
r_o [Ω]	41.8 k	29 k	13.9 k	2.12 k	17.9 k	12.9 k	117 k	50.9 k	56 k	63.5 k	12.3 k
β	407	275	131	113	115	121	335	324	316	394	124

Cuadro 3.2: Elementos del modelo de pequeña señal de los transistores en regulación de corriente ($f_{(I_C)}$).

El par de transistores transistores Q_9/Q_{10} no se considera por estar Q_9 cortado, lo mismo para el transistor Q_{15} , ídem al caso anterior. El diodo D_1 presenta una resistencia dinámica equivalente de $r_{d_{D_1}} = 46,8\Omega$ en ambos casos, también presenta una capacidad equivalente que no es considerada para el reposo (pero es importante en su funcionamiento dinámico).

Algo importante a observar es la perfecta inversión de los puntos de reposo de los pares de transistores Q_9/Q_{10} y Q_7/Q_{11} , sus puntos de reposo son idénticos al estar activos en el correspondiente lazo de realimentación, se explica en detalle mas adelante. El transistor Q_{15} solo conduce por breves períodos de tiempo al limitar picos de corriente, en estado estacionario siempre está cortado.

4. Análisis de la ganancia a lazo abierto en regulación de tensión (bajas\medias frecuencias)

4.1. Análisis de la ganancia de la etapa diferencial, Q_{12}/Q_{13}

4.1.1. Análisis de la fuente espejo

4.1.2. Ganancia de tensión

4.1.3. Resistencia de entrada

4.1.4. Resistencia de salida

4.2. Análisis de la ganancia del seguidor por emisor, Q_3

4.2.1. Análisis de la fuente de corriente

4.2.2. Ganancia de tensión

4.2.3. Resistencia de entrada

4.2.4. Resistencia de salida

4.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5

4.3.1. Ganancia de tensión

4.3.2. Resistencia de entrada

4.3.3. Resistencia de salida

5. Análisis del camino de realimentación de tensión

- 5.1. Análisis de la ganancia del seguidor por emisor, Q_{10}
- 5.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{10}
- 5.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{10}
- 5.4. Análisis de la ganancia del seguidor por emisor, Q_9
- 5.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_9
- 5.6. Análisis de la resistencia de salida del seguidor por emisor, Q_9
- 5.7. Análisis del divisor resistivo de realimentación R_9/R_{10}
- 5.8. Cálculo de la transferencia del realimentador serie-serie
- 5.9. Cálculo de la ganancia de lazo para el lazo de corriente
- 5.10. Diagrama completo del circuito realimentado
- 5.11. Cálculo de la resistencia de salida a lazo abierto
- 5.12. Cálculo de la tensión de salida a lazo cerrado
- 5.13. Cálculo de la resistencia de salida a lazo cerrado

6. Análisis de la ganancia a lazo abierto en regulación de corriente (bajas\medias frecuencias)

6.1. Análisis de la ganancia de la etapa diferencial, Q_{12}/Q_{13}

6.1.1. Análisis de la fuente espejo

6.1.2. Ganancia de tensión

6.1.3. Resistencia de entrada

6.1.4. Resistencia de salida

6.2. Análisis de la ganancia del seguidor por emisor, Q_3

6.2.1. Análisis de la fuente de corriente

6.2.2. Ganancia de tensión

6.2.3. Resistencia de entrada

6.2.4. Resistencia de salida

6.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5

6.3.1. Ganancia de tensión

6.3.2. Resistencia de entrada

6.3.3. Resistencia de salida

7. Análisis del camino de realimentación de corriente

- 7.1. Análisis de la ganancia de la etapa en seguidor por emisor, Q_{11}
- 7.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{11}
- 7.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{11}
- 7.4. Análisis de la ganancia del seguidor por emisor, Q_7
- 7.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_7
- 7.6. Análisis de la resistencia de salida del seguidor por emisor, Q_7
- 7.7. Análisis del amplificador diferencial con operacional, U_3A
- 7.8. Análisis del amplificador no inversor con operacional, U_3B
- 7.9. Cálculo de la transferencia del realimentador serie-paralelo
- 7.10. Cálculo de la ganancia de lazo para el lazo de corriente
- 7.11. Diagrama completo del circuito realimentado
- 7.12. Cálculo de la resistencia de salida a lazo abierto
- 7.13. Cálculo de la corriente de salida a lazo cerrado
- 7.14. Cálculo de la resistencia de salida a lazo cerrado

8. Respuestas a preguntas en el enunciado

8.1. Punto 1

Enunciado: Analizar que función cumple y como opera el subcircuito compuesto por R_{12} a R_{17} , C_{16} y U_3A . Luego incluir R_S . ¿Qué características tiene éste subcircuito, por ejemplo, su transferencia, su ancho de banda, su dependencia de las especificaciones del amplificador operacional TL082, de sus fuentes de alimentación, de la temperatura, de la tolerancia y tecnología de los resistores con los que se lo implemente, etc.

COMPLETAR!!

8.2. Punto 2

Enunciado: *Analizar qué función cumple y como opera el subcircuito compuesto por R_{18} a R_{19} , C_{15} y U_3B . ¿Qué características tiene éste subcircuito, por ejemplo, su transferencia, su ancho de banda, su dependencia de las especificaciones del amplificador operacional TL082, de sus fuentes de alimentación, de la temperatura, de la tolerancia y tecnología de los resistores con lo que se lo implemente, etc. (R_{18} puede variarse desde 0Ω a $18k\Omega$).*

COMPLETAR!!

8.3. Punto 3

Enunciado: *Analizar qué función cumple y cómo opera el subcircuito compuesto por R_{20} a R_{23} y Q_7 - Q_9 - Q_{10} - Q_{11} . ¿Qué características tiene éste subcircuito?.*

El circuito se explica en forma cualitativa y con simulaciones en la sección [A.3]. A partir de la sección [5.1] y hasta la sección sección [5.6], se analiza la transferencia en pequeña señal como parte de las redes de realimentación del circuito.

8.4. Punto 4

Enunciado: *Analizar el subcircuito que proporciona la tensión de referencia. ¿Cómo funciona y qué características tiene? Por ejemplo: hallar por cálculo y por simulación el valor de la tensión de referencia y su dependencia de la variación de la tensión de entrada V_1 , de la temperatura ambiente y de la corriente que pueda entregar éste subcircuito a otros subcircuitos que alimente. Consultar las hojas de datos de todos sus componentes, en especial el TL431.*

COMPLETAR!!

8.5. Punto 5

Enunciado: *Analizar el subcircuito compuesto por Q_4 y Q_5 . Por ejemplo: con que nombre es conocida su topología, comprobar si es una topología que emplea realimentación, qué características funcionales tiene este subcircuito, que valores de impedancia presente a los otros circuitos que alimente, cual es la transferencia de este subcircuito (variable de salida / variable de entrada), cuál es su ancho de banda, etc.*

COMPLETAR!!

8.6. Punto 6

Enunciado: *¿Cuál es el rango de la tensión de salida de la fuente considerando que R_9 puede variar desde 0Ω a $90k\Omega$? (Tomar $R_L = 1M\Omega$).*

En la figura [\[8.1\]](#) se muestra el gráfico de la tensión de salida en modo de regulación de tensión en función de la resistencia del resistor R_9 , el gráfico se obtuvo realizando una simulación paramétrica con $R_L = 1M\Omega$, con el comando **SPICE** *.step*, y luego se exportó el resultado y se graficó en **MATLAB**. En el gráfico se puede apreciar que, como se espera según lo calculado, el crecimiento es lineal con R_9 , entre valores muy cercanos a los nominales de 1V y 10V.

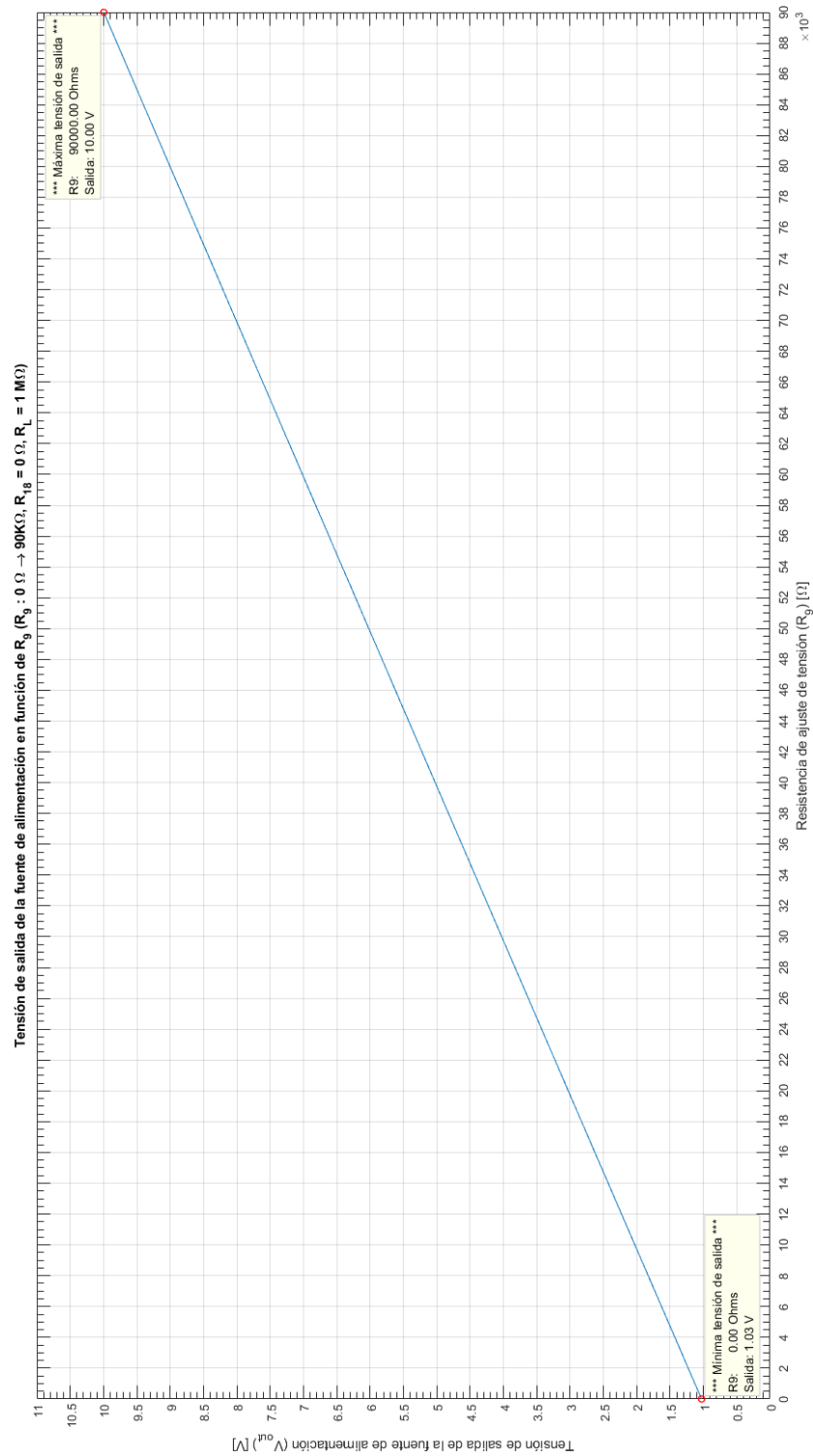


Figura 8.1: Tensión de salida, V_o , en función de R_9 , con esta variando entre 0Ω y $90k\Omega$.

8.7. Punto 7

Enunciado: *¿Cuál es el rango la corriente de salida de la fuente considerando que R_{18} puede variar desde 0Ω a $18k\Omega$? (Tomar $R_L = 0\Omega$).*

En la figura [\[8.2\]](#) se muestra el gráfico de la corriente de salida en modo de regulación de corriente en función de la resistencia del resistor R_{18} , el gráfico se obtuvo realizando una simulación paramétrica con $R_L = 0\Omega$, con el comando **SPICE** *.step*, y luego se exportó el resultado y se graficó en **MATLAB**. En el gráfico se puede apreciar que, como se espera según lo calculado, se obtiene una hipérbola, entre valores muy cercanos a los nominales de 2A y 200mA.

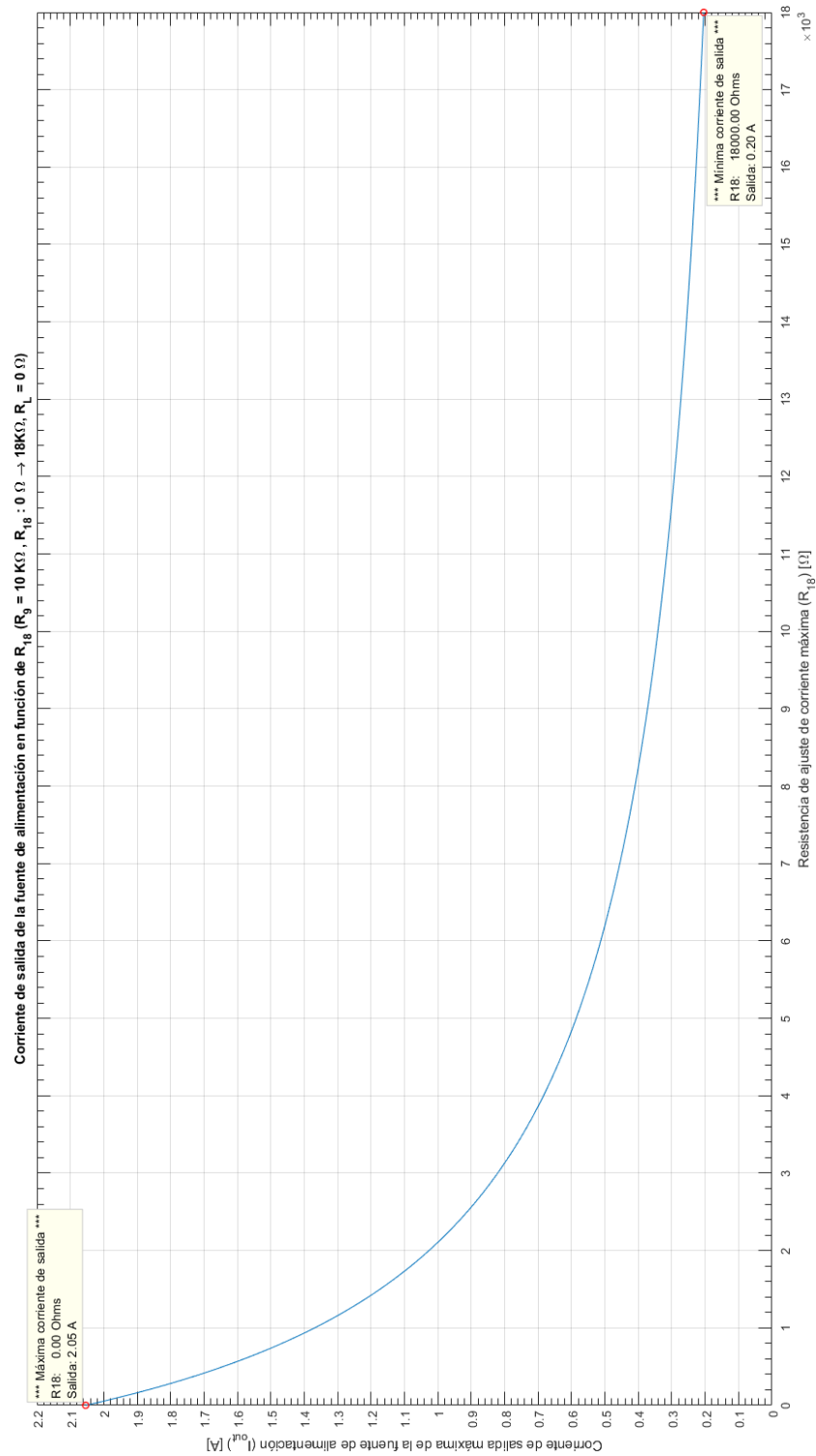


Figura 8.2: Corriente máxima de salida, I_o , en función de R_{18} , con esta variando entre 0Ω y $18k\Omega$.

8.8. Punto 8

Enunciado: ¿Cuál es el valor de la resistencia de carga R_L que impone el límite entre el modo fuente de tensión y fuente de corriente para $R_9 = 90\text{k}\Omega$ y $R_{18} = 0\Omega$?

En la figura [8.3] se muestra el gráfico de la tensión en las entradas de la llave analógica en función de la resistencia de carga R_L , el gráfico se obtuvo realizando una simulación paramétrica, con el comando **SPICE .step**, y luego se exportó el resultado y se procesó y graficó en **MATLAB**. En el gráfico se puede apreciar que está marcado el valor donde se cruzan los valores de tensión en las entradas de la llave, 1V, el valor de resistencia de carga al que se produce este cruce, se asumió como el valor de transición, el valor obtenido es de $4,88\Omega$. Se graficó también en la misma escala la tensión de salida en función de la resistencia de carga, donde también se marcó el valor al que se produce la transición, se produce a un valor de tensión de salida de 9,81V, el valor nominal esperado es de 10V.

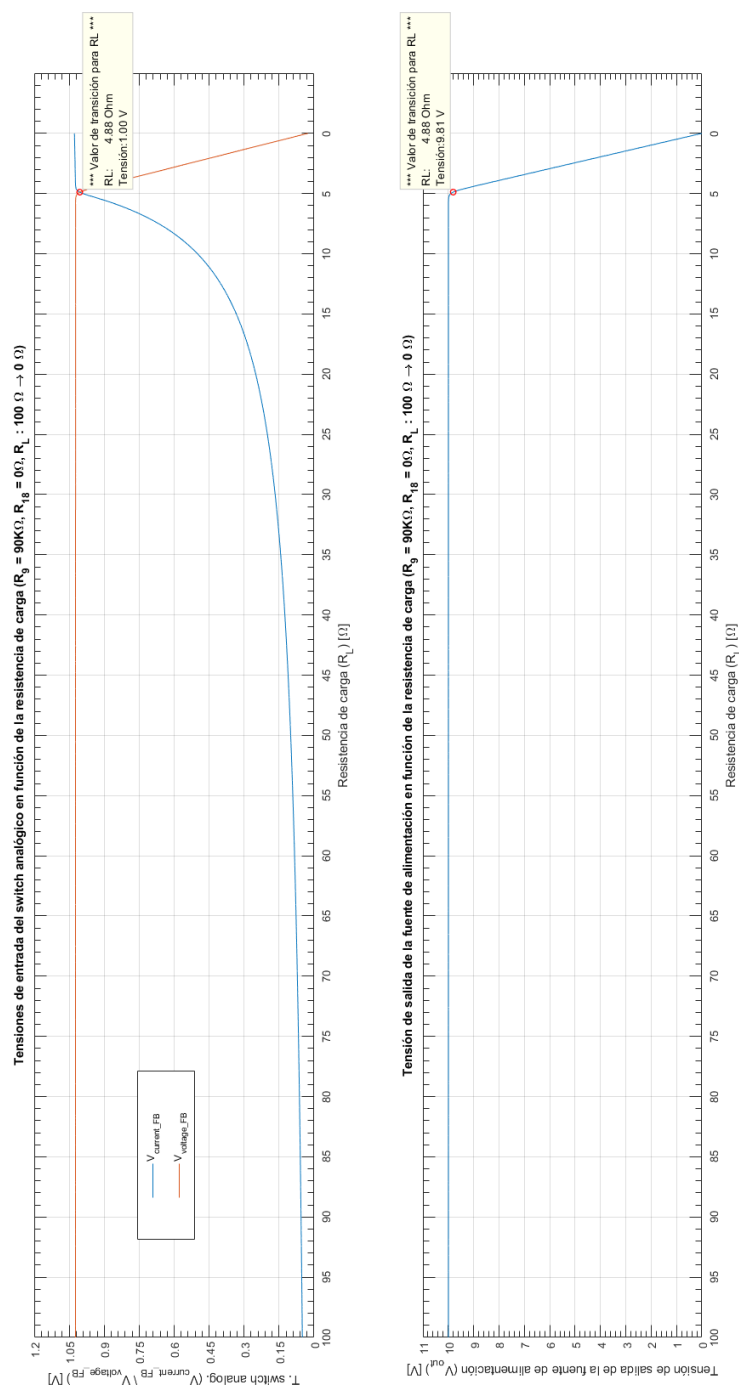


Figura 8.3: Tensión en las entradas del switch analógico y tensión de salida, en función de R_L , con esta variando entre 100Ω y 0Ω .

8.9. Punto 9

Enunciado: *¿Qué hace (o para que está) cada componente, o sea, que función cumple en el circuito y justificar el valor de cada resistencia, diodo, transistor, etc?*

En particular, respecto de la pregunta anterior, explicar que función realiza D_1 y justificar la elección de su designación como 1N4148.

COMPLETAR!!

8.10. Punto 10

Enunciado: *¿Qué tecnología, tolerancia, capacidad de disipación de potencia, estabilidad con la temperatura, tensión y corriente de operación máxima y pulsante, características mecánicas, apartamiento de su valor nominal por envejecimiento, etc, debe tener cada componente considerando una implementación física de éste circuito?.*

COMPLETAR!!

8.11. Punto 11

Enunciado: *Calcular la ganancia de lazo “af” para el lazo de tensión y para el lazo de corriente, comparando en ambos casos con respecto a 1, o sea, ¿Resulta “af” mucho mayor que 1? Considerar esto para frecuencias del orden de entre 0Hz y 100Hz.*

COMPLETAR!!

8.12. Punto 12

Enunciado: *Calcular la impedancia de salida, o más propiamente la impedancia en el nodo de salida, para una carga de 100Ω y una frecuencia en el entorno a 50Hz. Utilizar para el cálculo los mismo modelos utilizados en la pregunta anterior.*

COMPLETAR!!

8.13. Punto 13

Enunciado: Hallar por simulación la impedancia del nodo de salida en función de la frecuencia para frecuencias desde 0,1Hz hasta 100kHz y con $R_L = 100\Omega$. Considerar $R_9 = 10k\Omega$.

En la figura [8.4] se muestra el gráfico de la impedancia en el nodo de salida en modo de regulación de tensión, el gráfico se obtuvo simulando en **SPICE** con $R_L = 100\Omega$, con una fuente de corriente de señal conectada en paralelo con la carga, I_p , realizando un barrido en alterna de 0,1Hz a 100kHz, con el comando **SPICE** *.ac*, y luego obteniendo el cociente $\frac{V(I_p)}{I_p}$, el resultado se exportó y se graficó en **MATLAB**, en escala semilogarítmica, su módulo y su fase, se destacó el resultado a bajas frecuencias que representa la resistencia de salida a frecuencia bajas/medias. El bajo valor obtenido para esta resistencia ($473\mu\Omega$) implica que se trata de una buena fuente de tensión, que en el caso ideal tiene resistencia de salida de 0Ω , esto se debe a la gran ganancia de lazo en modo de regulación de tensión. Otra cosa que se puede observar es que al aumentar la frecuencia la impedancia aumenta, al caer la ganancia de lazo, y se torna inductiva, al menos hasta que la fase supera los 90° , esto parece indicar un efecto de resistencia negativa, la fuente entregaría energía de alterna (esto necesita mas análisis).

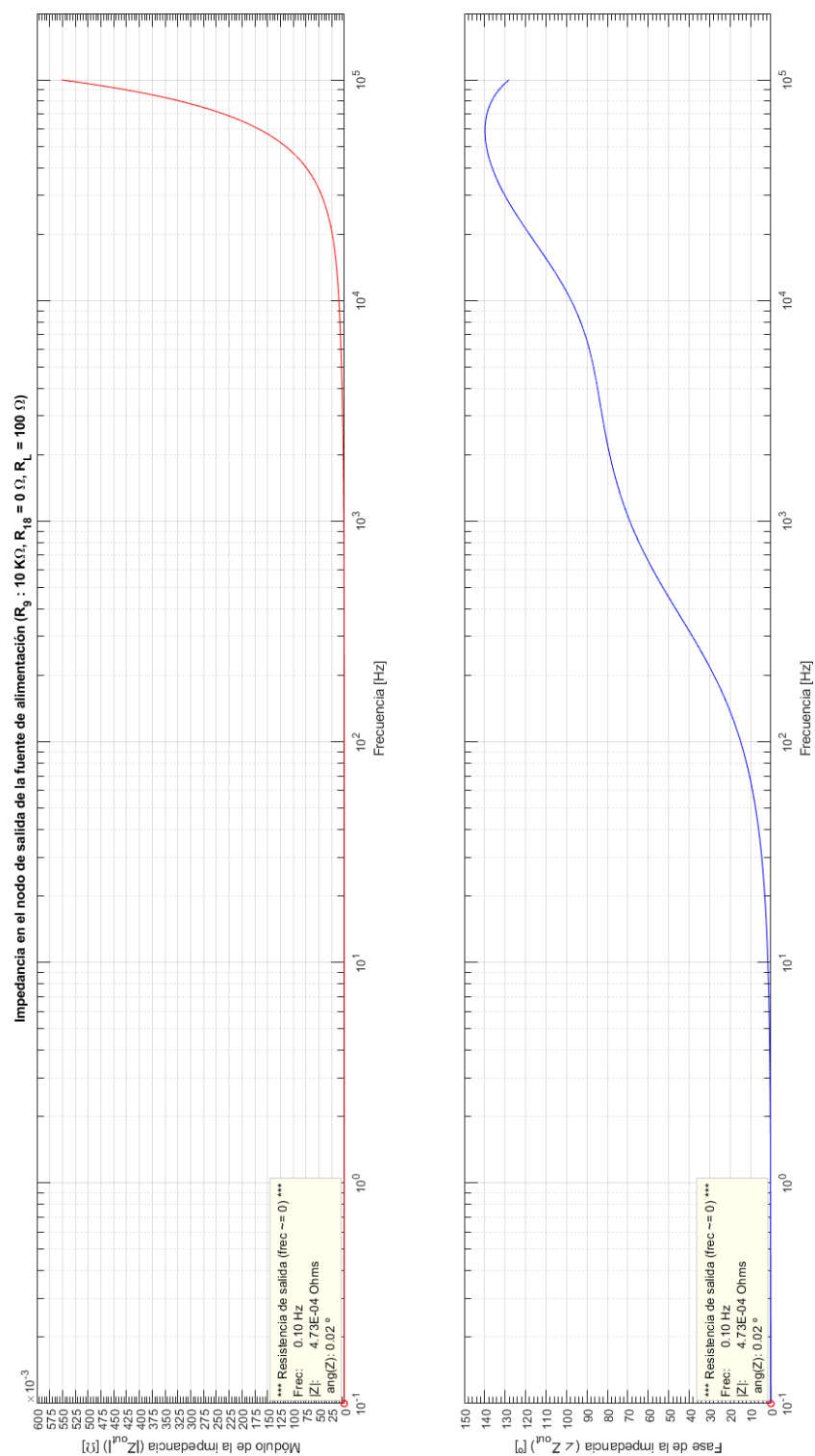


Figura 8.4: Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre 0,1Hz y 100kHz.

8.14. Punto 14

Enunciado: Hallar por simulación la impedancia de la malla de salida en función de la frecuencia para frecuencias desde 0,1Hz hasta 100kHz y con $R_L = 0\Omega$. Considerar $R_{18} = 0\Omega$.

En la figura [8.5] se muestra el gráfico de la impedancia en el nodo de salida en modo de regulación de corriente, el gráfico se obtuvo simulando en **SPICE** con la salida cortocircuitada a través de una fuente de tensión de señal, V_p , realizando un barrido en alterna de 0,1Hz a 100kHz, con el comando **SPICE .ac**, y luego obteniendo el cociente $\frac{V_p}{I(V_p)}$, el resultado se exportó y se graficó en **MATLAB**, en escala semilogarítmica, su módulo y su fase, se destacó el resultado a bajas frecuencias que representa la resistencia de salida a frecuencia bajas/medias. El bajo valor obtenido para esta resistencia (958Ω) implica que no se trata de una buena fuente de corriente, que en el caso ideal tiene resistencia de salida ∞ , esto se debe a la menor ganancia de lazo en modo regulación de corriente respecto al modo regulación tensión. Otra cosa que se puede observar es que al aumentar la frecuencia la impedancia disminuye, al caer la ganancia de lazo, y se torna capacitiva.

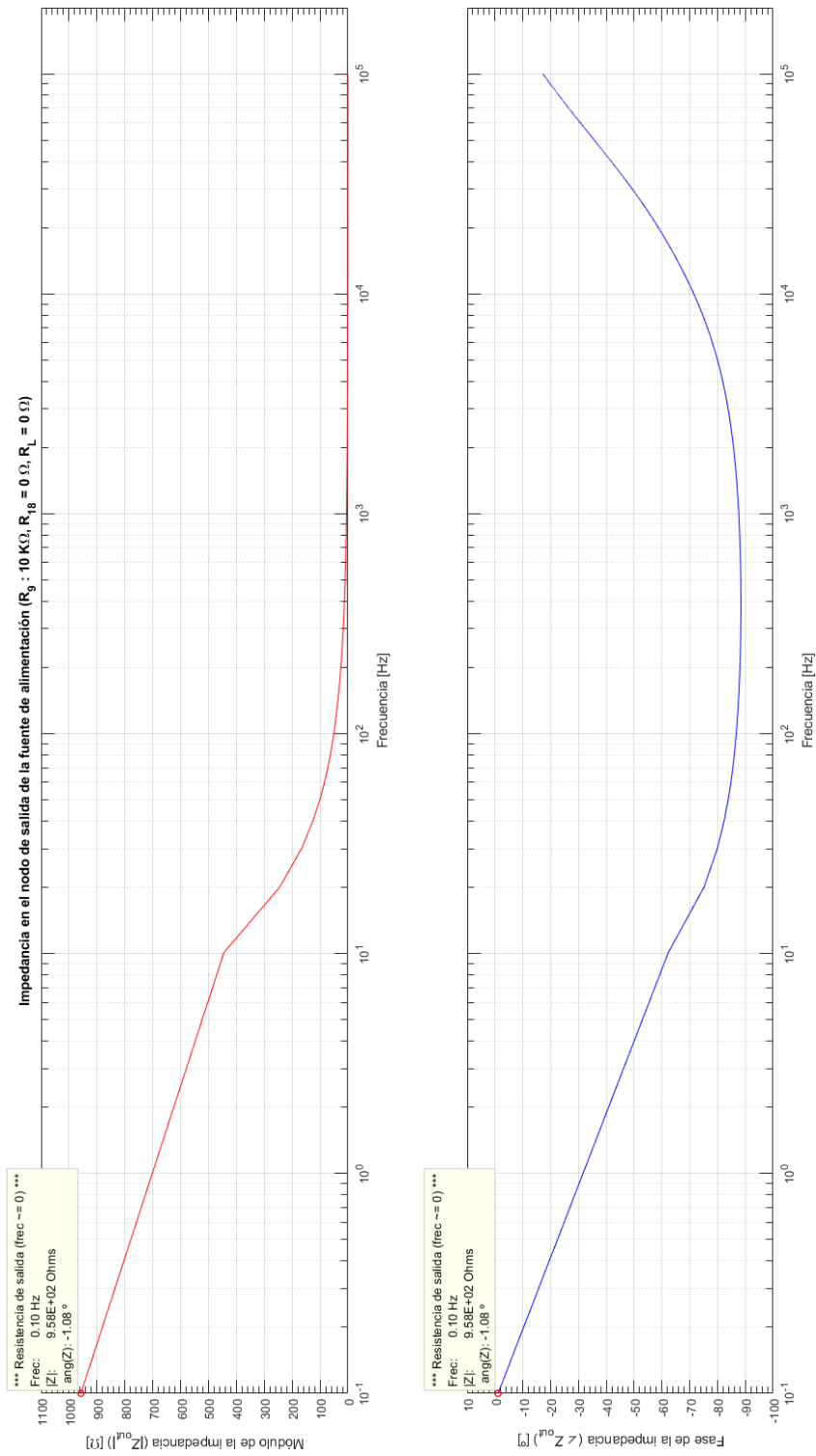


Figura 8.5: Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre 0,1Hz y 100kHz.

8.15. Punto 15

Enunciado: *Hallar por simulación la tensión del nodo de salida en función de la corriente de salida para R_L variando entre 100Ω y 0Ω . Considerar $R_9 = 10k\Omega$ y $R_{18} = 0\Omega$.*

En la figura [\[8.6\]](#) se muestra la variación de la tensión de salida en función de la corriente de salida, se distinguen claramente y están marcadas, las regiones de regulación de tensión (la tensión nominal esperada es de 2V) y corriente (la corriente esperada es de 2A).

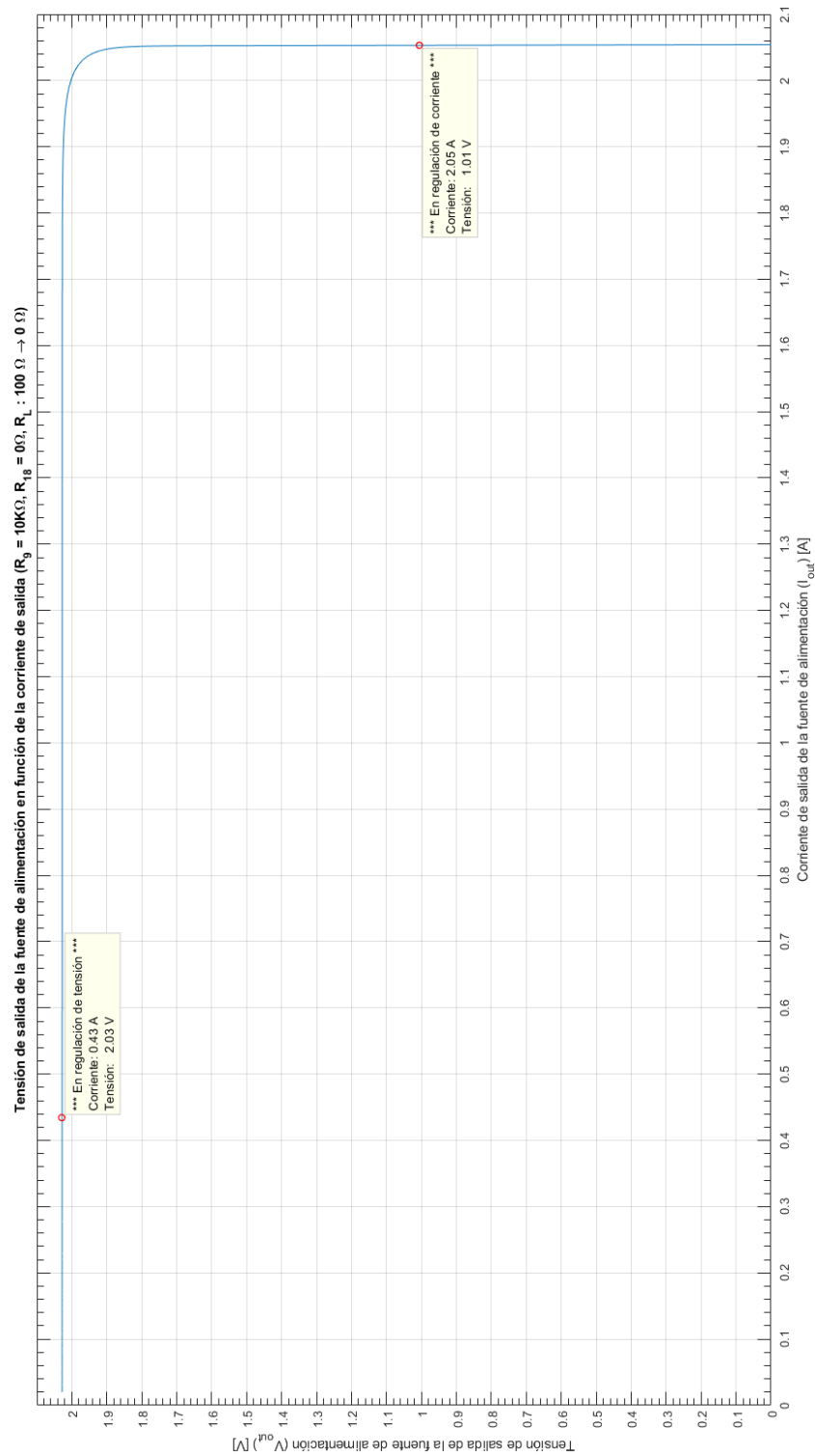


Figura 8.6: Tensión de salida en función de la corriente de salida para R_L variando entre 100Ω y 0Ω .

8.16. Punto 16

Enunciado: Hallar por simulación la variación de la tensión de salida en función del tiempo para un salto abrupto de la corriente de salida desde aproximadamente 0A hasta 1A y posteriormente un salto abrupto de la corriente de salida desde aproximadamente 1A hasta 0A. Considerar $R_9 = 10\text{k}\Omega$ y $R_{18} = 0\Omega$.

Para lograr la conmutación de la carga se utilizó el circuito mostrado en la figura [8.7], donde se puede ver el modelo de una llave controlada por tensión con resistencia de 0Ω en estado cerrado y resistencia tendiendo a infinito (valor muy grande) para el estado abierto. El switch es controlado por una onda cuadrada, de tal manera de lograr una carga de 0A al comienzo de la simulación, de 1A ($R_L = 2\Omega$) a los 20ms, y luego nuevamente 0A a los 50ms. La simulación realizada es del tipo transitorio (**SPICE** .tran), la salida de la misma se muestra resaltando el momento de las transiciones en la figura [8.8]. En la figura [8.9] se destaca la diferencia en la tensión de salida en carga respecto a en vacío, esta diferencia permite estimar la resistencia de salida de la fuente de alimentación, el valor obtenido es:

$$R_o = \frac{\Delta V}{\Delta I} = \frac{3.67\text{e-}4\text{V}}{1.0137\text{A}} = 642\mu\Omega \quad (8.1)$$

.model MYSW SW(Ron=1E-10 Roff=1E10 Vt=0.5 Vh=0)

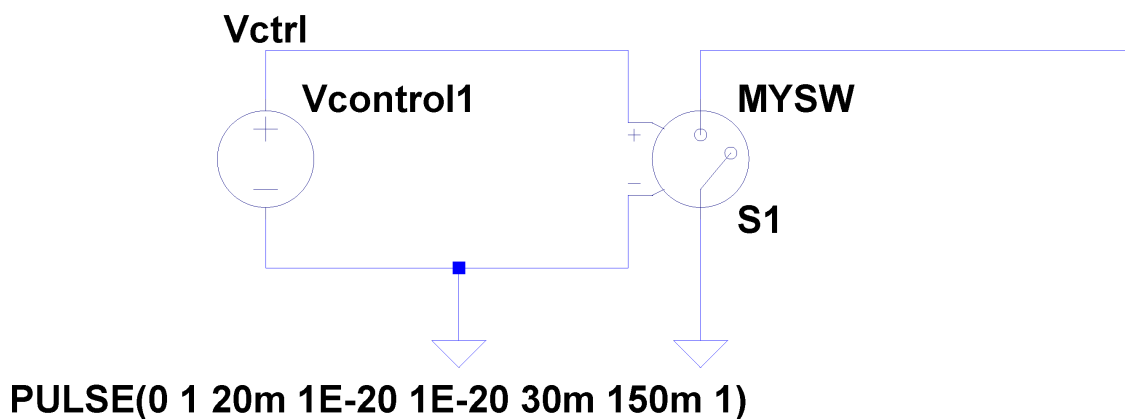


Figura 8.7: Circuito usado para la conmutación de la carga

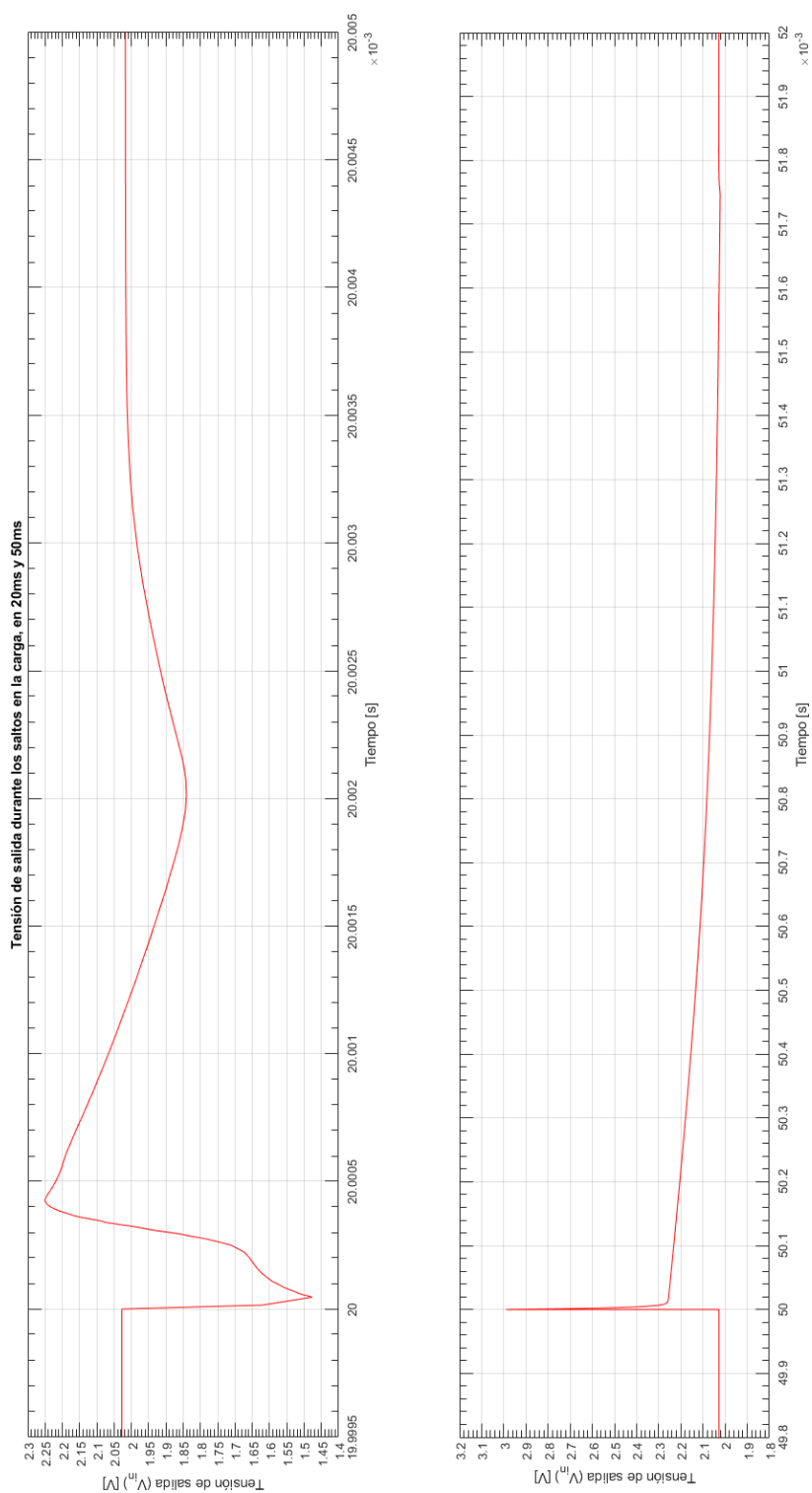


Figura 8.8: Tensión de salida frente a saltos de carga de 0A a 1A y de 1A a 0A.

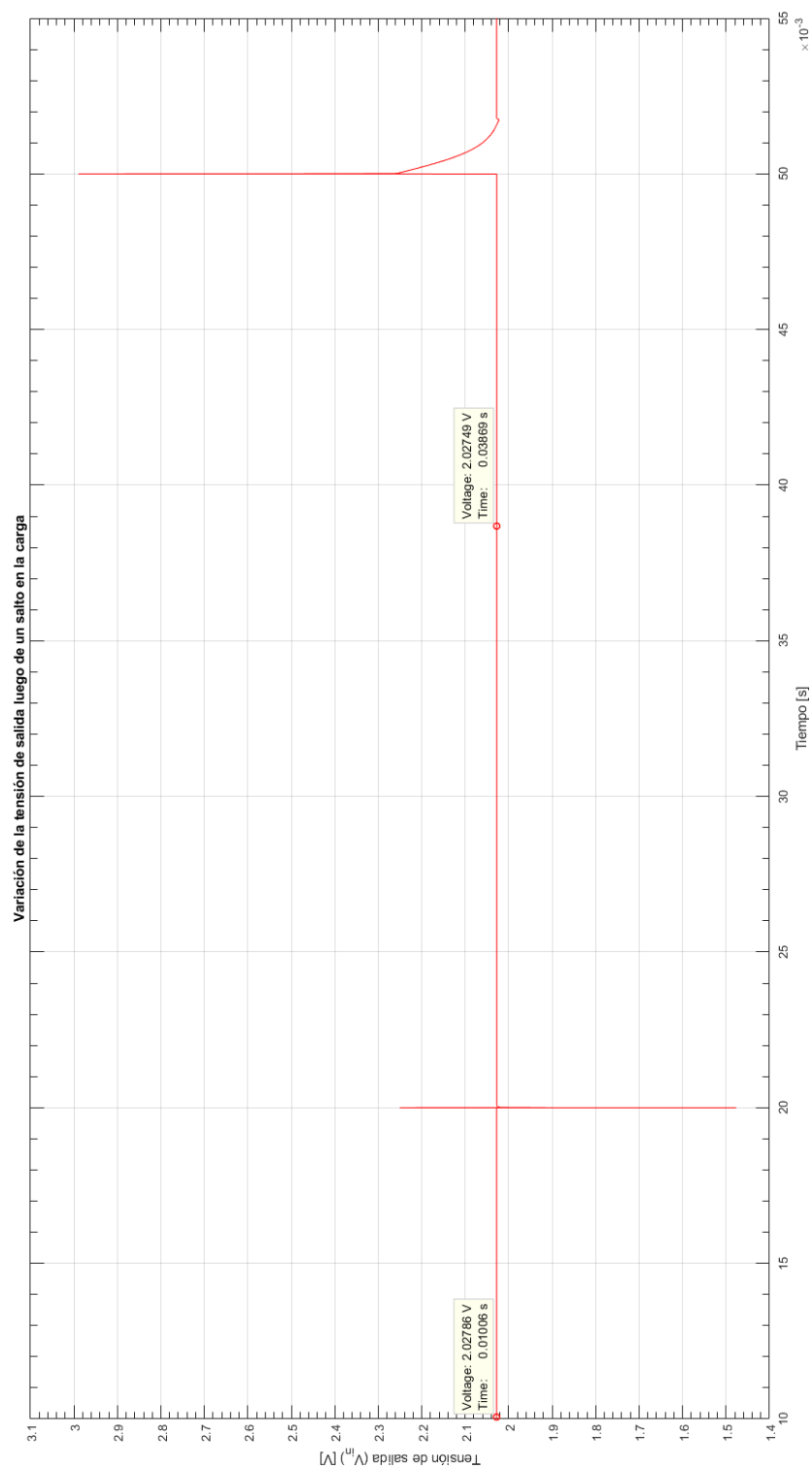


Figura 8.9: Variación de la tensión de salida en los saltos de carga

8.17. Punto 17

Enunciado: Calcular la eficiencia para V_1 igual a 15V, 20V y 25V.

a) con $R_L = 10\Omega$, $R_9 = 90k\Omega$ y $R_{18} = 0\Omega$.

b) con $R_L = 1\Omega$, $R_9 = 0\Omega$ y $R_{18} = 0\Omega$.

Para calcular la eficiencia de la fuente de alimentación simplemente se aplicó la definición $\eta = \frac{P_{out}}{P_{in}}$, el cálculo se realizó en estado estacionario, ignorando el consumo durante los transitorios, los cuales de todas formas, a largo plazo, deben ser despreciables. El cálculo se realizó directamente dentro del **LTSPICE**, utilizando el comando de **SPICE**, `.measure`, este comando permite realizar cálculos utilizando valores de variables simuladas, y luego operar con estos resultados. Realizando una simulación de **SPICE** de punto de operación, `.op`, se realizan las siguientes mediciones:

```
.op

.meas Pin PARAM V(Vin)*(-I(V1))
.meas Pout PARAM V(Vout)*(-I(RL))
.meas Eff PARAM Pout / Pin
```

Los resultados obtenidos para la eficiencia para cada uno de los valores de tensión de entrada para la que se realizó la simulación, se resumen en la tabla [8.1]. Se puede ver claramente como la eficiencia disminuye al aumentar la tensión de entrada, cosa totalmente esperable, ya que, a tensión de salida constante, la tensión en el elemento de paso es cada vez mayor, a la misma corriente de carga, se tiene mayor potencia disipada en el mismo.

	$V_i = 15V$	$V_i = 20V$	$V_i = 25V$
$\eta = \frac{P_{out}}{P_{in}}$	0.639	0.480	0.385

Cuadro 8.1: Eficiencia en función de la tensión de entrada.

8.18. Punto 18

Enunciado: ¿Cómo influye en la tensión de salida la variación de la fuente de entrada V_1 (variando de 1V a 30V y con $R_L = 10\Omega$, $R_9 = 90k\Omega$ y $R_{18} = 0\Omega$)?. Simular para graficar la tensión de salida en función de V_1 .

Es de esperarse que la fuente tenga un valor mínimo de tensión de entrada, a partir del cual empieza a regular la salida, para valores menores de tensión que este valor mínimo, la salida será menor a la esperada, en principio, el regulador paralelo para regular a 10V, necesita una tensión de entrada mayor, pero también se deben polarizar correctamente los transistores, y como puede verse en la figura [8.10], el crecimiento de la salida es prácticamente lineal, manteniendo una diferencia de aproximadamente 2,4V a la salida con respecto a la entrada, este valor sería el “drop-out” de esta fuente de alimentación. Tomando que la salida está regulando al llegar a aproximadamente al 1 % de la tensión regulada esperada a la salida, 10V, el valor de tensión de entrada mínimo para salida regulada es de 12,38V. También puede observarse que para tensiones muy pequeñas a la entrada, hasta aproximadamente 1,8V, la tensión a la salida es prácticamente 0V, esto se explica por estar cortado el elemento de paso de la fuente de alimentación, el par compuesto.

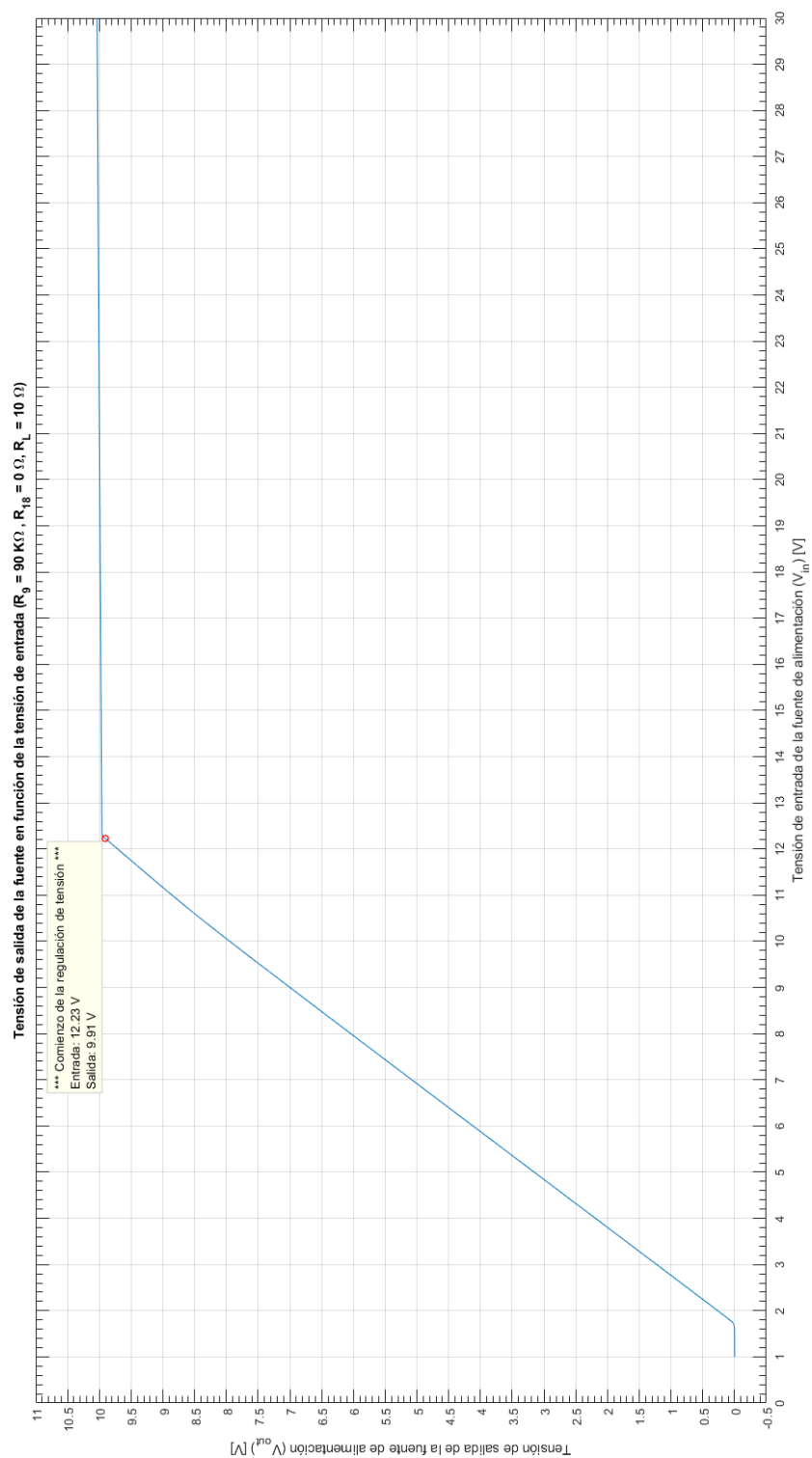


Figura 8.10: Tensión de salida vs tensión de entrada.

8.19. Punto 19

Enunciado: *¿Cómo influye en la corriente de salida la variación de la fuente de entrada V_1 (variando de 1V a 30V y con $R_L = 0\Omega$, $R_9 = 90k\Omega$ y $R_{18} = 0\Omega$?). Simular para graficar la corriente de salida en función de V_1 .*

De la misma forma que el punto anterior, es de esperarse que la fuente tenga un valor mínimo de tensión de entrada, a partir del cual empieza a regular la salida, para valores menores de tensión que este valor mínimo, la corriente de salida será solo limitada a algún valor menor al esperado, y como puede verse en la figura [8.11], el crecimiento de la salida es prácticamente lineal, salvo que se produce un pico de corriente alrededor de los 3V de entrada, que es limitado por la acción de Q_{15} , a ese valor de tensión de entrada el lazo de corriente seguramente no actúa de ninguna forma para limitar la corriente de salida. Tomando que la salida está regulando al llegar a aproximadamente al 1 % de la corriente regulada esperada a la salida, 2,05A, el valor de tensión de entrada mínimo para salida regulada es de 12,19V, valor muy cercano al del punto anterior. También puede observarse que para tensiones muy pequeñas a la entrada, aproximadamente 1,8V, la corriente a la salida es prácticamente 0A, esto se explica por la misma razón que en el punto anterior.

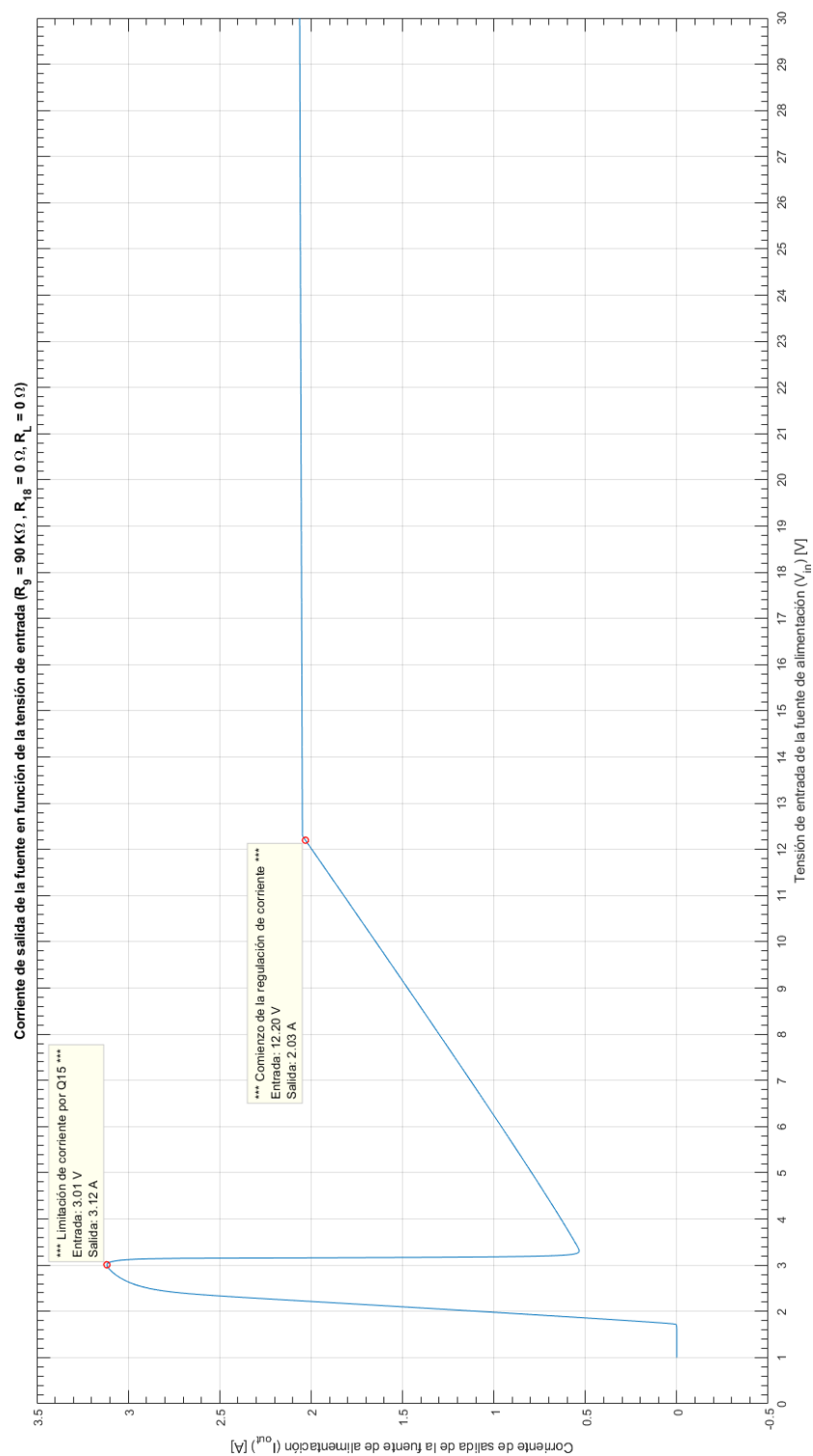


Figura 8.11: Tensión de salida vs tensión de entrada.

8.20. Punto 20

Enunciado: *Determinar el rechazo de ruido, o sea, ¿Cuántos decibels de diferencia se miden comparando un ruido presente en la tensión de entrada V_1 respecto del residuo de ese ruido en la tensión de salida. Debe intentarse no considerar el ruido propio de la fuente. **NOTA:** el ruido podría ser por ejemplo el rizado resultante de una rectificación y filtrado.*

Para ver el rechazo de ruido que presenta la fuente de alimentación, sumamos a la tensión de entrada una señal en forma de diente de sierra descendente de 100Hz, ya que la sugerencia era que el ruido podría provenir del rizado resultante de una rectificación y filtrado. Se utilizó una señal de 2V de amplitud para poder apreciar bien la amplitud de la señal en la salida. Se graficó la entrada y la salida restándole la tensión continua de base, 20V a la entrada y el valor mínimo a la salida, alrededor de 2V, se utilizó un script de **MATLAB** para restar los valores adecuados, hacer los cálculos y producir los gráficos a partir de los datos exportados del **LTSPICE**. En la figura [8.12], se muestra lo obtenido, mostrando simultáneamente 2 ciclos del rizado de entrada y salida. Como se observa en la figura, la salida presenta un cierto tiempo de crecimiento debido al ancho de banda limitado del amplificador de la fuente, y presenta además un pequeño pico en la discontinuidad, el mismo se debe al tipo de compensación del circuito, tema que veremos en la siguiente parte del trabajo práctico. Si se mide el rechazo de ruido simplemente como el cociente de valor RMS de la señal de salida respecto de la entrada obtenemos:

$$R_{nr} = 59,49\text{dB} \quad (8.1)$$

Sin embargo se pedía intentar no considerar el ruido propio de la fuente, entonces lo que se hizo fue, extrapolar la amplitud máxima de la señal de rizado a la salida, ignorando el sobre-pico y el tiempo de crecimiento, midiendo su amplitud cerca de la mitad de la amplitud máxima de la señal de entrada, calculado así, obtuvimos:

$$R_{nr} = 61,41\text{dB} \quad (8.2)$$

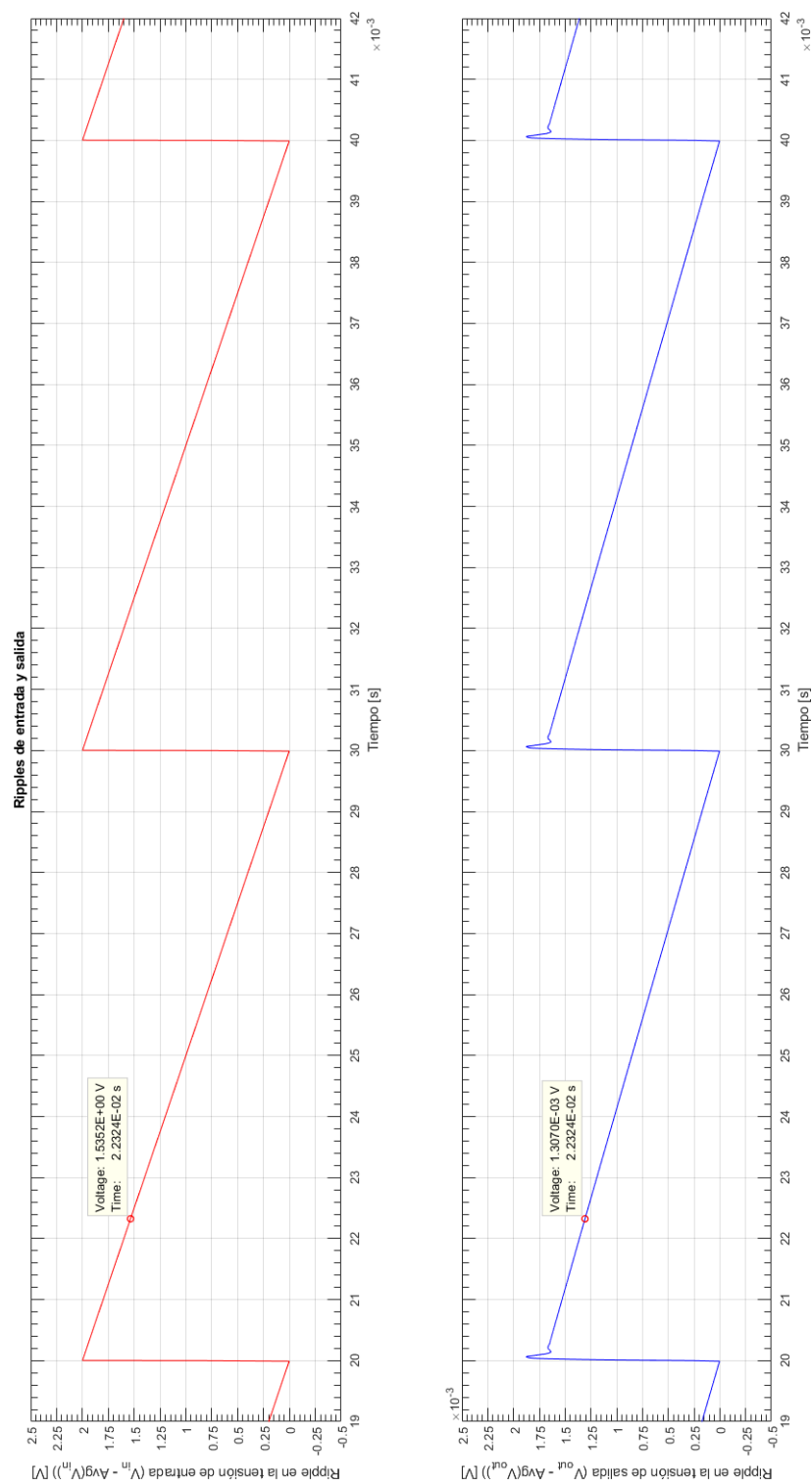


Figura 8.12: Rizado de entrada y salida.

8.21. Punto 21

Modificar el circuito de la fuente reemplazando en parte o totalmente el amplificador por el regulador integrado *LM723* y evaluar el comportamiento del nuevo diseño comparándolo con el original.

9. Observaciones y conclusiones

9.1. Observaciones y conclusiones

10. Bibliografía

Referencias

- [1] *Analysis and Design of Analog Integrated Circuits (3rd Edition)*
Author: Paul R. Gray
Author: Robert G. Meyer
Publisher: John Wiley & Sons, Inc.; 3rd Edition (January 15, 1993)
Copyright: © 1993, John Wiley & Sons, Inc.
ISBN 10: 0471574953
Website: [Analysis and Design of Analog Integrated Circuits \(3rd Edition\)](#)
- [2] *Analysis and Design of Analog Integrated Circuits (4th Edition)*
Author: Paul R. Gray
Author: Paul J. Hurst
Author: Stephen H. Lewis
Author: Robert G. Meyer
Publisher: John Wiley & Sons, Inc.; 4th Edition (2001)
Copyright: © 2001, John Wiley & Sons, Inc.
ISBN 10: 0471321680
ISBN 13: 9780471321682
Website: [Analysis and Design of Analog Integrated Circuits \(4th Edition\)](#)
- [3] *Analysis and Design of Analog Integrated Circuits (5th Edition)*
Author: Paul R. Gray
Author: Paul J. Hurst
Author: Stephen H. Lewis
Author: Robert G. Meyer
Publisher: John Wiley & Sons, Inc.; 5th Edition (2009)
Copyright: © 2001, John Wiley & Sons, Inc.
ISBN 10: 0470245999
ISBN 13: 9780470245996
Website: [Analysis and Design of Analog Integrated Circuits \(5th Edition\)](#)

- [4] *Circuitos microelectrónicos (4^{ta} Edición) español*
Author: Adel. S. Sedra
Author: Kenneth C. Smith
Publisher: Oxford, University press; 4^{ta} Edición (2001)
Copyright: © 1999, Oxford, University press México.
Original Copyright: © 1998, 1991, 1987, 1982, Oxford, University press Inc.
ISBN 10: 01951166310
Website: [Circuitos microelectrónicos \(4^{ta} Edición\) español](#)
- [5] *Microelectronic circuits (5th Edition)*
Author: Adel. S. Sedra
Author: Kenneth C. Smith
Publisher: Oxford, University press; 5th Edition (2004)
Copyright: © 2004, 1998, 1991, 1987, 1982, Oxford, University press Inc.
ISBN 10: 0195142527
Website: [Microelectronic circuits \(5th Edition\)](#)

Apéndices

A. Análisis teórico de subcircuitos

A.1. Amplificadores con operacionales

A.1.1. Amplificador no inversor

A.1.2. Amplificador inversor

A.1.3. Amplificador diferencial

A.2. Par compuesto (Sziklai)

El par compuesto, Pseudo-Darlington, o Sziklai, por su inventor, se trata de una estructura formada por dos transistores conectados en cascada, similar al Darlington, pero que se diferencia de este en varios aspectos, para empezar se encuentra compuesto por la combinación de transistores *PNP- NPN* o *NPN- PNP*, es fácil observar que el par se comporta como el tipo de transistor que está en la entrada. El principal motivo del uso de esta estructura, se debió a la falta de transistores *PNP* de buena calidad, en el pasado no había transistores realmente complementarios, con lo que se solía usar el par en la etapa de salida de amplificadores de potencia para reemplazar un transistor *PNP* de potencia, mientras que en la otra rama se usaba un transistor *NPN* o un Darlington. Otra diferencia con el Darlington, es que la tensión de encendido corresponde a solo una caída V_{be} , y no a dos como en el Darlington.

En caso de conectarse en forma directa los dos transistores, la ganancia de corriente del par compuesto

es $\beta_{ef} = \beta_1 \cdot \beta_2 + \beta_1$, de orden similar pero algo menor que la del Darlington que es $\beta_{ef} = \beta_1 \cdot \beta_2 + \beta_1 + \beta_2$. El agregado de una resistencia R en el colector del primer transistor y base del segundo, tiene el efecto de reducir el β efectivo, ya que en forma aproximada se tiene:

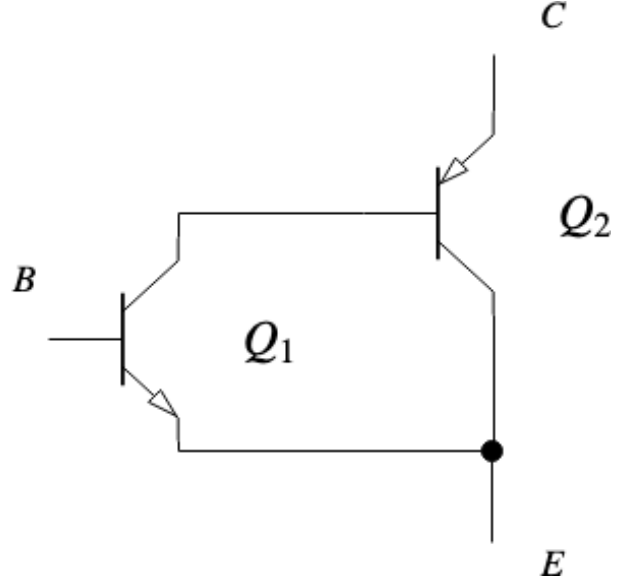


Figura A.1: Par Sziklai NPN

$$\left. \begin{aligned} v_{be2} &= i_{c1} \cdot (r_{\pi2} \parallel R) \\ i_{c2} &\approx g_{m2} \cdot v_{be2} \\ \beta_1 &= \frac{i_{c1}}{i_{b1}} \end{aligned} \right\} \Rightarrow \quad (A.1)$$

$$i_{c2} \approx g_{m2} \cdot i_{c1} \cdot \frac{r_{\pi2} \cdot R}{r_{\pi2} + R} = g_{m2} \cdot i_{c1} \cdot \frac{\frac{\beta_2}{g_{m2}} \cdot R}{r_{\pi2} + R} = i_{c1} \cdot \beta_2 \cdot \frac{R}{r_{\pi2} + R} \Rightarrow \quad (A.2)$$

$$\frac{i_{c2}}{i_{c1}} \approx \frac{i_{c2}}{i_{b1} \cdot \beta_1} = \beta_2 \cdot \frac{R}{r_{\pi2} + R} \Rightarrow \quad (A.3)$$

$$\boxed{\beta_{ef} \approx \frac{i_{c2}}{i_{b1}} = \beta_1 \cdot \beta_2 \cdot \frac{R}{r_{\pi2} + R}} \quad (A.4)$$

El β_{ef} aunque aún grande se ve disminuido por el agregado de R , lo cual reduce la resistencia en el nodo de la base del segundo transistor, disminuyendo su tiempo asociado y mejorando el ancho de banda.

Para ver que el circuito está realimentado negativamente, hacemos un análisis incremental, si I_{C1} aumentara, aumentaría V_{be2} , luego aumentaría I_{C2} , con el consiguiente aumento de la caída en el resistor que estuviese conectado al emisor, por lo tanto aumentaría V_{e1} , lo cual disminuye V_{be1} y finalmente esto disminuiría I_{C1} , oponiéndose al aumento inicial, con lo cual se ve que está realimentado negativamente, haciendo un circuito mas estable comparándolo con un Darlington.

Lo fundamental es que por R_L ahora pasa I_{C1} e I_{C2} con lo cual la ganancia a lazo abierto aumenta y esto mejora mucho el par conectado como seguidor.

A.2.1. Análisis de pequeña señal por realimentación para el par compuesto como seguidor

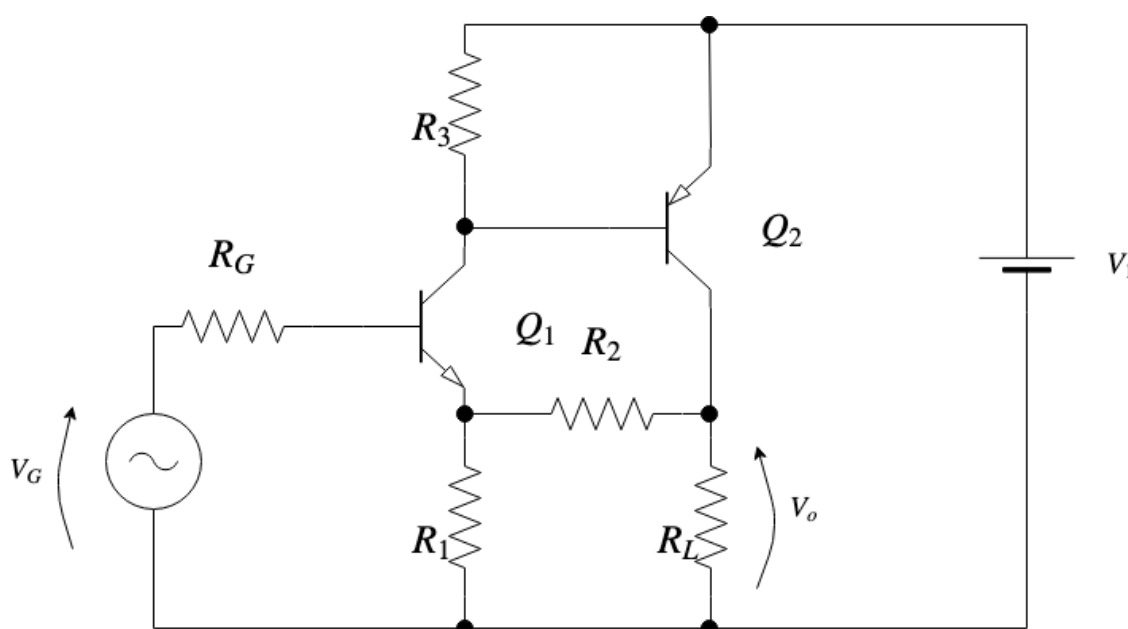


Figura A.2: Par compuesto como seguidor

Se muestrea tensión y se suma tensión, es un realimentador **serie-paralelo**. Reemplazando los transistores por su modelo de pequeña señal tenemos:

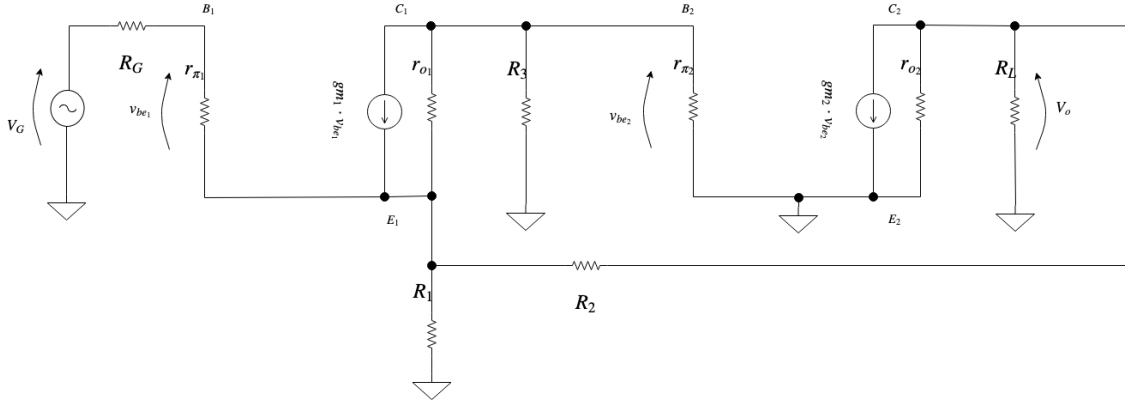


Figura A.3: Par compuesto como seguidor, modelo de pequeña señal

Aplicando parámetros \mathbf{Z} al realimentador y despreciando el camino directo de la señal en el mismo, tenemos:

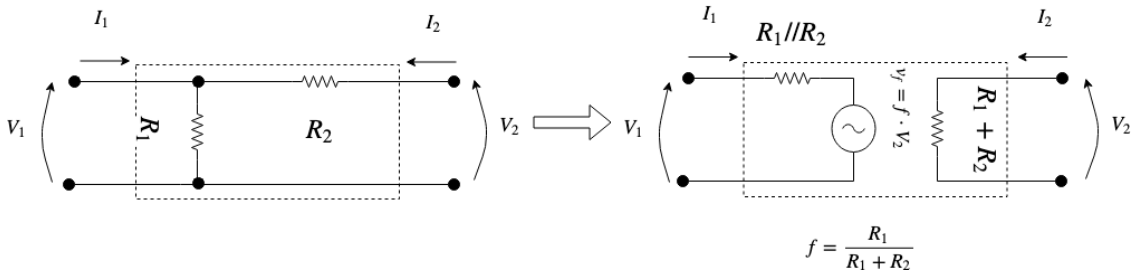


Figura A.4: Aplicando parámetros \mathbf{Z} al realimentador

Reemplazando en el circuito y reorganizando para llevar el realimentador a su forma ideal, nos queda:

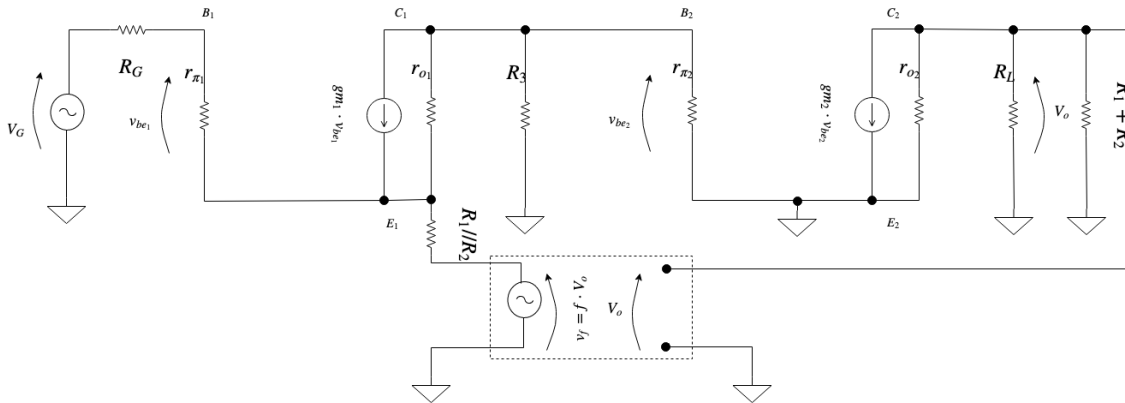


Figura A.5: Reemplazando en el circuito original

Ahora para llevar el circuito a nuestro caso, tenemos:

$$R_1 = \infty \text{ y } R_2 = 0 \Rightarrow f = 1$$

Quedando:

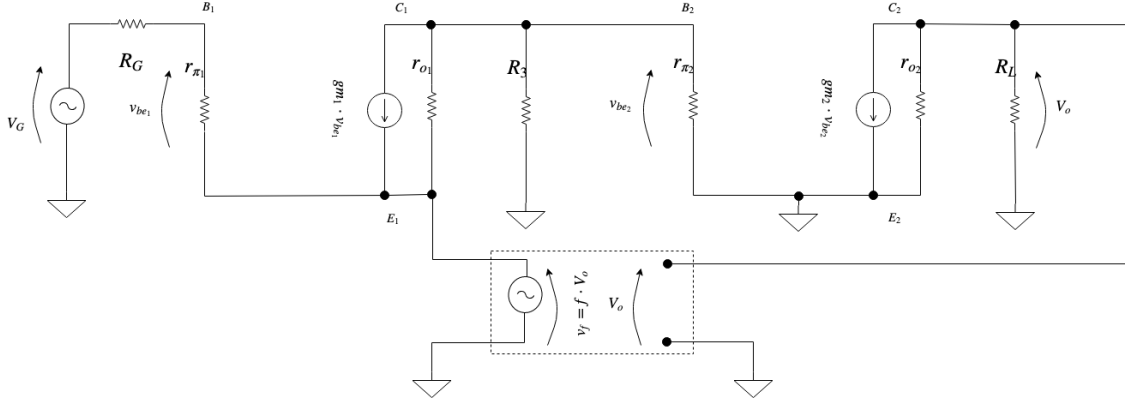


Figura A.6: Circuito con $R_1 = \infty$ y $R_2 = 0$

Para la ganancia de tensión a lazo cerrado, tenemos:

$$A_v = \frac{V_o}{V_G} = \frac{a}{1 + a \cdot f} \quad (\text{A.5})$$

Para hallar la ganancia a lazo abierto “a”, desactivamos la realimentación, haciendo $f = 0$, ahora calculamos la ganancia por inspección, obteniendo:

$$a = \frac{V_o}{V_G} \Big|_{f=0} = \frac{r_{\pi_1}}{r_{\pi_1} + R_G} \cdot g_{m1} \cdot (r_{o1} \parallel R_3 \parallel r_{\pi_2}) \cdot g_{m2} \cdot (r_{o2} \parallel R_L) \quad (\text{A.6})$$

Para las impedancias de entrada, $Z_{i_{OL}}$, y de salida (mas correctamente en el nodo de salida, ya que incluye a la carga), $Z_{o_{OL}}$, a lazo abierto, también por inspección, tenemos:

$$Z_{i_{OL}} = r_{\pi_1} \quad (\text{A.7})$$

$$Z_{o_{OL}} = r_{o2} \parallel R_L \quad (\text{A.8})$$

Con lo que a lazo cerrado, tenemos:

$$Z_i = r_{\pi_1} \cdot (1 + a \cdot f) \quad (\text{A.9})$$

$$Z_o = \frac{r_{o2} \parallel R_L}{1 + a \cdot f} \quad (\text{A.10})$$

A.3. Llave electrónica transparente

El circuito cumple la función de una especie de compuerta OR analógica, poniendo a la salida tanto en el nivel de continua, como en el nivel de señal, el nivel de la terminal de entrada de mayor potencial.

El nivel de tensión continua a la salida, es prácticamente igual al nivel de tensión continua a la entrada, debido a las tensiones V_{be} compensadas por las dos etapas, habrá una pequeña diferencia dada por las diferencias entre los transistores y diferencias en la corriente de colector.

La entrada con mayor potencial eleva el potencial en los emisores de los transistores internos de la llave, Q_7 y Q_8 , y hace que se corte el transistor de la entrada con menor potencial.

Otra cosa importante es que la llave es perfectamente simétrica, si las tensiones de entrada se invierten, los puntos de trabajo de los transistores de cada mitad de la llave se invierten.

A los efectos de señal para la terminal de entrada que comande la salida, son dos seguidores en cascada, esto sumado a lo dicho en el párrafo anterior, justifica hablar de una llave transparente. Otro detalle importante, es que por tratarse de dos seguidores en cascada, se tiene una impedancia muy alta de entrada, cargando muy poco a los circuitos conectados a las entradas.

Utilizamos el circuito mostrado en la figura [A.7], para simular su comportamiento, utilizando en una de sus entradas un valor de continua fijo, 1V, y una señal cuadrada de 1,1V de pico y 500Hz en su otra entrada. Se eligió una frecuencia de un valor tal que se puedan observar algunos efectos reactivos en el circuito. Se realizó una simulación de tipo transitorio con el comando **SPICE** *.tran*, el resultado se exportó y se graficó en **MATLAB**, el resultado de la simulación se puede ver en la figura [A.8], se puede observar claramente como la salida sigue a la entrada de la llave con mayor potencial, y se pueden observar también los efectos reactivos, mayormente debidos a la discontinuidad de la señal en una de las entradas.

En cuanto al ancho de banda del circuito, por tratarse de una cascada de dos seguidores, tendremos que el ancho de banda será seguramente limitado por las bases de los transistores, en particular el transistor exterior que este activo, al tener una gran resistencia de entrada, y si el el circuito de entrada agrega capacidad a este nodo, sin duda será este el nodo limitante, pero si no es el caso y solo influyen las capacidades parásitas de los transistores, se puede esperar un ancho de banda de varios MHz, en particular para este circuito sin cargas o entradas capacitivas, realizando una simulación con el comando **SPICE** *.ac* desde la entrada activa, se obtuvo 36,1MHz.

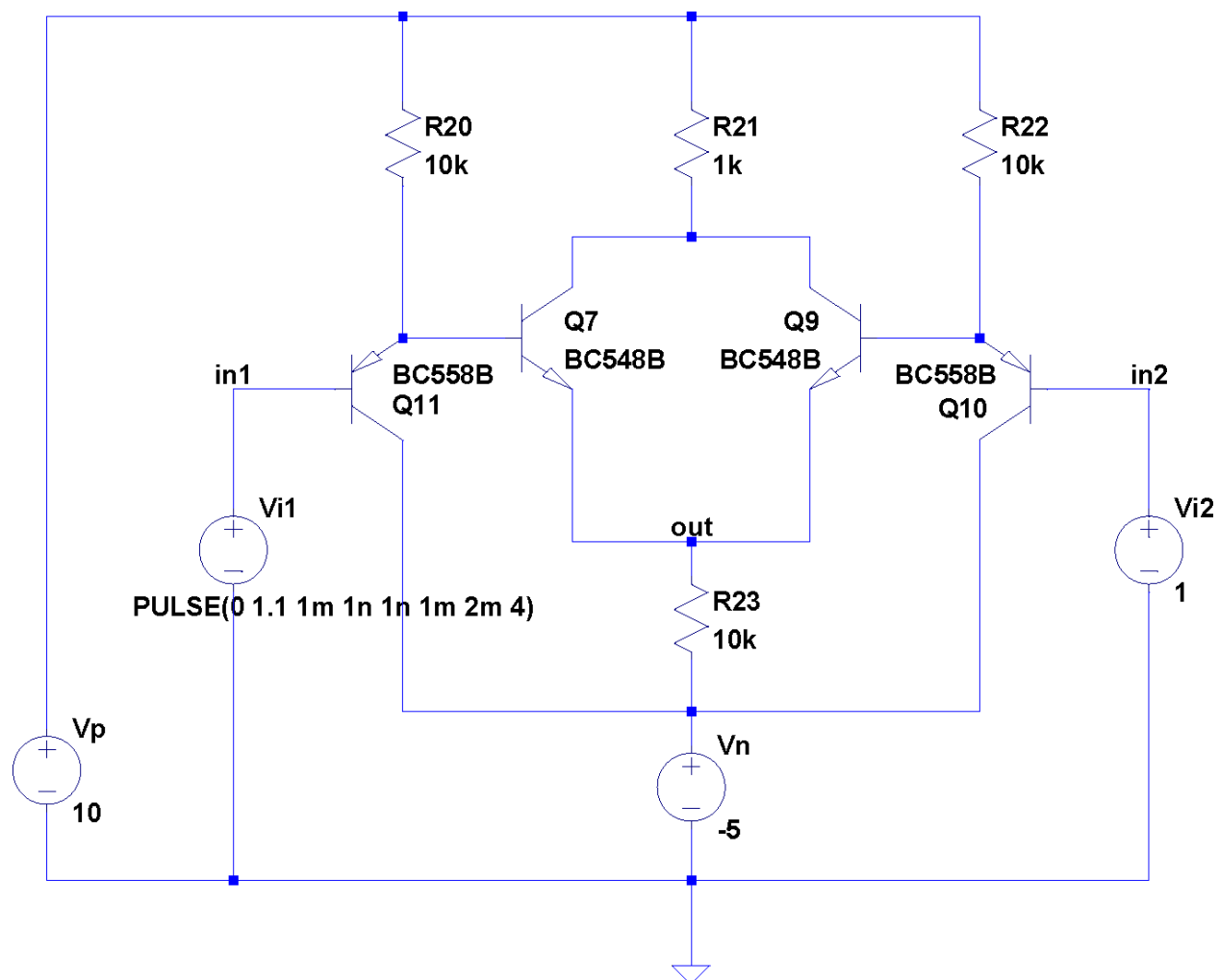


Figura A.7: Circuito utilizado para simular la llave analógica.

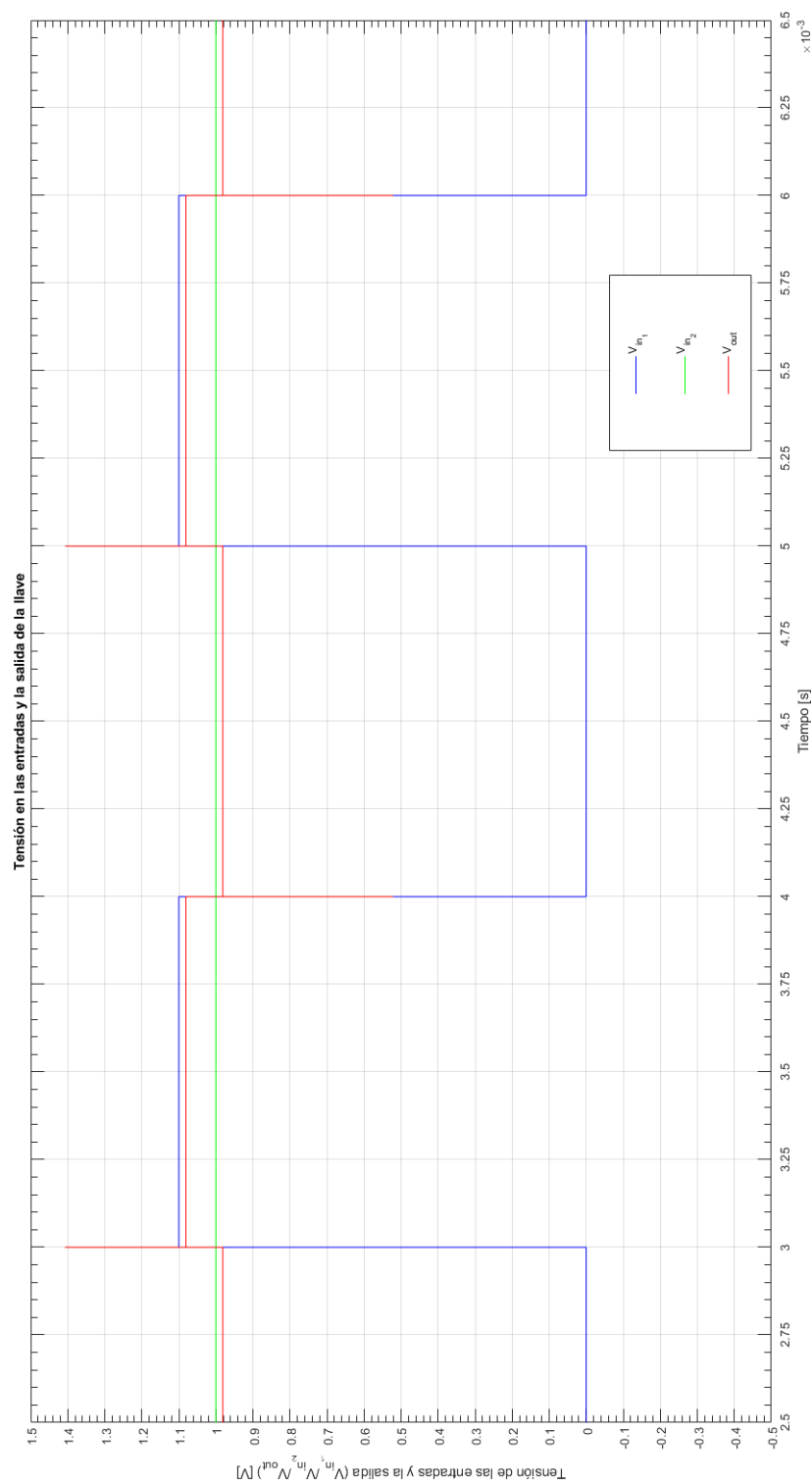


Figura A.8: Respuesta de la llave analógica.

B. Hojas de datos

B.1. TL431

TL431*Adjustable precision shunt regulator*Manufacturer page: <http://www.ti.com/product/TL431>Manufacturer Datasheet: <http://www.ti.com/lit/gpn/tl431>

B.2. TL082

TL082*Dual High Slew Rate JFET-Input Operational Amplifier*Manufacturer page: <http://www.ti.com/product/TL082?keyMatch=TL082>Manufacturer Datasheet: <http://www.ti.com/lit/gpn/tl082>

B.3. BC548

BC548*NPN Epitaxial Silicon Transistor*Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=BC548>Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/BC550-D.pdf>

B.4. BC558

BC558*PNP Bipolar Transistor*Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=BC558B>Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/BC556B-D.PDF>

B.5. BD137***BD137***

1,5A, 60V NPN Bipolar Power Transistor

Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=BD137>

Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/BD135-D.PDF>

B.6. MJE15032***MJE15032***

Bipolar Transistor, NPN, 250V, 8,0A

Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=MJE15032>

Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/MJE15032-D.PDF>

B.7. MJE2955***MJE2955***

Bipolar Power Transistor, PNP, 10A, 60V, 75W

Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=MJE2955T>

Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/MJE2955T-D.PDF>

B.8. Metal film resistor***Metal film resistor***

Metal film resistor

Manufacturer page: <https://www.vishay.com/resistors-fixed/metal-film/tab/doclibrary/>

B.9. Carbon film resistor***Carbon film resistor***

Carbon film resistor

Manufacturer page: <http://www.vishay.com/resistors-fixed/carbon-film/tab/doclibrary/>

B.10. Ceramic capacitor*Ceramic capacitor**Ceramic disk capacitor*Manufacturer page: <https://www.vishay.com/capacitors/ceramic/disc/>**B.11. Electrolytic Aluminum capacitor***Electrolytic capacitor**Electrolytic aluminum capacitor*Manufacturer page: <https://www.vishay.com/capacitors/aluminum/>

