



FACULTAD DE INGENIERIA

Universidad de Buenos Aires

CIRCUITOS ELECTRÓNICOS II - 66.10

Trabajo práctico N° 1A

Análisis de fuente lineal

Alumnos:

IRUSTA Pablo Padrón N° 80171

pabirus@gmail.com

LUNA Diego Padrón N° 75451

diegorluna@gmail.com

NIERO Adrián Padrón N° 80533

adrianniero@gmail.com

ROMERO Daniel Padrón N° 69456

danielosrom@gmail.com

Docentes:

Ing. BERTUCCIO José Alberto

Ing. ACQUATICCI Fabián

Ing. MARCHI Edgardo

Ing. BULACIO Matías

Ing. D'ANGIOLO Federico

Ing. GAMEZ Pablo

13 de abril de 2019

Índice

Índice	I
1. Objetivos	1
1.1. Resumen de objetivos	1
1.2. Desarrollo	1
2. Análisis cualitativo	3
2.1. Secciones del circuito	3
3. Punto de reposo	4
4. Análisis de la ganancia a lazo abierto en regulación de tensión (bajas\medias frecuencias)	5
4.1. Análisis de la etapa diferencial, Q_{12}/Q_{13}	5
4.1.1. Ganancia de tensión	5
4.1.2. Resistencia de entrada	5
4.1.3. Resistencia de salida	6
4.1.4. Análisis de la fuente espejo - resistencia de salida	6
4.2. Análisis de la etapa en seguidor por emisor, Q_3	6
4.2.1. Análisis de la ganancia de tensión	6
4.2.2. Análisis de la resistencia de entrada	6
4.2.3. Análisis de la fuente de corriente, Q_6 - resistencia de salida	7
4.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5	7
4.3.1. Ganancia de tensión	7
4.3.2. Resistencia de entrada	7
4.3.3. Resistencia de salida	8
5. Análisis del camino de realimentación de tensión	9
5.1. Análisis de la ganancia del seguidor por emisor, Q_{10}	9
5.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{10}	9
5.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{10}	9
5.4. Análisis de la ganancia del seguidor por emisor, Q_9	9
5.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_9	9
5.6. Análisis de la resistencia de salida del seguidor por emisor, Q_9	9
5.7. Análisis del divisor resistivo de realimentación R_9/R_{10}	9
5.8. Cálculo de la transferencia del realimentador serie-serie	9
5.9. Cálculo de la ganancia de lazo para el lazo de corriente	9
5.10. Diagrama completo del circuito realimentado	9
5.11. Cálculo de la resistencia de salida a lazo abierto	9
5.12. Cálculo de la tensión de salida a lazo cerrado	9
5.13. Cálculo de la resistencia de salida a lazo cerrado	9

6. Análisis de la ganancia a lazo abierto en regulación de corriente (bajas\medias frecuencias)	10
6.1. Análisis de la ganancia de la etapa diferencial, Q_{12}/Q_{13}	10
6.1.1. Análisis de la fuente espejo	10
6.1.2. Ganancia de tensión	10
6.1.3. Resistencia de entrada	10
6.1.4. Resistencia de salida	10
6.2. Análisis de la ganancia del seguidor por emisor, Q_3	10
6.2.1. Análisis de la fuente de corriente	10
6.2.2. Ganancia de tensión	10
6.2.3. Resistencia de entrada	10
6.2.4. Resistencia de salida	10
6.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5	10
6.3.1. Ganancia de tensión	10
6.3.2. Resistencia de entrada	10
6.3.3. Resistencia de salida	10
7. Análisis del camino de realimentación de corriente	11
7.1. Análisis de la ganancia de la etapa en seguidor por emisor, Q_{11}	11
7.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{11}	11
7.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{11}	11
7.4. Análisis de la ganancia del seguidor por emisor, Q_7	11
7.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_7	11
7.6. Análisis de la resistencia de salida del seguidor por emisor, Q_7	11
7.7. Análisis del amplificador diferencial con operacional, U_3A	11
7.8. Análisis del amplificador no inversor con operacional, U_3B	11
7.9. Cálculo de la transferencia del realimentador serie-paralelo	11
7.10. Cálculo de la ganancia de lazo para el lazo de corriente	11
7.11. Diagrama completo del circuito realimentado	11
7.12. Cálculo de la resistencia de salida a lazo abierto	11
7.13. Cálculo de la corriente de salida a lazo cerrado	11
7.14. Cálculo de la resistencia de salida a lazo cerrado	11
8. Respuestas a preguntas en el enunciado	12
8.1. Punto 1	12
8.2. Punto 2	13
8.3. Punto 3	14
8.4. Punto 4	15
8.5. Punto 5	16
8.6. Punto 6	17
8.7. Punto 7	19
8.8. Punto 8	21
8.9. Punto 9	23

8.9.1. Amplificador diferencial con carga activa	23
8.9.2. Seguidor con carga activa	24
8.9.3. Referencia de tensión	25
8.9.4. Par compuesto (Sziklai)	25
8.9.5. Limitación de corriente simple	25
8.9.6. Realimentación de corriente	25
8.9.7. Realimentación de Tensión	26
8.9.8. Llave analógica	26
8.9.9. Alimentación	26
8.10. Punto 10	27
8.11. Punto 11	28
8.12. Punto 12	29
8.13. Punto 13	30
8.14. Punto 14	32
8.15. Punto 15	34
8.16. Punto 16	36
8.17. Punto 17	39
8.18. Punto 18	40
8.19. Punto 19	42
8.20. Punto 20	44
8.21. Punto 21	46
9. Observaciones y conclusiones	48
9.1. Observaciones y conclusiones	48
10. Bibliografía	49
Apéndices	51
A. Análisis teórico de subcircuitos	51
A.1. Amplificadores con operacionales	51
A.1.1. Amplificador no inversor	52
A.1.2. Amplificador inversor	55
A.1.3. Amplificador diferencial	59
A.1.4. Offset en amplificadores diferenciales con operacionales	60
A.1.5. Ancho de banda en amplificadores con operacionales	60
A.2. Par compuesto (Sziklai)	61
A.2.1. Análisis de pequeña señal por realimentación para el par compuesto como seguidor	62
A.3. Llave electrónica transparente	65
A.4. Referencia de tensión basada en el <i>TL431</i>	68

B. Temas de investigación	70
B.1. Reguladores “low drop-out” (LDO)	70
B.1.1. Topologías disponibles	70
B.2. Reguladores paralelo	72
C. Hojas de datos	74
C.1. TL431	74
C.2. TL082	74
C.3. BC548	74
C.4. BC558	74
C.5. BD137	75
C.6. MJE15032	75
C.7. MJE2955	75
C.8. Metal film resistor	75
C.9. Carbon film resistor	75
C.10. Ceramic capacitor	76
C.11. Electrolytic Aluminum capacitor	76

Índice de figuras

1.1. Circuito completo con las secciones indicadas.	2
8.1. Tensión de salida, V_o , en función de R_9 , con esta variando entre 0Ω y $90k\Omega$	18
8.2. Corriente máxima de salida, I_o , en función de R_{18} , con esta variando entre 0Ω y $18k\Omega$	20
8.3. Tensión en las entradas del switch analógico y tensión de salida, en función de R_L , con esta variando entre 100Ω y 0Ω	22
8.4. Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre $0,1Hz$ y $100kHz$	31
8.5. Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre $0,1Hz$ y $100kHz$	33
8.6. Tensión de salida en función de la corriente de salida para R_L variando entre 100Ω y 0Ω	35
8.7. Circuito usado para la conmutación de la carga	36
8.8. Tensión de salida frente a saltos de carga de $0A$ a $1A$ y de $1A$ a $0A$	37
8.9. Variación de la tensión de salida en los saltos de carga	38
8.10. Tensión de salida vs tensión de entrada.	41
8.11. Tensión de salida vs tensión de entrada.	43
8.12. Rizado de entrada y salida.	45
8.13. Rizado de entrada y salida.	47
A.1. Modelo lineal de un operacional no ideal.	51
A.2. Amplificador no inversor.	52
A.3. Aplicando parámetros h al realimentador	52
A.4. Reemplazando en el circuito original junto a nuestro modelo	53
A.5. Amplificador no inversor.	55
A.6. Aplicando parámetros h al realimentador	55
A.7. Reemplazando en el circuito original junto a nuestro modelo	56
A.8. Amplificador no inversor de tensión.	57
A.9. Amplificador diferencial.	59
A.10. Par Sziklai NPN	61
A.11. Par compuesto como seguidor	62
A.12. Par compuesto como seguidor, modelo de pequeña señal	63
A.13. Aplicando parámetros h al realimentador	63
A.14. Reemplazando en el circuito original	63
A.15. Circuito con $R_1 = \infty$ y $R_2 = 0$	64
A.16. Circuito utilizado para simular la llave analógica.	66
A.17. Respuesta de la llave analógica.	67
A.18. <i>TL431</i>	68
A.19. Esquema interno simplificado del <i>TL431</i>	69
A.20. Circuito de referencia de tensión analizado	69
B.1. Topologías de reguladores LDO	70
B.2. ejemplo de esquema de regulador paralelo	72

Índice de cuadros

3.1. Elementos del modelo de pequeña señal de los transistores en regulación de tensión ($f_{(I_C)}$).	4
3.2. Elementos del modelo de pequeña señal de los transistores en regulación de corriente ($f_{(I_C)}$).	4
8.1. Eficiencia en función de la tensión de entrada.	39

1. Objetivos

1.1. Resumen de objetivos

El trabajo práctico consiste en el análisis del circuito de una fuente de alimentación lineal realimentada. El análisis es por cálculo y por simulación con **SPICE** (**LTSPICE** específicamente en nuestro caso), de donde se pretende obtener una caracterización de la fuente de alimentación. Un detalle a mencionar es que los datos de las simulaciones se exportaron a archivos de texto con los datos crudos de las señales y se procesaron y graficaron en **MATLAB**, principalmente para mayor detalle y precisión en los gráficos, pero también nos simplificó los cálculos.

1.2. Desarrollo

Se hace un análisis cualitativo de la fuente para luego pasar a analizar las diferentes secciones del circuito, remitiendo a apartados donde sea necesario, para explicar conceptualmente algún subcircuito, luego haciendo una análisis de pequeña señal a frecuencias bajas y medias, para finalmente usando esta información, responder las preguntas propuestas en las consignas del trabajo práctico. En la figura [\[1.1\]](#) se muestra el circuito completo usado para la simulación donde se puede ver las subsecciones que se analizarán, en el mismo también se muestran los puntos de reposo obtenidos para una condición particular de carga.

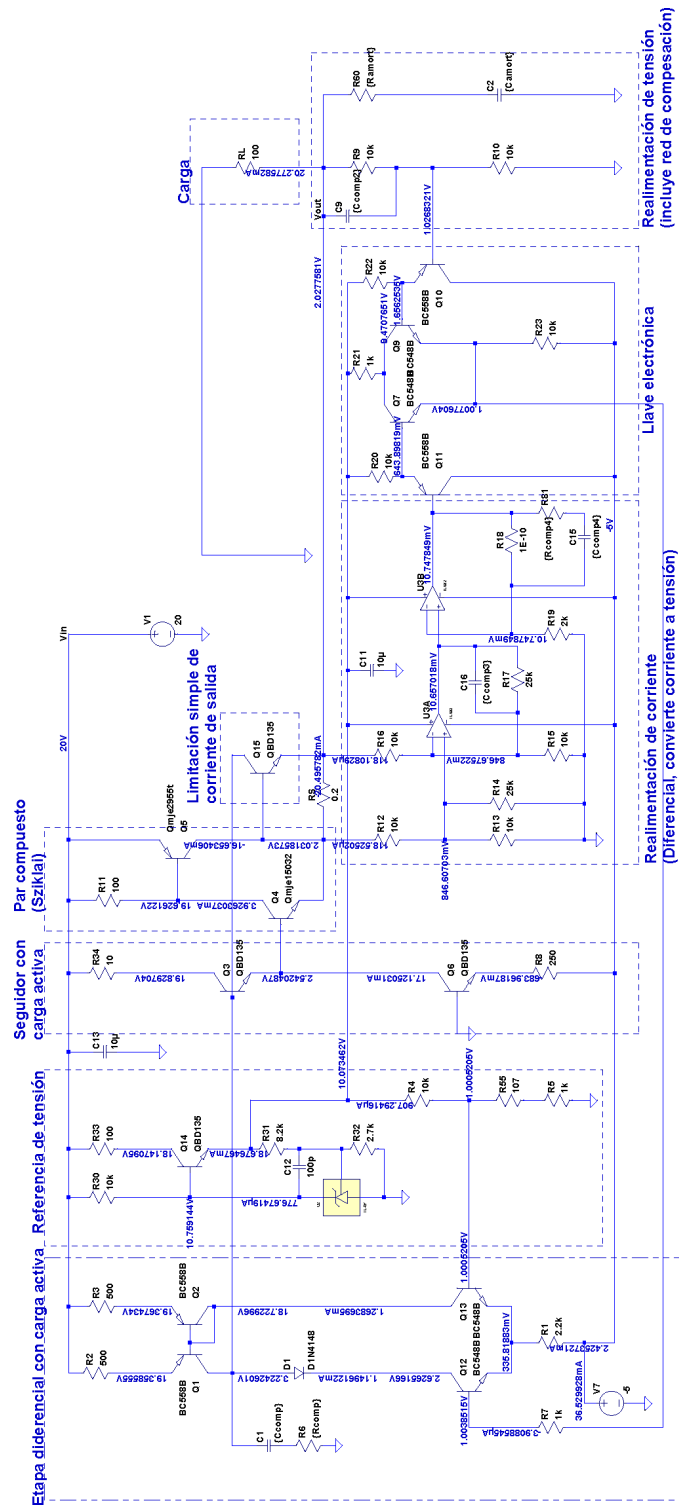


Figura 1.1: Circuito completo con las secciones indicadas.

2. Análisis cualitativo

2.1. Secciones del circuito

La topología del circuito corresponde a la de un típico amplificador de potencia de tres etapas realimentado, donde la “señal” a amplificar es una referencia de tensión, armada en torno a una referencia de tensión comercial, el **TL431**, la tensión de salida es muestreada y sumada a la entrada, formando un lazo de realimentación **serie-paralelo**, estabilizando la tensión de salida, el resultado de esta configuración es una fuente de tensión regulada. El circuito además posee un segundo lazo de realimentación, donde se muestrea la corriente de salida, se convierte a tensión y se suma a la entrada, formando un lazo de realimentación **serie-serie**, estabilizando la corriente de salida. El circuito trabaja con solo uno de los lazos de realimentación funcionando en un dado momento, el switcheo de uno a otro, se realiza en forma automática, con un subcircuito dedicado, según sea el estado de carga, el amplificador de potencia es el mismo en ambos lazos, solo cambia la red de realimentación. El circuito además cuenta con una limitación extra de corriente que actúa únicamente durante transitorios, además el circuito se encuentra compensado en frecuencia en ambos lazos (tema de la segunda parte del trabajo práctico). En el circuito se pueden diferenciar claramente las secciones que se marcan en la figura [\[1.1\]](#), las mismas son:

- Amplificador diferencial con carga activa: realiza la suma (resta) de la señal realimentada y provee amplificación.
- Referencia de tensión: Provee una tensión estable de referencia de aproximadamente 1V y además provee alimentación para algunas partes del circuito (10V).
- Seguidor con carga activa: Provee adaptación de impedancia entre la primera y la tercera etapa.
- Par compuesto (Sziklai): Maneja la corriente de salida, presentando a la carga una muy baja impedancia y una alta impedancia a la segunda etapa.
- Limitación de corriente simple: Formada solo por un transistor que limita durante transitorios, simplemente deriva corriente de la base del seguidor (segunda etapa).
- Llave analógica: Hace el switcheo automático entre los lazos de tensión y corriente, es prácticamente transparente a fines prácticos.
- Realimentación de tensión: Red de muestreo y realimentación de tensión (la mitad de la llave forma parte de la misma).
- Realimentación de corriente: Red de muestreo y realimentación de corriente (la mitad de la llave forma parte de la misma).

3. Punto de reposo

Se hizo inicialmente un cálculo del punto de reposo en forma manual para la fuente de alimentación en regulación de tensión y de corriente, pero los valores obtenidos, a pesar de ser lógicos, diferían bastante respecto de la simulación, en particular, como es de esperarse, la etapa diferencial, por lo tanto se decidió utilizar los valores obtenidos de la simulación para los puntos de trabajo y los elementos del modelo de pequeña señal de cada dispositivo activo. A continuación en los cuadros [3.1] y [3.2] se resumen los valores obtenidos para todos los transistores en el caso de regulación de tensión ($R_L = 100\Omega$) y regulación de corriente ($R_L = 0\Omega$) respectivamente.

	Q1	Q2	Q3	Q4	Q5	Q6	Q9	Q10	Q12	Q13	Q14
I_C [mA]	1.28	1.26	17	3.93	16.7	17.1	0.603	0.837	1.15	1.27	18.5
gm [A/V]	4.89e-2	4.79e-2	6.58e-1	1.21e-1	7.43e-1	6.62e-1	2.32e-2	3.2e-2	4.39e-2	4.85e-2	7.15e-1
r_π [Ω]	8.08 k	5.74 k	197	927	189	184	14.5 k	10.1 k	7.21 k	8.12 k	174
r_o [Ω]	40.7 k	28.9 k	13.9 k	10.5 k	2.1 k	13 k	117 k	50.9 k	56 k	63.5 k	12.3 k
β	395	275	130	112	140	122	335	324	316	394	124

Cuadro 3.1: Elementos del modelo de pequeña señal de los transistores en regulación de tensión ($f_{(I_C)}$).

El par de transistores transistores Q_7/Q_{11} no se considera por estar Q_7 cortado, lo mismo para el transistor Q_{15} , en el punto correspondiere se explica las razones y el funcionamiento del subcircuito.

	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q11	Q12	Q13	Q14
I_C [mA]	1.28	1.26	17.2	19.7	2040	17.1	0.603	0.837	1.15	1.27	18.5
gm [A/V]	4.9e-2	4.79e-2	6.64e-1	6.07e-1	54.3	6.62e-1	2.32e-2	3.2e-2	4.39e-2	4.85e-2	7.15e-1
r_π [Ω]	8.32 k	5.75 k	197	186	2.11	183	14.5 k	10.1 k	7.21 k	8.12 k	174
r_o [Ω]	41.8 k	29 k	13.9 k	2.12 k	17.9 k	12.9 k	117 k	50.9 k	56 k	63.5 k	12.3 k
β	407	275	131	113	115	121	335	324	316	394	124

Cuadro 3.2: Elementos del modelo de pequeña señal de los transistores en regulación de corriente ($f_{(I_C)}$).

El par de transistores transistores Q_9/Q_{10} no se considera por estar Q_9 cortado, lo mismo para el transistor Q_{15} , ídem al caso anterior. El diodo D_1 presenta una resistencia dinámica equivalente de $r_{d_{D_1}} = 46,8\Omega$ en ambos casos, también presenta una capacidad equivalente que no es considerada para el reposo (pero es importante en su funcionamiento dinámico).

Algo importante a observar es la perfecta inversión de los puntos de reposo de los pares de transistores Q_9/Q_{10} y Q_7/Q_{11} , sus puntos de reposo son idénticos al estar activos en el correspondiente lazo de realimentación, se explica en detalle mas adelante. El transistor Q_{15} solo conduce por breves períodos de tiempo al limitar picos de corriente, en estado estacionario siempre está cortado.

4. Análisis de la ganancia a lazo abierto en regulación de tensión (bajas\medias frecuencias)

En esta sección se hace un análisis del comportamiento dinámico del amplificador del circuito a lazo abierto, por lo que se realiza en pequeña señal y a frecuencias bajas/medias. El análisis se hace por inspección, pero teniendo en cuenta que se cumplan las condiciones que permite usar simplificaciones, de no ser así se usan expresiones mas completas para el cálculo. Dado que se usan valores posteriores en cada uno de los pasos, se hace el análisis usando nombres descriptivos y luego de calculados, se reemplazan estos valores.

4.1. Análisis de la etapa diferencial, Q_{12}/Q_{13}

Para la ganancia de tensión del diferencial, observamos que se trata de una etapa diferencial bipolar **NPN**, con carga activa, un espejo de corriente bipolar **PNP** con degeneración de emisor, con factor de copia igual a 1, y cargado con la resistencia de entrada del seguidor que forma la segunda etapa.

4.1.1. Ganancia de tensión

Para la ganancia de esta etapa, tenemos:

$$A_{v_D} = g_{m_D} \cdot \left((r_{d_{D_1}} + r_{o_{Q_{12}}}) \parallel R_{o_{mirror}} \parallel R_{i_{seguidor_{Q_3}}} \right) \quad (4.1)$$

$$g_{m_D} \approx \frac{g_{m_{12}} + g_{m_{13}}}{2} \quad (4.2)$$

$$g_{m_D} \approx \frac{4.39\text{e-}2\text{A/V} + 4.85\text{e-}2\text{A/V}}{2} = 4.62\text{e-}2\text{A/V}$$

$$A_{v_D} = 4.62\text{e-}2\text{A/V} \times ((46,8\Omega + 56\text{k}\Omega) \parallel 1,04\text{M}\Omega \parallel 1,76\text{M}\Omega) = 2384,89$$

4.1.2. Resistencia de entrada

$$R_{i_D} = 2 \cdot r_{\pi_D} \quad (4.3)$$

$$r_{\pi_D} \approx \frac{r_{\pi_{12}} + r_{\pi_{13}}}{2} \quad (4.4)$$

$$r_{\pi_D} \approx \frac{7,21\text{k}\Omega + 8,12\text{k}\Omega}{2} = 7,67\text{k}\Omega$$

$$R_{i_D} = 2 \times 7,67\text{k}\Omega = 15,34\text{k}\Omega$$

4.1.3. Resistencia de salida

$$R_{o_D} = r_{o_{12}} // R_{o_{mirror}} \quad (4.5)$$

$$R_{o_D} = 56\text{k}\Omega // 1,04\text{M}\Omega = 53,14\text{k}\Omega$$

4.1.4. Análisis de la fuente espejo - resistencia de salida

La fuente espejo tiene degeneración por emisor, lo que constituye realimentación **serie-serie**, lo cual aumenta su resistencia de salida.

Dado que en este caso se cumple la aproximación $gm \cdot R_E \ll \beta$, se tiene:

$$R_{o_{mirror}} = R_{o_{C_{Q_1}}} \approx (1 + gm_1 \cdot R_2) \cdot r_{o_1} \quad (4.6)$$

$$R_{o_{mirror}} = R_{o_{C_{Q_1}}} \approx (1 + 4.89\text{e-}2\text{A/V} \times 500\Omega) \times 40,7\text{k}\Omega = 1,04\text{M}\Omega$$

4.2. Análisis de la etapa en seguidor por emisor, Q_3

4.2.1. Análisis de la ganancia de tensión

Dado que este circuito no cumple la condición, $r_o \gg R_E$ no se puede usar la expresión aproximada $A_v \approx \frac{gm \cdot R_E}{1 + gm \cdot R_E}$, con lo que tenemos:

$$A_{v_{Q_3}} = \frac{1}{1 + \frac{r_{\pi_3}}{(\beta_3 + 1) \cdot (R_{o_{C_{Q_6}}} // R_{i_{Sziklai}} // r_{o_3})}} \quad (4.1)$$

$$A_{v_{Q_3}} = \frac{1}{1 + \frac{197\Omega}{(130+1) \times (925,98\text{k}\Omega // 773,17\text{k}\Omega // 10,5\text{k}\Omega)}} = 0,9998$$

4.2.2. Análisis de la resistencia de entrada

Para calcular la resistencia de entrada, vemos que no se cumple la condición $r_o \gg R_E$, con lo que la expresión aproximada, $R_{i_{B_{Q_3}}} \approx r_{\pi_3} + \beta_3 \cdot R_E$ no se puede usar.

Tenemos entonces:

$$R_{i_{seguidor}Q_3} = R_{i_{BQ_3}} = r_{\pi_3} + (\beta_3 + 1) \cdot \left(R_{oCQ_6} \parallel R_{iSziklai} \right) \cdot \frac{r_{o3} + \frac{R_{34}}{(\beta_3 + 1)}}{r_{o3} + R_{34} + \left(R_{oCQ_6} \parallel R_{iSziklai} \right)} \quad (4.2)$$

$$R_{i_{seguidor}Q_3} = R_{i_{BQ_3}} = 197\Omega + (130 + 1) \times (925,98k\Omega \parallel 773,17k\Omega) \times \frac{13,9k\Omega + \frac{10\Omega}{(130+1)}}{13,9k\Omega + 10\Omega + (925,98k\Omega \parallel 773,17k\Omega)} = 1,76M\Omega$$

4.2.3. Análisis de la fuente de corriente, Q_6 - resistencia de salida

Dado que en este caso no se cumple la aproximación $gm \cdot R_E \ll \beta$, se tiene:

$$R_{oCQ_6} = r_{o6} \cdot \left(1 + \frac{gm_6 \cdot R_8}{1 + \frac{gm_6 \cdot R_8}{\beta_6}} \right) \quad (4.3)$$

$$R_{oCQ_6} = 13k\Omega \times \left(1 + \frac{6.62e-1A/V \times 250\Omega}{1 + \frac{6.62e-1A/V \times 250\Omega}{122}} \right) = 925,98k\Omega$$

4.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5

Usamos las expresiones obtenidas en la sección [A.2], adaptándolas a este caso particular.

4.3.1. Ganancia de tensión

$$a_{Sziklai} = gm_4 \cdot (r_{o4} \parallel R_{11} \parallel r_{\pi_2}) \cdot gm_5 \cdot (r_{o5} \parallel RL_{Sziklai}) \quad (4.1)$$

$$RL_{Sziklai} \approx R_S + R_L \parallel (R_9 + R_{10}) \quad (4.2)$$

$$RL_{Sziklai} \approx 0,2\Omega + 100\Omega \parallel (10\Omega + 10\Omega) = 99,7\Omega$$

$$a_{Sziklai} = 1.21e-1A/V \times (10,5k\Omega \parallel 100\Omega \parallel 5,74k\Omega) \cdot 7.43e-1A/V \times (2,1k\Omega \parallel 99,7\Omega) = 833,06$$

4.3.2. Resistencia de entrada

$$R_{iSziklai} = (1 + a \cdot f) \cdot r_{\pi_4} \quad (4.3)$$

$$Ri_{Sziklai} = (1 + 833,06 \times 1) \times 927\Omega = 773,17\text{k}\Omega$$

4.3.3. Resistencia de salida

$$R0_{Sziklai} = \frac{r_{o5} // RL_{Sziklai}}{1 + a \cdot f} \quad (4.4)$$

$$R0_{Sziklai} = \frac{2,1\text{k}\Omega // 99,7\Omega}{1 + 833,06 \times 1} = 114,11\text{m}\Omega$$

5. Análisis del camino de realimentación de tensión

- 5.1. Análisis de la ganancia del seguidor por emisor, Q_{10}
- 5.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{10}
- 5.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{10}
- 5.4. Análisis de la ganancia del seguidor por emisor, Q_9
- 5.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_9
- 5.6. Análisis de la resistencia de salida del seguidor por emisor, Q_9
- 5.7. Análisis del divisor resistivo de realimentación R_9/R_{10}
- 5.8. Cálculo de la transferencia del realimentador serie-serie
- 5.9. Cálculo de la ganancia de lazo para el lazo de corriente
- 5.10. Diagrama completo del circuito realimentado
- 5.11. Cálculo de la resistencia de salida a lazo abierto
- 5.12. Cálculo de la tensión de salida a lazo cerrado
- 5.13. Cálculo de la resistencia de salida a lazo cerrado

6. Análisis de la ganancia a lazo abierto en regulación de corriente (bajas\medias frecuencias)

6.1. Análisis de la ganancia de la etapa diferencial, Q_{12}/Q_{13}

6.1.1. Análisis de la fuente espejo

6.1.2. Ganancia de tensión

6.1.3. Resistencia de entrada

6.1.4. Resistencia de salida

6.2. Análisis de la ganancia del seguidor por emisor, Q_3

6.2.1. Análisis de la fuente de corriente

6.2.2. Ganancia de tensión

6.2.3. Resistencia de entrada

6.2.4. Resistencia de salida

6.3. Análisis de la ganancia de la etapa del par compuesto (Sziklai), Q_4/Q_5

6.3.1. Ganancia de tensión

6.3.2. Resistencia de entrada

6.3.3. Resistencia de salida

7. Análisis del camino de realimentación de corriente

- 7.1. Análisis de la ganancia de la etapa en seguidor por emisor, Q_{11}
- 7.2. Análisis de la resistencia de entrada del seguidor por emisor, Q_{11}
- 7.3. Análisis de la resistencia de salida del seguidor por emisor, Q_{11}
- 7.4. Análisis de la ganancia del seguidor por emisor, Q_7
- 7.5. Análisis de la resistencia de entrada del seguidor por emisor, Q_7
- 7.6. Análisis de la resistencia de salida del seguidor por emisor, Q_7
- 7.7. Análisis del amplificador diferencial con operacional, U_3A
- 7.8. Análisis del amplificador no inversor con operacional, U_3B
- 7.9. Cálculo de la transferencia del realimentador serie-paralelo
- 7.10. Cálculo de la ganancia de lazo para el lazo de corriente
- 7.11. Diagrama completo del circuito realimentado
- 7.12. Cálculo de la resistencia de salida a lazo abierto
- 7.13. Cálculo de la corriente de salida a lazo cerrado
- 7.14. Cálculo de la resistencia de salida a lazo cerrado

8. Respuestas a preguntas en el enunciado

8.1. Punto 1

Enunciado: *Analizar que función cumple y como opera el subcircuito compuesto por R_{12} a R_{17} , C_{16} y U_3A . Luego incluir R_S . ¿Qué características tiene éste subcircuito, por ejemplo, su transferencia, su ancho de banda, su dependencia de las especificaciones del amplificador operacional TL082, de sus fuentes de alimentación, de la temperatura, de la tolerancia y tecnología de los resistores con los que se lo implemente, etc.*

COMPLETAR!!

8.2. Punto 2

Enunciado: *Analizar qué función cumple y como opera el subcircuito compuesto por R_{18} a R_{19} , C_{15} y U_3B . ¿Qué características tiene éste subcircuito, por ejemplo, su transferencia, su ancho de banda, su dependencia de las especificaciones del amplificador operacional TL082, de sus fuentes de alimentación, de la temperatura, de la tolerancia y tecnología de los resistores con lo que se lo implemente, etc. (R_{18} puede variarse desde 0Ω a $18k\Omega$).*

COMPLETAR!!

8.3. Punto 3

Enunciado: *Analizar qué función cumple y cómo opera el subcircuito compuesto por R_{20} a R_{23} y Q_7 - Q_9 - Q_{10} - Q_{11} . ¿Qué características tiene éste subcircuito?*

El circuito se explica en forma cualitativa y con simulaciones en la sección [A.3]. A partir de la sección [5.1] y hasta la sección [5.6], se analiza la transferencia en pequeña señal como parte de las redes de realimentación del circuito.

8.4. Punto 4

Enunciado: *Analizar el subcircuito que proporciona la tensión de referencia. ¿Cómo funciona y qué características tiene? Por ejemplo: hallar por cálculo y por simulación el valor de la tensión de referencia y su dependencia de la variación de la tensión de entrada V_1 , de la temperatura ambiente y de la corriente que pueda entregar éste subcircuito a otros subcircuitos que alimente. Consultar las hojas de datos de todos sus componentes, en especial el TL431.*

El circuito de la referencia de tensión se analiza cualitativamente y con algunos resultados por simulación en la sección [\[A.4\]](#).

8.5. Punto 5

Enunciado: *Analizar el subcircuito compuesto por Q_4 y Q_5 . Por ejemplo: con que nombre es conocida su topología, comprobar si es una topología que emplea realimentación, qué características funcionales tiene este subcircuito, que valores de impedancia presente a los otros circuitos que alimente, cual es la transferencia de este subcircuito (variable de salida / variable de entrada), cuál es su ancho de banda, etc.*

El circuito formado por los dos transistores, Q_4 y Q_5 , se trata de un par compuesto Sziklai. En la sección [\[A.2\]](#) hacemos un análisis del mismo.

8.6. Punto 6

Enunciado: *¿Cuál es el rango de la tensión de salida de la fuente considerando que R_9 puede variar desde 0Ω a $90k\Omega$? (Tomar $R_L = 1M\Omega$).*

En la figura [\[8.1\]](#) se muestra el gráfico de la tensión de salida en modo de regulación de tensión en función de la resistencia del resistor R_9 , el gráfico se obtuvo realizando una simulación paramétrica con $R_L = 1M\Omega$, con el comando **SPICE** *.step*, y luego se exportó el resultado y se graficó en **MATLAB**. En el gráfico se puede apreciar que, como se espera según lo calculado, el crecimiento es lineal con R_9 , entre valores muy cercanos a los nominales de 1V y 10V.

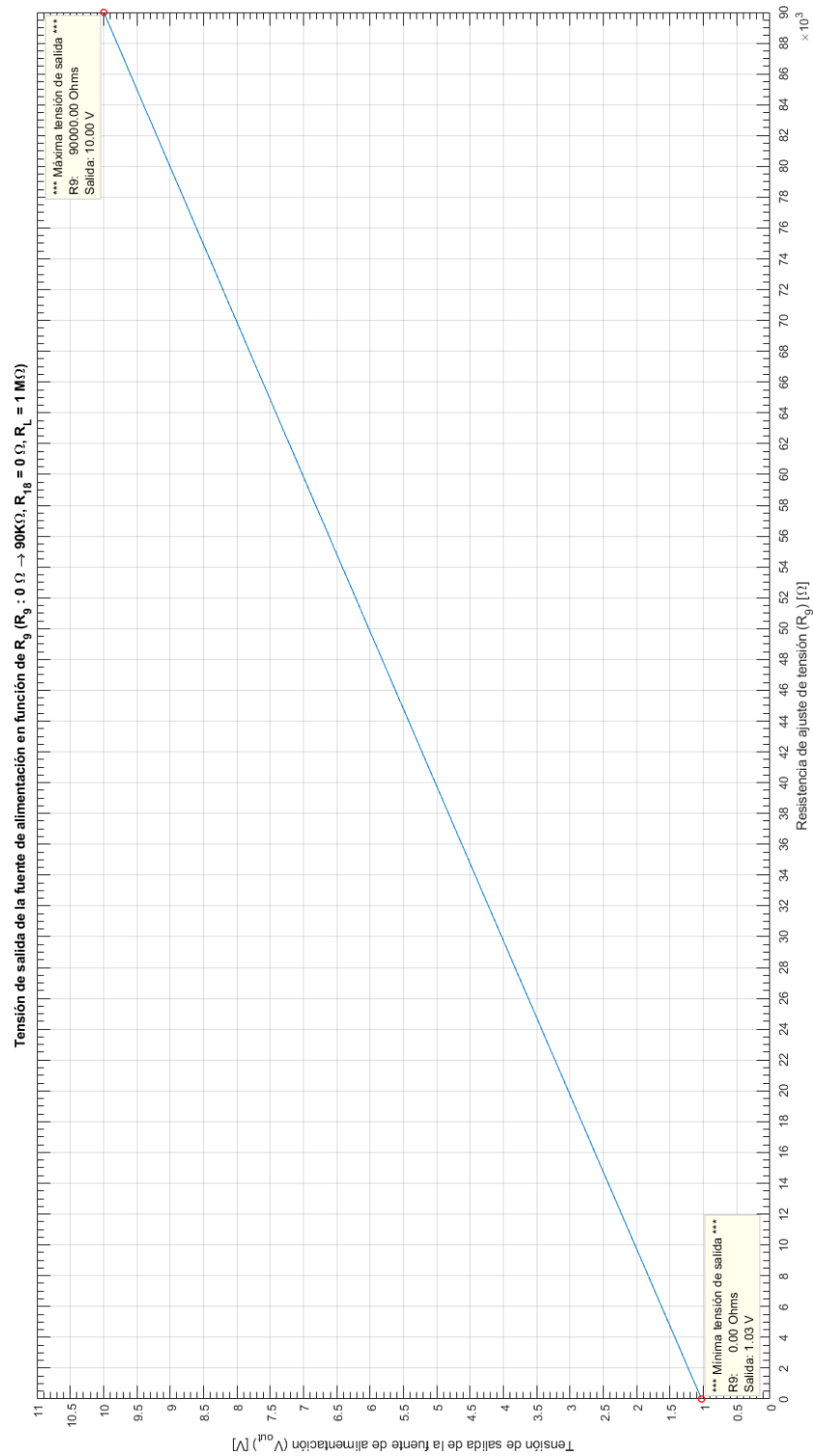


Figura 8.1: Tensión de salida, V_o , en función de R_9 , con esta variando entre 0Ω y $90k\Omega$.

8.7. Punto 7

Enunciado: *¿Cuál es el rango la corriente de salida de la fuente considerando que R_{18} puede variar desde 0Ω a $18k\Omega$? (Tomar $R_L = 0\Omega$).*

En la figura [\[8.2\]](#) se muestra el gráfico de la corriente de salida en modo de regulación de corriente en función de la resistencia del resistor R_{18} , el gráfico se obtuvo realizando una simulación paramétrica con $R_L = 0\Omega$, con el comando **SPICE** *.step*, y luego se exportó el resultado y se graficó en **MATLAB**. En el gráfico se puede apreciar que, como se espera según lo calculado, se obtiene una hipérbola, entre valores muy cercanos a los nominales de 2A y 200mA.

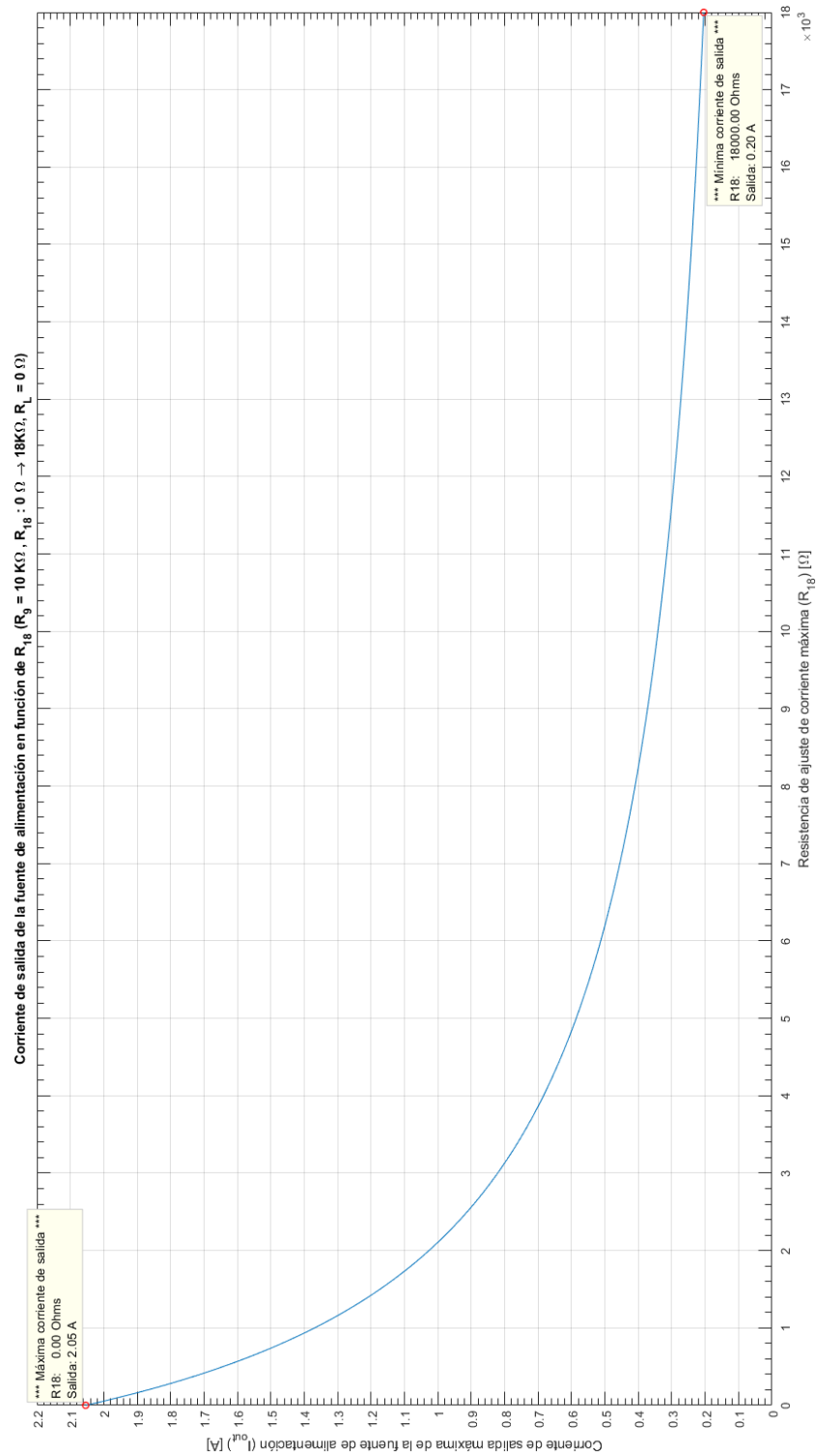


Figura 8.2: Corriente máxima de salida, I_o , en función de R_{18} , con esta variando entre 0Ω y $18\text{k}\Omega$.

8.8. Punto 8

Enunciado: ¿Cuál es el valor de la resistencia de carga R_L que impone el límite entre el modo fuente de tensión y fuente de corriente para $R_9 = 90\text{k}\Omega$ y $R_{18} = 0\Omega$?

En la figura [8.3] se muestra el gráfico de la tensión en las entradas de la llave analógica en función de la resistencia de carga R_L , el gráfico se obtuvo realizando una simulación paramétrica, con el comando **SPICE .step**, y luego se exportó el resultado y se procesó y graficó en **MATLAB**. En el gráfico se puede apreciar que está marcado el valor donde se cruzan los valores de tensión en las entradas de la llave, 1V, el valor de resistencia de carga al que se produce este cruce, se asumió como el valor de transición, el valor obtenido es de $4,88\Omega$. Se graficó también en la misma escala la tensión de salida en función de la resistencia de carga, donde también se marcó el valor al que se produce la transición, se produce a un valor de tensión de salida de 9,81V, el valor nominal esperado es de 10V.

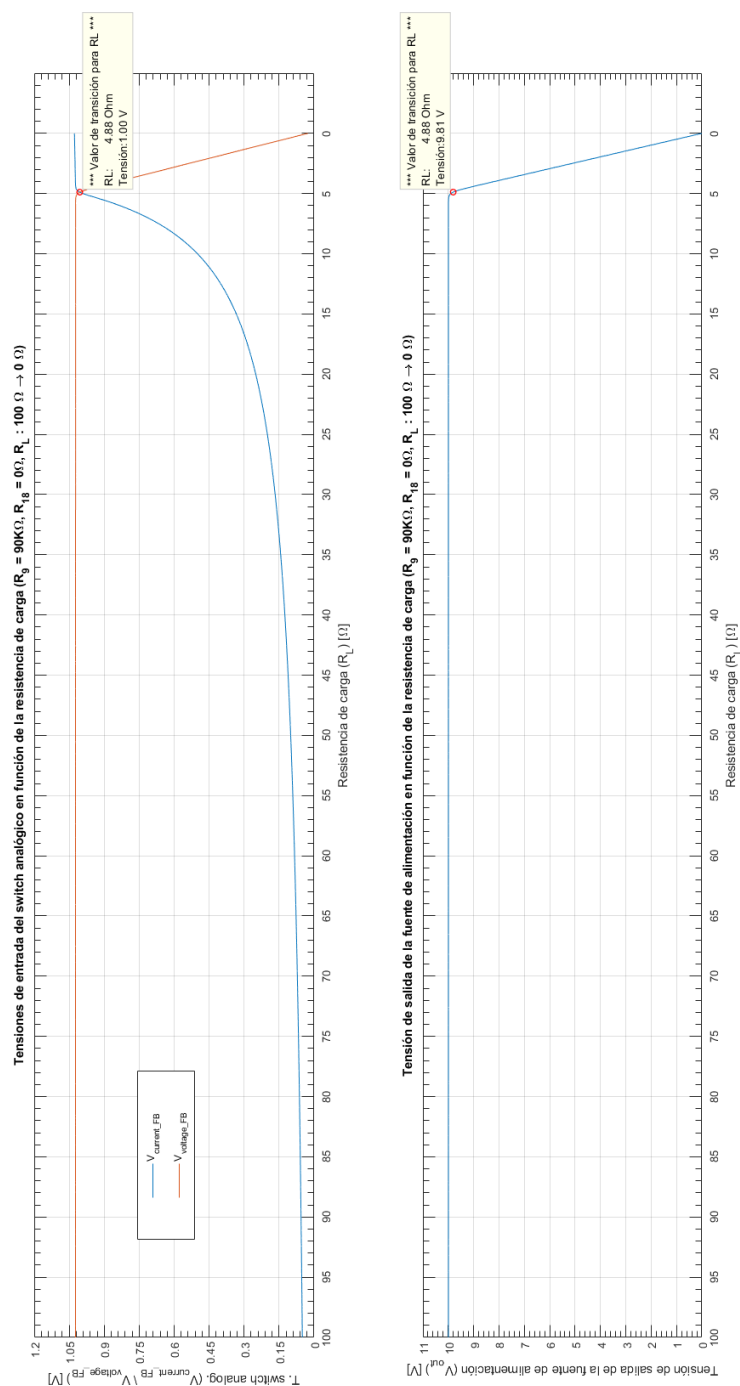


Figura 8.3: Tensión en las entradas del switch analógico y tensión de salida, en función de R_L , con esta variando entre 100Ω y 0Ω .

8.9. Punto 9

Enunciado: *¿Qué hace (o para que está) cada componente, o sea, que función cumple en el circuito y justificar el valor de cada resistencia, diodo, transistor, etc?*

En particular, respecto de la pregunta anterior, explicar que función realiza D_1 y justificar la elección de su designación como 1N4148.

Agrupamos los componentes por sección de la fuente de alimentación.

8.9.1. Amplificador diferencial con carga activa

Q_{12} , Q_{13} : Transistores *BC548*, forman el par diferencial de la entrada del amplificador, estos transistores en este circuito tienen una ganancia de mas de 2000, lo que justifica su elección como transistores bipolares **NPN**, y ya que trabajan con corrientes del orden de 1mA, se necesitan transistores de señal, de propósito general, *BC548* es el mas conocido dentro de las necesidades y categoría.

Q_1 , Q_2 : Transistores *BC558*, forman la fuente espejo con degeneración de emisor que forma la carga del par diferencial, su elección como transistores bipolares **PNP** se basa en el hecho de ser la carga de un par diferencial con transistores bipolares **NPN**, su elección como transistores bipolares es para lograr un gran g_m que se traduzca en un gran R_o para la fuente espejo, y al igual que los transistores del par, trabajan con corrientes del orden de 1mA, por las mismas razones, se necesitan transistores de señal, de propósito general, *BC558* es el mas conocido dentro de las necesidades y categoría, y es el complementario del *BC548*.

D_1 : Diodo *1N4148*, este diodo actúa durante transitorios, que producen picos de corriente en la base de Q_{12} , debido fundamentalmente al switcheo de la llave, durante estos momentos Q_{12} se corre hacia la saturación, lo cual llevaría la tensión de su colector, que es la salida del diferencial, a valores muy bajos, cercanos al del emisor, los cuales tenderían a hacer bajar abruptamente, a través de los transistores de salida, la corriente de salida, lo cual provocaría transitorios mas largos en la respuesta de la fuente, al tener esta que luego subir nuevamente la corriente al actuar la realimentación, el diodo impone un valor de piso de continua de piso, de aproximadamente 0,6V en el colector de Q_{12} respecto del emisor, limitando cuanto puede esta bajar, y por ende, limitando el efecto anterior. Además de lo antes mencionado, se necesita que dinámicamente no afecte al funcionamiento, siendo idealmente un corto, de ahí la elección de un diodo rápido, *1N4148*, el cual tiene menores efectos reactivos que un diodo normal, se puede decir en pequeña señal que su capacidad equivalente es menor, comportándose para bajas/medias frecuencias como solo una pequeña resistencia de unas pocas decenas de Ω .

R_1 : Resistor de 2,2k Ω , resistor que determina la corriente de los transistores del par diferencial, si se considera el punto de reposo con la base de los transistores a 1V, los emisores se encuentran a aproxima-

damente 0,3V, y sobre este resistor caen aproximadamente 5,3V, con lo que la suma de las corrientes de los transistores del diferencial es de aproximadamente 2,4mA y la fuente espejo se encarga de repartir esta corriente en forma pareja entre los transistores del par en 1,2mA aproximadamente. Si la intención del diseño es este valor de corrientes, así queda determinado su valor, las tensiones de alimentación determinan también este valor, por lo cual se incluye esa fuente ideal de $-5V$, en un circuito real debería ser implementada con un circuito similar al de la referencia de tensión, el *TL431* puede ser usado en referencias de tensión negativa.

R_2 , R_3 : Resistores de 500Ω , estos resistores deben ser iguales para mantener el factor de copia en 1, y su valor es determinado por el valor de R_o que se pretende para la fuente espejo, este valor debe ser lo suficientemente grande como para lograr junto al valor de la resistencia de entrada de la siguiente etapa la ganancia deseada. En este caso el valor que se obtiene es cercano a $1M\Omega$, este valor pretendido fija el valor de este resistor.

R_6 : Resistor de 10Ω , este resistor forma parte de una red de compensación, tema de la segunda parte de este trabajo práctico.

8.9.2. Seguidor con carga activa

Q_3 , Q_6 : Transistores *BD135*, estos transistores forman la segunda etapa del amplificador, un seguidor por emisor, siendo Q_3 el transistor en seguidor y formando Q_6 su carga activa, una fuente de corriente constante, por lo tanto la etapa no ganará en tensión, pero trabajan con una corriente de alrededor de 17mA, lo que hace que Q_3 disipe una potencia de unos 300mW y Q_6 , unos 30mW, la intención de esta etapa es presentar una resistencia de entrada lo suficientemente grande al par diferencial para lograr la ganancia buscada, de ahí el usar carga activa, además de independizar su polarización al depender su valor de la fuente estable de $-5V$ y del resistor R_8 . La elección del transistor está mayormente regida por la potencia disipada en los mismos, ya que es demasiada para un transistor de señal, pero muy poca para un resistor de potencia, eso lleva a elegir un transistor de potencia media, siendo el *BD135*, una elección adecuada, dentro de los transistores de esa categoría, es de los mas conocido y disponible

R_8 : Resistor de 10Ω , este resistor determina junto a la tensión estable de alimentación negativa la corriente de polarización de Q_3 y Q_6 .

R_{34} : Resistor de 10Ω , este resistor limita la corriente durante transitorios en Q_3 y Q_6 , su valor se determina de manera empírica por simulación y/o medición, no puede ser muy grande porque disiparía mucha potencia y mas importante comenzaría a disminuir la ganancia y la resistencia de entrada de Q_3 .

8.9.3. Referencia de tensión

U_2 , Q_{14} , R_{30} , R_{31} , R_{32} , R_{33} , C_{12} : Referencia de tensión basada en el *TL431*, esta se analiza en detalle en la sección [A.4]. Solo queda aclarar el valor específico de R_{31} y R_{32} , sus valores están ajustados a valores comerciales para obtener 10V de referencia.

R_4 , R_{55} , R_5 : Estos tres resistores forman un divisor resistivo que genera a partir de la referencia de 10V una de 1V, los valores se eligen de manera de lograr esta tensión y cargar lo menos posible a la referencia, teniendo en cuenta que la carga de la base de Q_{13} debe ser despreciable, que es del orden de 4 μ A, con estos valores tenemos una corriente de 0,9mA, logrando una tensión de prácticamente 1V sobre la base de Q_{13} . Los valores son tales de lograr lo anterior, pero se usan tres resistores por la precisión necesaria, lo que por supuesto implica que deben ser de baja tolerancia, en particular estos valores están en la serie de 1 %.

8.9.4. Par compuesto (Sziklai)

Q_4 , Q_5 , R_{11} : Par compuesto (Sziklai), explicado en detalle en la sección [A.2].

8.9.5. Limitación de corriente simple

Q_{15} , R_S : Este circuito es una simple limitación de corriente que limita quitando la corriente a la base del primer transistor del par compuesto, simplemente al llegar la corriente a un valor tal que la caída sobre R_S sea la necesaria para que Q_{15} comience a conducir, se tendrá limitación de corriente, este valor corresponde a aproximadamente 3A. Dado que la fuente de alimentación cuenta con un lazo de corriente, este circuito solo está para limitar la corriente durante transitorios, protegiendo de estos picos de corriente a los transistores y a la fuente de entrada.

8.9.6. Realimentación de corriente

U_{3A} , U_{3B} , R_{12} , R_{13} , R_{14} , R_{15} , R_{16} , R_{17} , R_{18} , R_{19} , R_S : Este circuito forma un amplificador diferencial y un amplificador no inversor en cascada, los cuales se explican en detalle en la sección [A.1]. Además de esto al tener en cuenta R_S , tenemos que el amplificador diferencial convierte corriente a tensión, y dado que el valor de R_S , 0,2 Ω es despreciable frente a la resistencia de entrada del diferencial, aproximadamente 27k Ω , el factor de conversión de corriente a tensión es simplemente el valor de resistencia de R_S .

C_{15} , C_{16} : Estos capacitores forman parte de redes de compensación, tema de la segunda parte del presente trabajo práctico.

8.9.7. Realimentación de Tensión

R_9 , R_{10} : Estos dos resistores forman un divisor resistivo que es básicamente la red de realimentación, si no se tiene en cuenta la llave que es transparente. Sus valores, o rango de valores mas bien, son tales de lograr una realimentación que va de 0,1 a 1, logrando una ganancia de tensión a lazo cerrado que va de 1 a 10.

R_{60} , C_9 , C_2 : Estos capacitores forman parte de redes de compensación, tema de la segunda parte del presente trabajo práctico.

8.9.8. Llave analógica

Q_{11} , Q_7 , Q_9 , Q_{10} , R_{20} , R_{21} , R_{22} , R_{23} , R_7 : Llave electrónica transparente, explicada en detalle en la sección [\[A.3\]](#). Quedaría analizar el uso de estos específicos transistores y resistores. El uso de los transistores $BC548$ y $BC558$, básicamente se debe a que son necesarios transistores de señal y complementarios para lograr la mejor compensación de sus caídas V_{BE} , lo cual como antes nos lleva a estos transistores como elección. Los valores de los resistores son tales de lograr unas resistencias de entrada de los seguidores lo suficientemente alta como para desprejarse el efecto de carga sobre el divisor resistivo y al mismo tiempo no comprometer su respuesta en frecuencia, ni su resistencia de salida. En particular el valor de R_7 , se establece para compensar el offset del diferencial por la caída en la resistencia vista por las bases de Q_{12} y Q_{13} , dado que Q_{12} ve aproximadamente $1k\Omega$, esto fija el valor para R_7 .

8.9.9. Alimentación

C_{11} , C_{13} : Estos capacitores, de $10\mu F$, son capacitores de filtro de la alimentación, ayudando a filtrar un posible rizado presente en la fuente de alimentación de entrada y en la salida de la referencia respectivamente.

8.10. Punto 10

Enunciado: *¿Qué tecnología, tolerancia, capacidad de disipación de potencia, estabilidad con la temperatura, tensión y corriente de operación máxima y pulsante, características mecánicas, apartamiento de su valor nominal por envejecimiento, etc, debe tener cada componente considerando una implementación física de éste circuito?.*

COMPLETAR!!

8.11. Punto 11

Enunciado: *Calcular la ganancia de lazo “af” para el lazo de tensión y para el lazo de corriente, comparando en ambos casos con respecto a 1, o sea, ¿Resulta “af” mucho mayor que 1? Considerar esto para frecuencias del orden de entre 0Hz y 100Hz.*

COMPLETAR!!

8.12. Punto 12

Enunciado: *Calcular la impedancia de salida, o más propiamente la impedancia en el nodo de salida, para una carga de 100Ω y una frecuencia en el entorno a 50Hz. Utilizar para el cálculo los mismo modelos utilizados en la pregunta anterior.*

COMPLETAR!!

8.13. Punto 13

Enunciado: Hallar por simulación la impedancia del nodo de salida en función de la frecuencia para frecuencias desde 0,1Hz hasta 100kHz y con $R_L = 100\Omega$. Considerar $R_9 = 10k\Omega$.

En la figura [8.4] se muestra el gráfico de la impedancia en el nodo de salida en modo de regulación de tensión, el gráfico se obtuvo simulando en **SPICE** con $R_L = 100\Omega$, con una fuente de corriente de señal conectada en paralelo con la carga, I_p , realizando un barrido en alterna de 0,1Hz a 100kHz, con el comando **SPICE** `.ac`, y luego obteniendo el cociente $\frac{V(I_p)}{I_p}$, el resultado se exportó y se graficó en **MATLAB**, en escala semilogarítmica, su módulo y su fase, se destacó el resultado a bajas frecuencias que representa la resistencia de salida a frecuencia bajas/medias. El bajo valor obtenido para esta resistencia ($473\mu\Omega$) implica que se trata de una buena fuente de tensión, que en el caso ideal tiene resistencia de salida de 0Ω , esto se debe a la gran ganancia de lazo en modo de regulación de tensión. Otra cosa que se puede observar es que al aumentar la frecuencia la impedancia aumenta, al caer la ganancia de lazo, y se torna inductiva, al menos hasta que la fase supera los 90° , esto parece indicar un efecto de resistencia negativa, la fuente entregaría energía de alterna (esto necesita mas análisis).

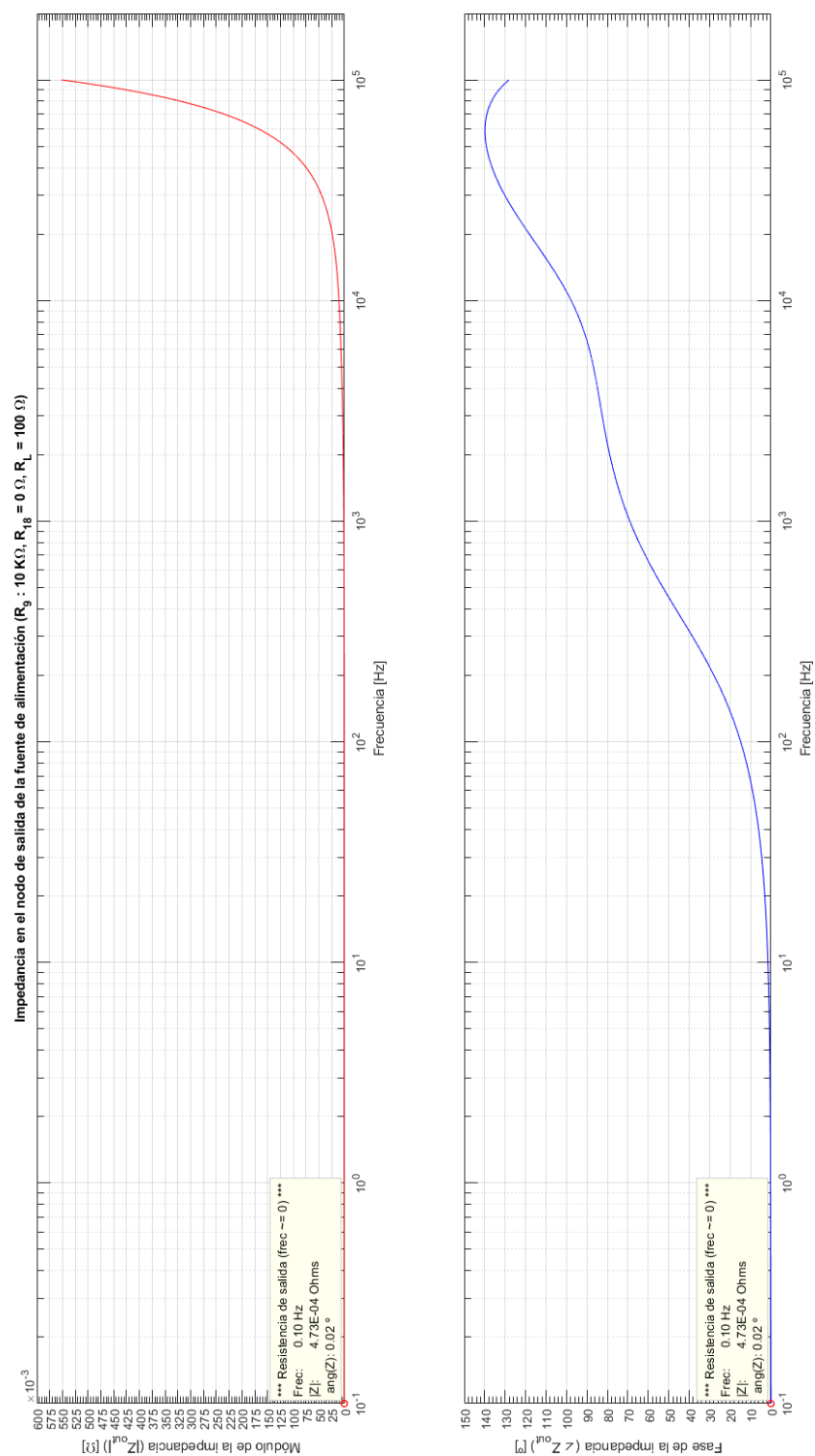


Figura 8.4: Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre 0,1Hz y 100kHz.

8.14. Punto 14

Enunciado: *Hallar por simulación la impedancia de la malla de salida en función de la frecuencia para frecuencias desde 0,1Hz hasta 100kHz y con $R_L = 0\Omega$. Considerar $R_{18} = 0\Omega$.*

En la figura [8.5] se muestra el gráfico de la impedancia en el nodo de salida en modo de regulación de corriente, el gráfico se obtuvo simulando en **SPICE** con la salida cortocircuitada a través de una fuente de tensión de señal, V_p , realizando un barrido en alterna de 0,1Hz a 100kHz, con el comando **SPICE .ac**, y luego obteniendo el cociente $\frac{V_p}{I(V_p)}$, el resultado se exportó y se graficó en **MATLAB**, en escala semilogarítmica, su módulo y su fase, se destacó el resultado a bajas frecuencias que representa la resistencia de salida a frecuencia bajas/medias. El bajo valor obtenido para esta resistencia (958Ω) implica que no se trata de una buena fuente de corriente, que en el caso ideal tiene resistencia de salida ∞ , esto se debe a la menor ganancia de lazo en modo regulación de corriente respecto al modo regulación tensión. Otra cosa que se puede observar es que al aumentar la frecuencia la impedancia disminuye, al caer la ganancia de lazo, y se torna capacitiva.

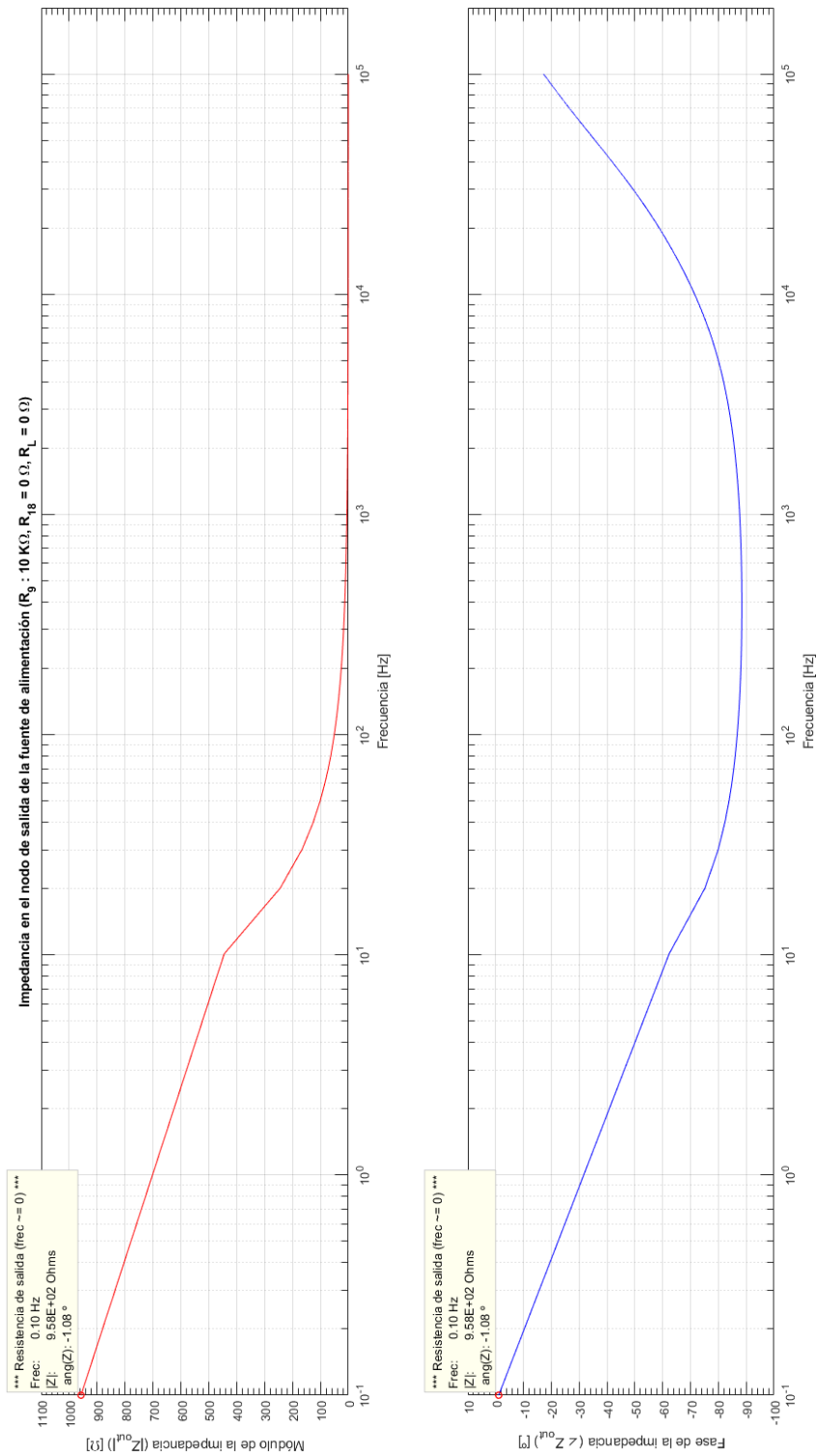


Figura 8.5: Impedancia de salida, Z_o , en función de la frecuencia, con esta variando entre 0,1Hz y 100kHz.

8.15. Punto 15

Enunciado: *Hallar por simulación la tensión del nodo de salida en función de la corriente de salida para R_L variando entre 100Ω y 0Ω . Considerar $R_9 = 10k\Omega$ y $R_{18} = 0\Omega$.*

En la figura [\[8.6\]](#) se muestra la variación de la tensión de salida en función de la corriente de salida, se distinguen claramente y están marcadas, las regiones de regulación de tensión (la tensión nominal esperada es de 2V) y corriente (la corriente esperada es de 2A).

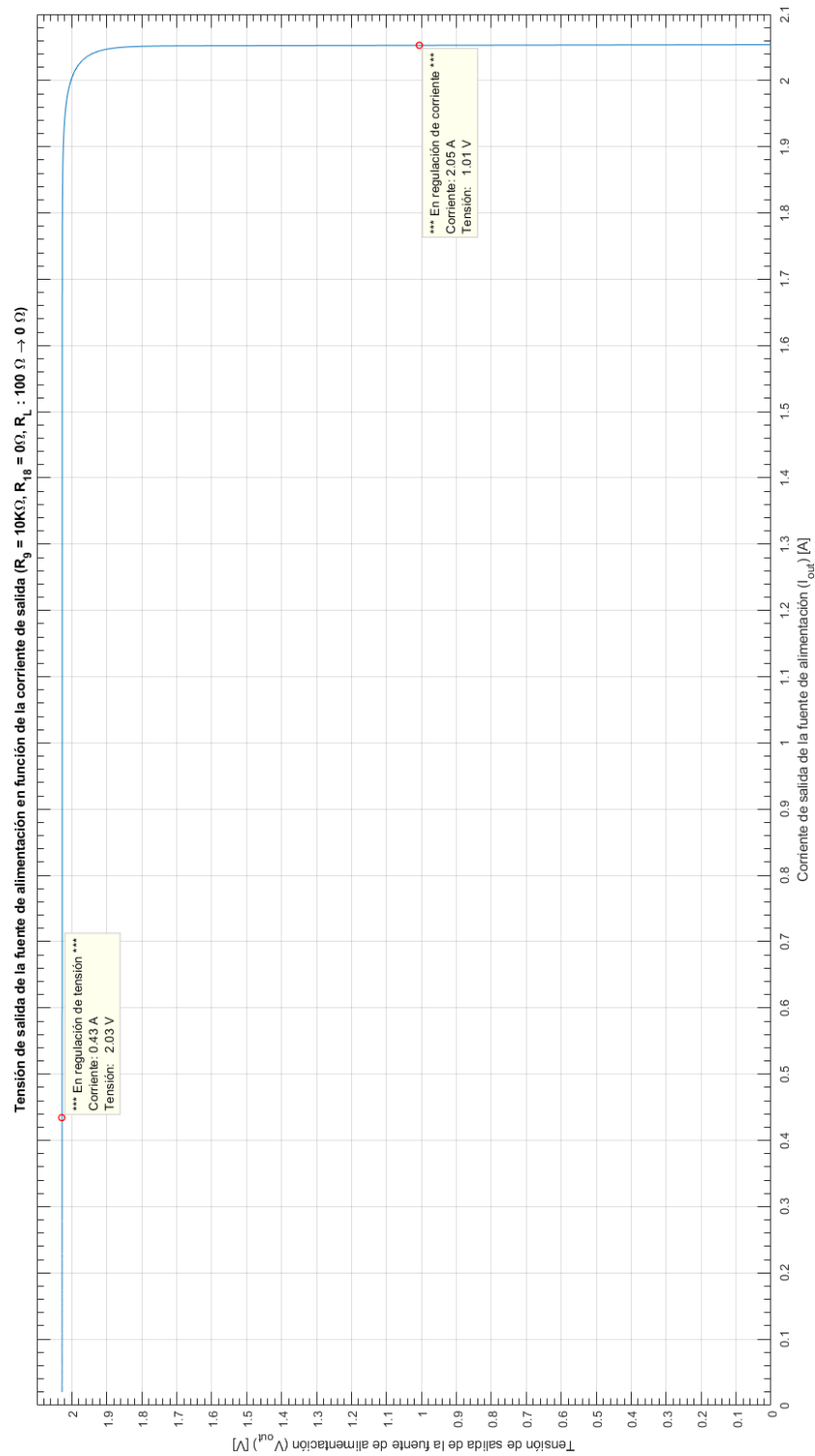


Figura 8.6: Tensión de salida en función de la corriente de salida para R_L variando entre 100Ω y 0Ω .

8.16. Punto 16

Enunciado: Hallar por simulación la variación de la tensión de salida en función del tiempo para un salto abrupto de la corriente de salida desde aproximadamente 0A hasta 1A y posteriormente un salto abrupto de la corriente de salida desde aproximadamente 1A hasta 0A. Considerar $R_9 = 10\text{k}\Omega$ y $R_{18} = 0\Omega$.

Para lograr la conmutación de la carga se utilizó el circuito mostrado en la figura [8.7], donde se puede ver el modelo de una llave controlada por tensión con resistencia de 0Ω en estado cerrado y resistencia tendiendo a infinito (valor muy grande) para el estado abierto. El switch es controlado por una onda cuadrada, de tal manera de lograr una carga de 0A al comienzo de la simulación, de 1A ($R_L = 2\Omega$) a los 20ms, y luego nuevamente 0A a los 50ms. La simulación realizada es del tipo transitorio (**SPICE** .tran), la salida de la misma se muestra resaltando el momento de las transiciones en la figura [8.8]. En la figura [8.9] se destaca la diferencia en la tensión de salida en carga respecto a en vacío, esta diferencia permite estimar la resistencia de salida de la fuente de alimentación, el valor obtenido es:

$$R_o = \frac{\Delta V}{\Delta I} = \frac{3.67\text{e-}4\text{V}}{1.0137\text{A}} = 642\mu\Omega \quad (8.1)$$

.model MYSW SW(Ron=1E-10 Roff=1E10 Vt=0.5 Vh=0)

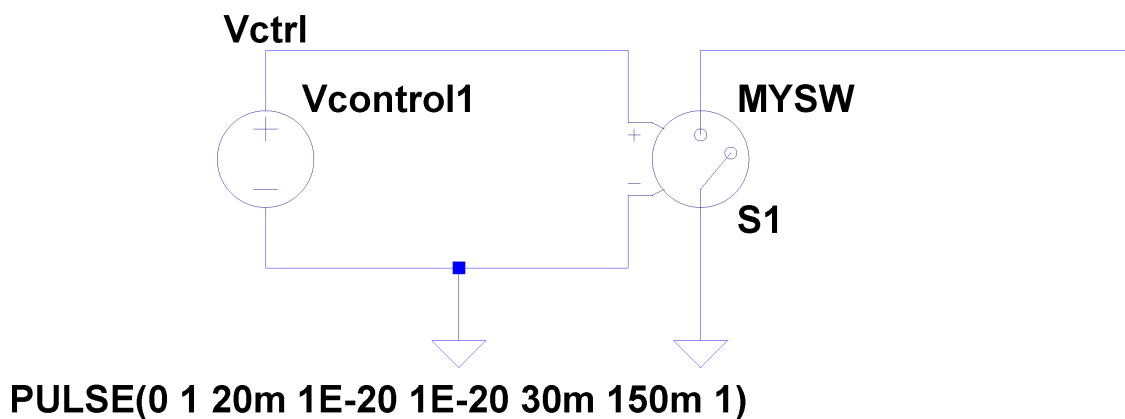


Figura 8.7: Circuito usado para la conmutación de la carga

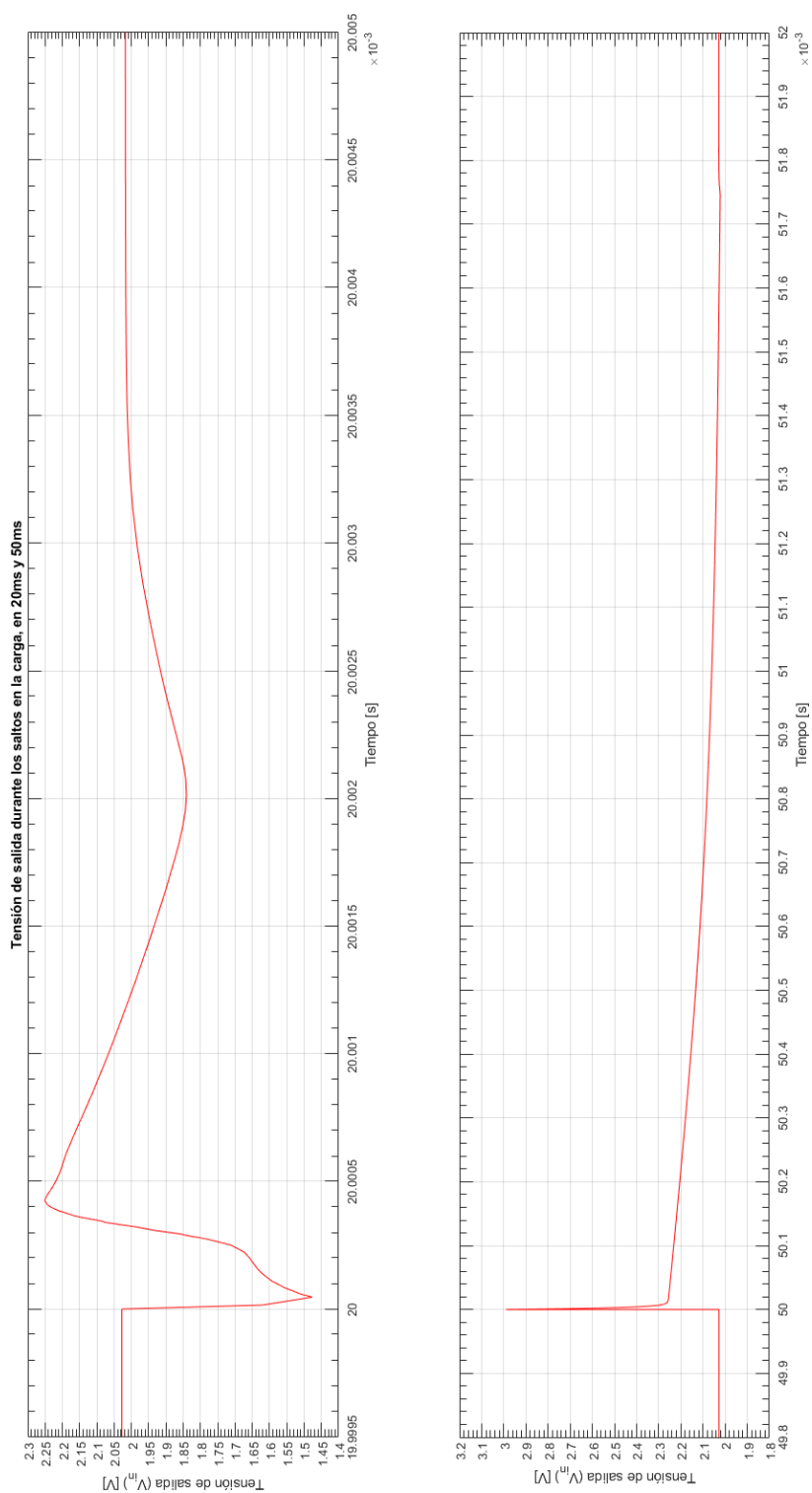


Figura 8.8: Tensión de salida frente a saltos de carga de 0A a 1A y de 1A a 0A.

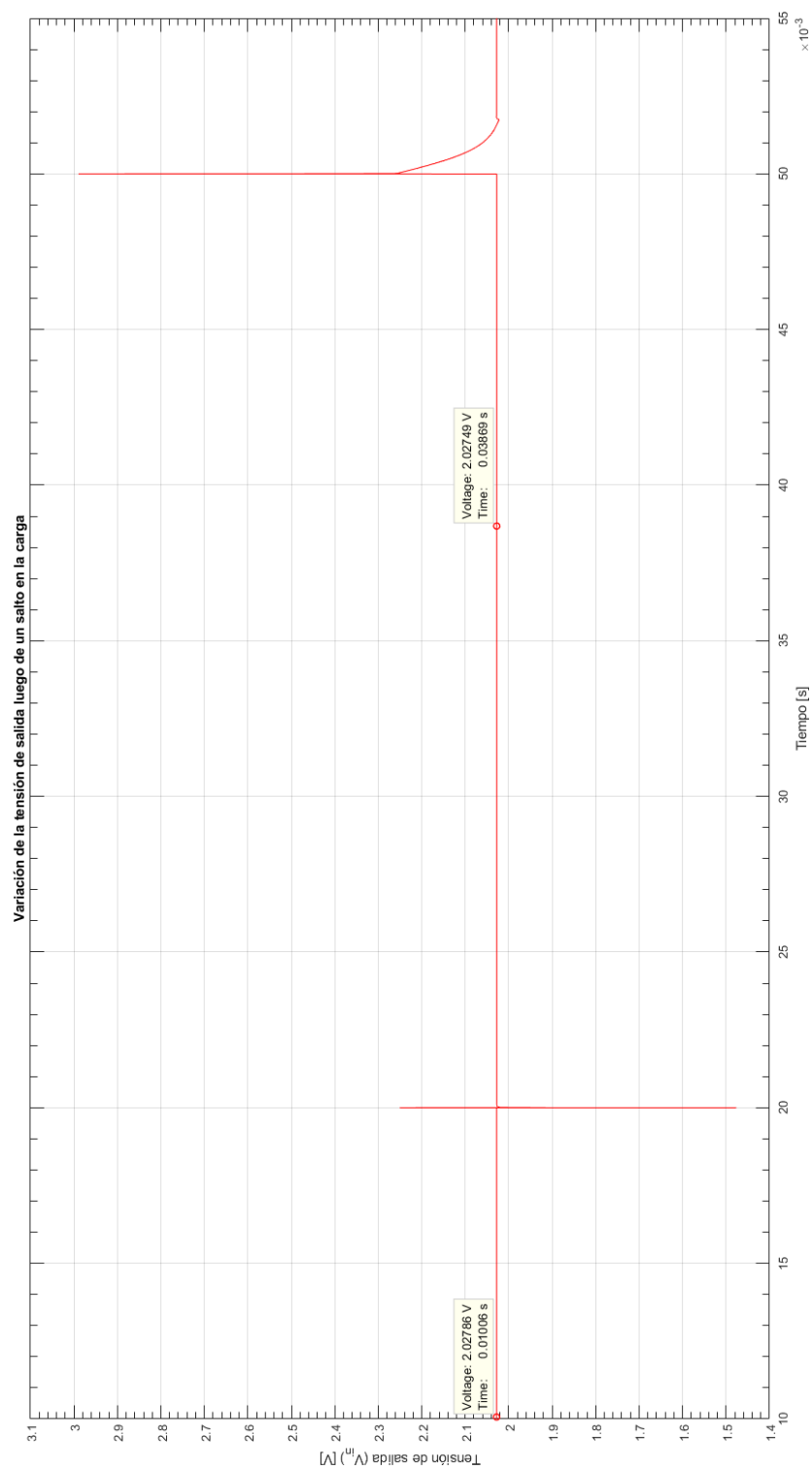


Figura 8.9: Variación de la tensión de salida en los saltos de carga

8.17. Punto 17

Enunciado: Calcular la eficiencia para V_1 igual a 15V, 20V y 25V.

a) con $R_L = 10\Omega$, $R_9 = 90k\Omega$ y $R_{18} = 0\Omega$.

b) con $R_L = 1\Omega$, $R_9 = 0\Omega$ y $R_{18} = 0\Omega$.

Para calcular la eficiencia de la fuente de alimentación simplemente se aplicó la definición $\eta = \frac{P_{out}}{P_{in}}$, el cálculo se realizó en estado estacionario, ignorando el consumo durante los transitorios, los cuales de todas formas, a largo plazo, deben ser despreciables. El cálculo se realizó directamente dentro del **LTSPICE**, utilizando el comando de **SPICE**, `.measure`, este comando permite realizar cálculos utilizando valores de variables simuladas, y luego operar con estos resultados. Realizando una simulación de **SPICE** de punto de operación, `.op`, se realizan las siguientes mediciones:

```
.op

.meas Pin PARAM V(Vin)*(-I(V1))
.meas Pout PARAM V(Vout)*(-I(RL))
.meas Eff PARAM Pout / Pin
```

Los resultados obtenidos para la eficiencia para cada uno de los valores de tensión de entrada para la que se realizó la simulación, se resumen en la tabla [8.1]. Se puede ver claramente como la eficiencia disminuye al aumentar la diferencia entre la tensión de entrada y la tensión de salida, cosa totalmente esperable, ya que, a tensión de salida constante, la tensión en el elemento de paso es cada vez mayor, a la misma corriente de carga, se tiene mayor potencia disipada en el mismo.

También la eficiencia empeora con el aumento de la carga, ya que al pasar la corriente de carga por el elemento de paso, se disipará también mas potencia en este.

	$V_i = 15V$	$V_i = 20V$	$V_i = 25V$
$\eta = \frac{P_{out}}{P_{in}} \cdot 100 \%$ $R_L = 10\Omega$, $R_9 = 90k\Omega$ $R_{18} = 0\Omega$	63.93 %	48.04 %	38.50 %
$\eta = \frac{P_{out}}{P_{in}} \cdot 100 \%$ $R_L = 1\Omega$, $R_9 = 0\Omega$ $R_{18} = 0\Omega$	6.58 %	4.95 %	3.96 %

Cuadro 8.1: Eficiencia en función de la tensión de entrada.

8.18. Punto 18

Enunciado: ¿Cómo influye en la tensión de salida la variación de la fuente de entrada V_1 (variando de 1V a 30V y con $R_L = 10\Omega$, $R_9 = 90k\Omega$ y $R_{18} = 0\Omega$)?. Simular para graficar la tensión de salida en función de V_1 .

Es de esperarse que la fuente tenga un valor mínimo de tensión de entrada, a partir del cual empieza a regular la salida, para valores menores de tensión que este valor mínimo, la salida será menor a la esperada, en principio, el regulador paralelo para regular a 10V, necesita una tensión de entrada mayor, pero también se deben polarizar correctamente los transistores, y como puede verse en la figura [8.10], el crecimiento de la salida es prácticamente lineal, manteniendo una diferencia de aproximadamente 2,2V a la salida con respecto a la entrada, este valor sería el “drop-out” de esta fuente de alimentación. Tomando que la salida está regulando al llegar a aproximadamente al 1 % de la tensión regulada esperada a la salida, 10V, el valor de tensión de entrada mínimo para salida regulada es de 12,38V. También puede observarse que para tensiones muy pequeñas a la entrada, hasta aproximadamente 1,8V, la tensión a la salida es prácticamente 0V, esto se explica por estar cortado el elemento de paso de la fuente de alimentación, el par compuesto.

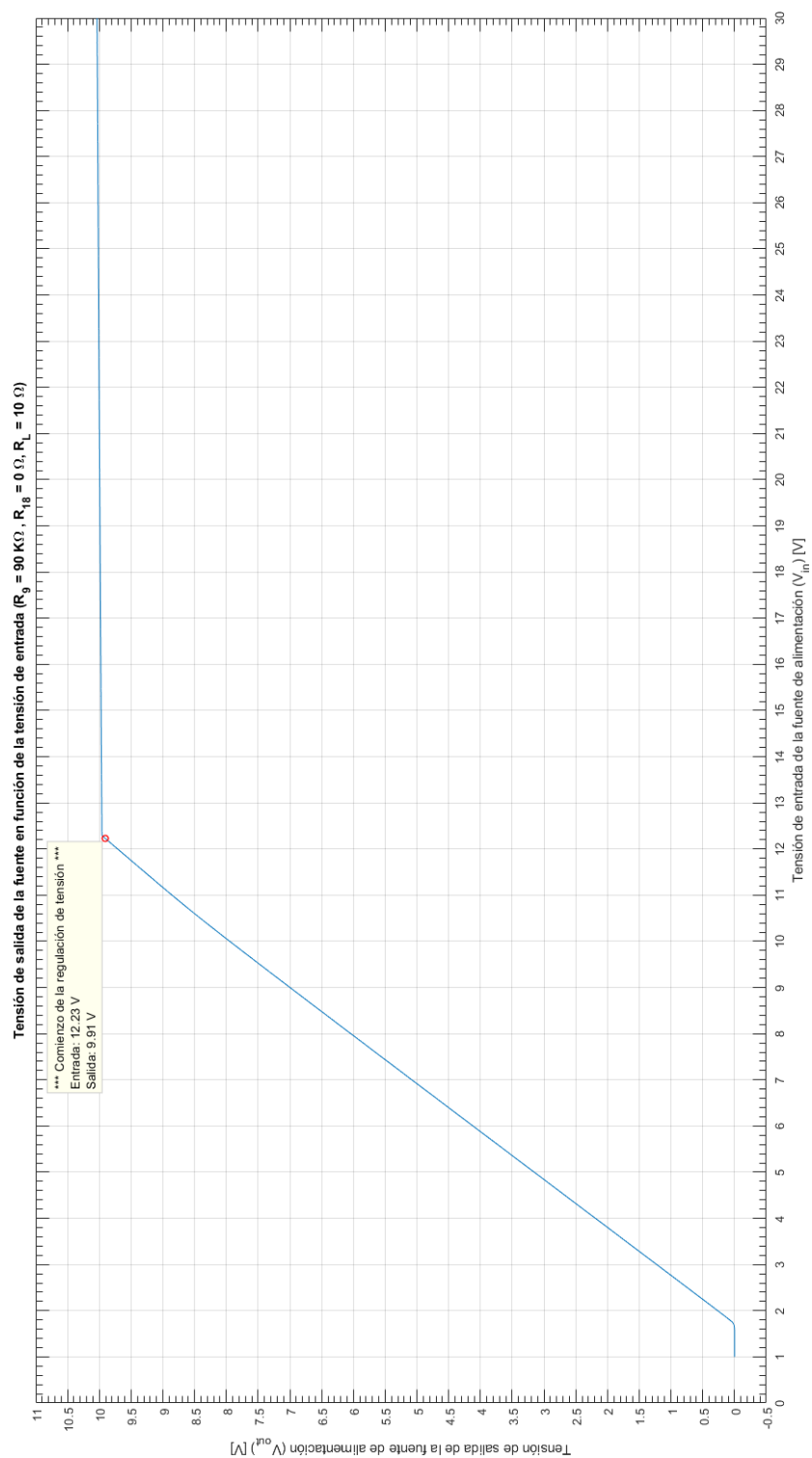


Figura 8.10: Tensión de salida vs tensión de entrada.

8.19. Punto 19

Enunciado: *¿Cómo influye en la corriente de salida la variación de la fuente de entrada V_1 (variando de 1V a 30V y con $R_L = 0\Omega$, $R_9 = 90k\Omega$ y $R_{18} = 0\Omega$?). Simular para graficar la corriente de salida en función de V_1 .*

De la misma forma que el punto anterior, es de esperarse que la fuente tenga un valor mínimo de tensión de entrada, a partir del cual empieza a regular la salida, para valores menores de tensión que este valor mínimo, la corriente de salida será solo limitada a algún valor menor al esperado, y como puede verse en la figura [8.11], el crecimiento de la salida es prácticamente lineal, salvo que se produce un pico de corriente alrededor de los 3V de entrada, que es limitado por la acción de Q_{15} , a ese valor de tensión de entrada el lazo de corriente seguramente no actúa de ninguna forma para limitar la corriente de salida. Tomando que la salida está regulando al llegar a aproximadamente al 1 % de la corriente regulada esperada a la salida, 2,05A, el valor de tensión de entrada mínimo para salida regulada es de 12,19V, valor muy cercano al del punto anterior. También puede observarse que para tensiones muy pequeñas a la entrada, aproximadamente 1,8V, la corriente a la salida es prácticamente 0A, esto se explica por la misma razón que en el punto anterior.

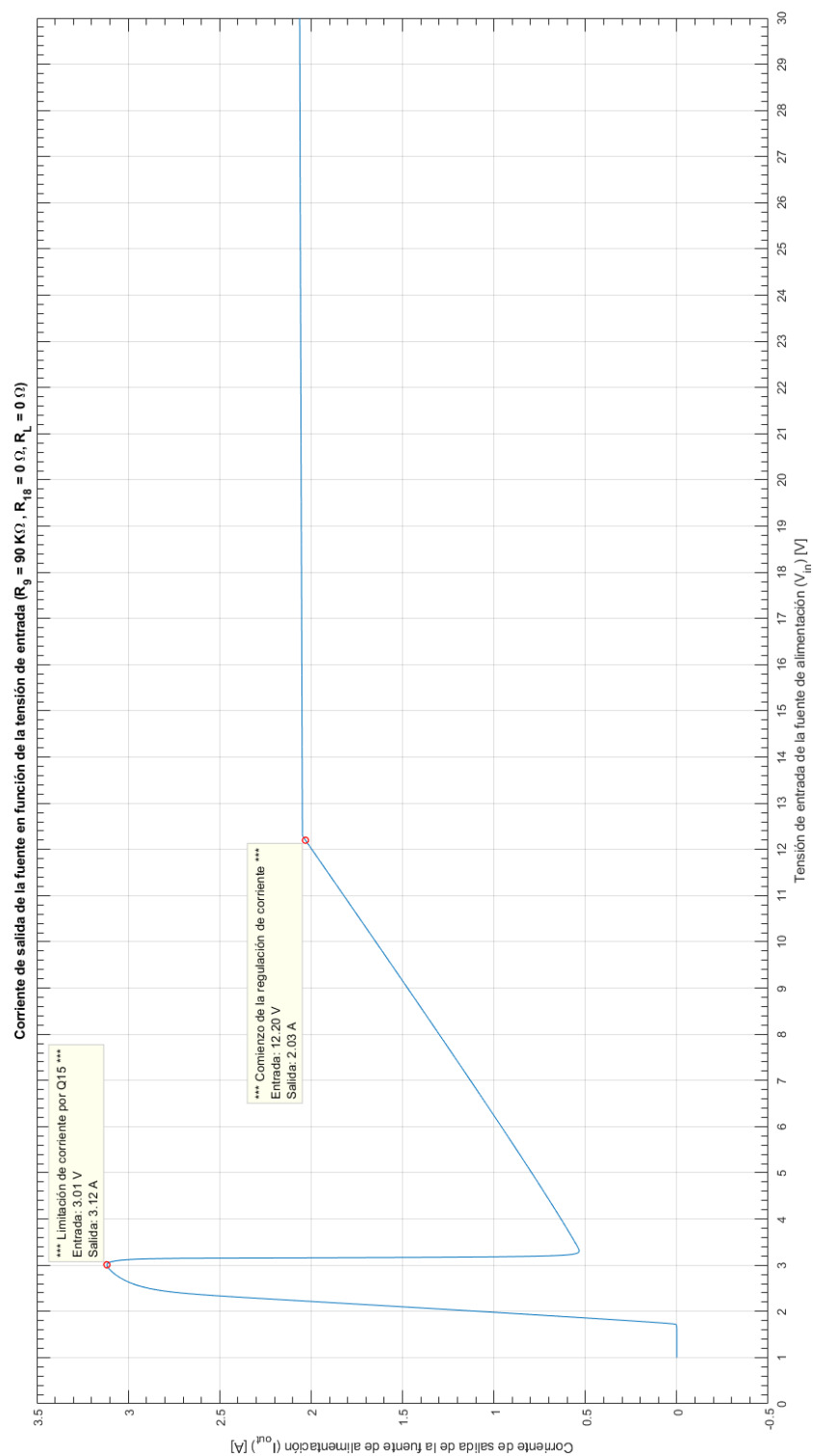


Figura 8.11: Tensión de salida vs tensión de entrada.

8.20. Punto 20

Enunciado: *Determinar el rechazo de ruido, o sea, ¿Cuántos decibels de diferencia se miden comparando un ruido presente en la tensión de entrada V_1 respecto del residuo de ese ruido en la tensión de salida. Debe intentarse no considerar el ruido propio de la fuente. **NOTA:** el ruido podría ser por ejemplo el rizado resultante de una rectificación y filtrado.*

Para ver el rechazo de ruido que presenta la fuente de alimentación, sumamos a la tensión de entrada una señal en forma de diente de sierra descendente de 100Hz, ya que la sugerencia era que el ruido podría provenir del rizado resultante de una rectificación y filtrado. Se utilizó una señal de 2V de amplitud para poder apreciar bien la amplitud de la señal en la salida. Se graficó la entrada y la salida restándole la tensión continua de base, 20V a la entrada y el valor mínimo a la salida, alrededor de 2V, se utilizó un script de **MATLAB** para restar los valores adecuados, hacer los cálculos y producir los gráficos a partir de los datos exportados del **LTSPICE**. En la figura [8.12], se muestra lo obtenido, mostrando simultáneamente 2 ciclos del rizado de entrada y salida. Como se observa en la figura, la salida presenta un cierto tiempo de crecimiento debido al ancho de banda limitado del amplificador de la fuente, y presenta además un pequeño pico en la discontinuidad, el mismo se debe al tipo de compensación del circuito, tema que veremos en la siguiente parte del trabajo práctico. Si se mide el rechazo de ruido simplemente como el cociente de valor RMS de la señal de salida respecto de la entrada obtenemos:

$$R_{nr} = 59,49\text{dB} \quad (8.1)$$

Sin embargo se pedía intentar no considerar el ruido propio de la fuente, entonces lo que se hizo fue, extrapolar la amplitud máxima de la señal de rizado a la salida, ignorando el sobre-pico y el tiempo de crecimiento, midiendo su amplitud cerca de la mitad de la amplitud máxima de la señal de entrada, calculado así, obtuvimos:

$$R_{nr} = 61,41\text{dB} \quad (8.2)$$

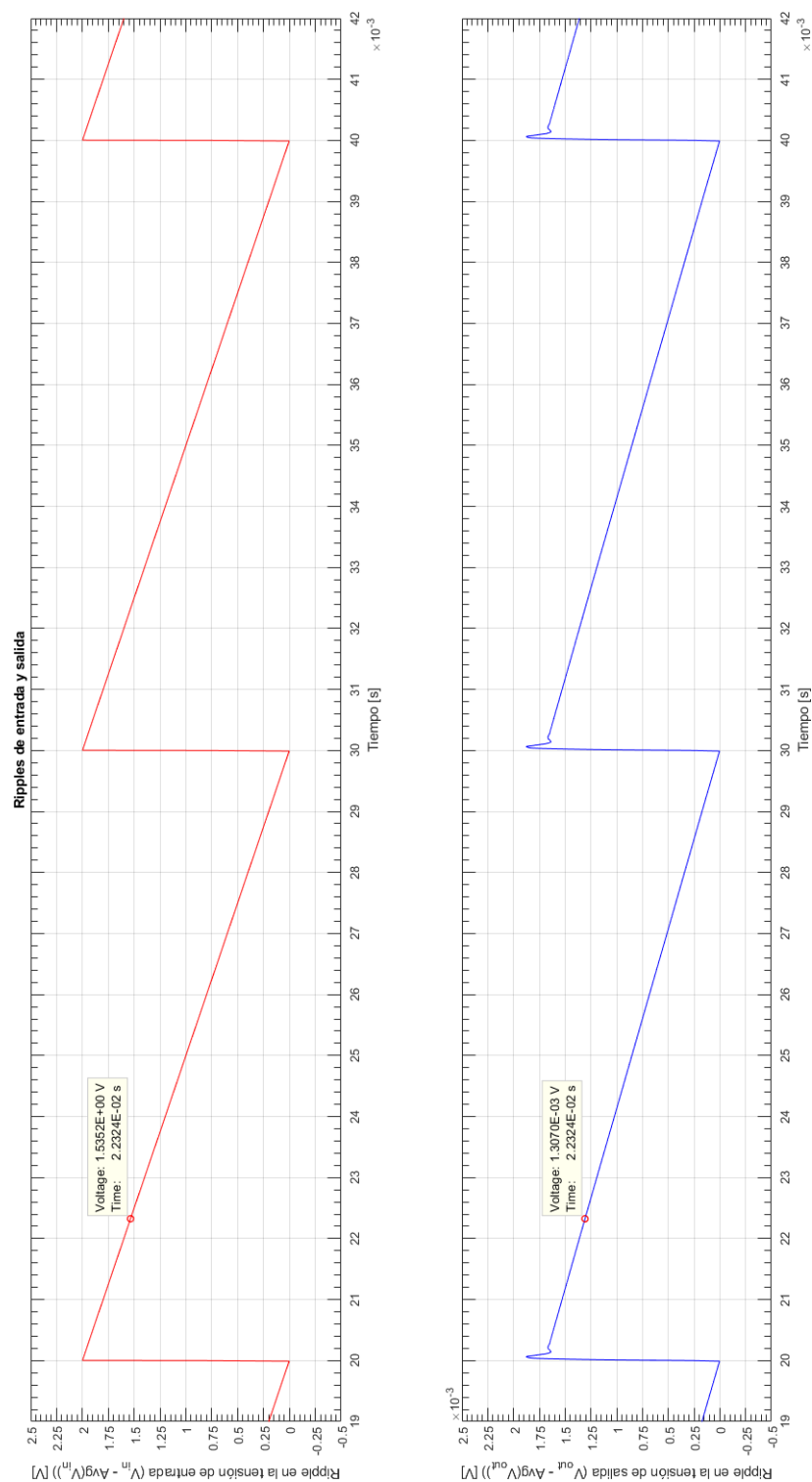


Figura 8.12: Rizado de entrada y salida.

8.21. Punto 21

Modificar el circuito de la fuente reemplazando en parte o totalmente el amplificador por el regulador integrado *LM723* y evaluar el comportamiento del nuevo diseño comparándolo con el original.

En la figura [\[8.13\]](#), se muestra el circuito de la fuente de alimentación basado en el *LM723* que armamos usando el mismo driver de corriente que la fuente original y ajustando los resistores de tal forma de que las características de tensión, limitación de corriente, etc, se parezcan lo mas posible al circuito original, los valores de compensación se toman de circuitos recomendados.

Con ese circuito, adecuadamente modificado, se repitieron las simulaciones para realizar la comparación pedida.

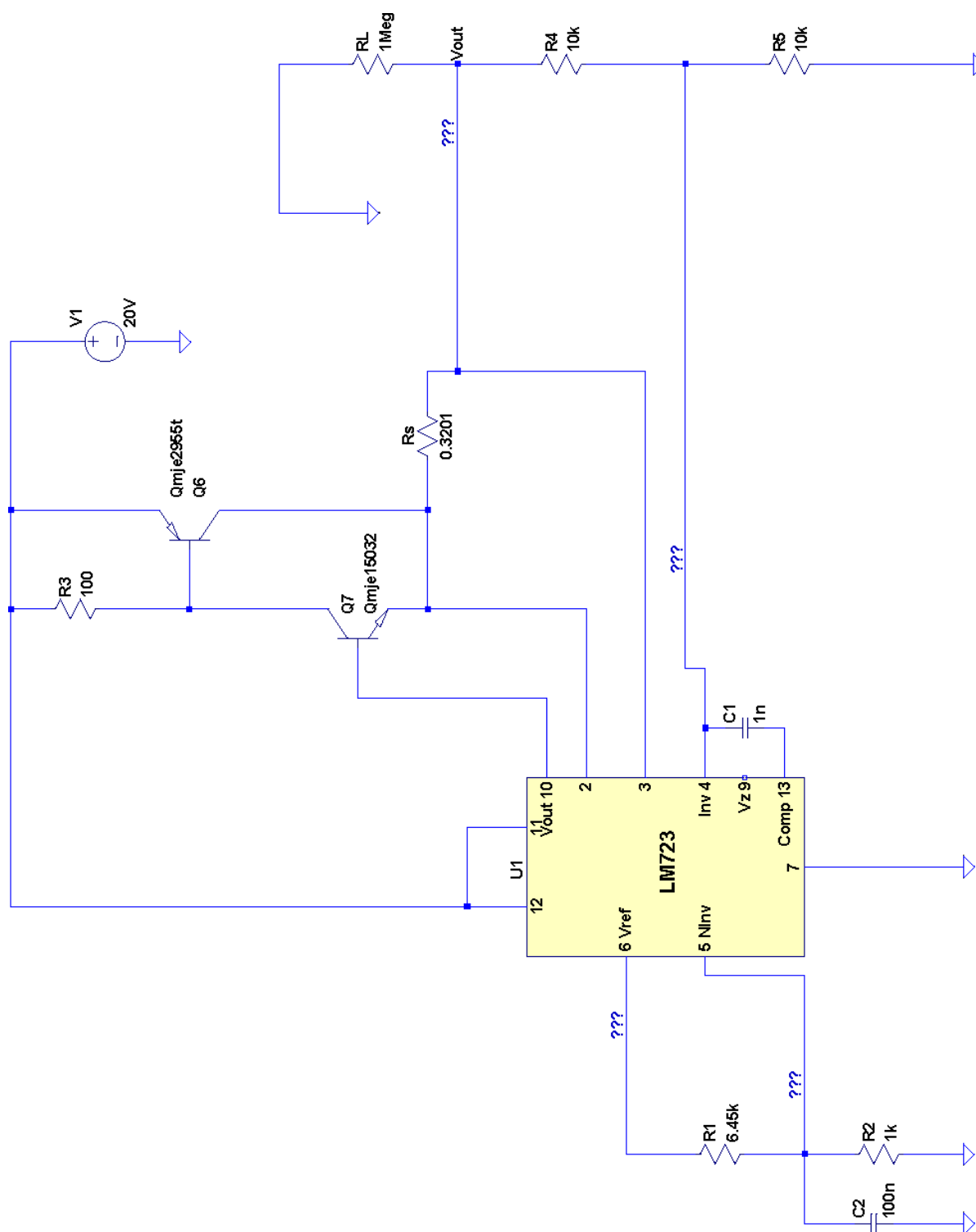


Figura 8.13: Rizado de entrada y salida.

9. Observaciones y conclusiones

9.1. Observaciones y conclusiones

10. Bibliografía

Referencias

- [1] *Analysis and Design of Analog Integrated Circuits (3rd Edition)*
Author: Paul R. Gray
Author: Robert G. Meyer
Publisher: John Wiley & Sons, Inc.; 3rd Edition (January 15, 1993)
Copyright: © 1993, John Wiley & Sons, Inc.
ISBN 10: 0471574953
Website: [Analysis and Design of Analog Integrated Circuits \(3rd Edition\)](#)
- [2] *Analysis and Design of Analog Integrated Circuits (4th Edition)*
Author: Paul R. Gray
Author: Paul J. Hurst
Author: Stephen H. Lewis
Author: Robert G. Meyer
Publisher: John Wiley & Sons, Inc.; 4th Edition (2001)
Copyright: © 2001, John Wiley & Sons, Inc.
ISBN 10: 0471321680
ISBN 13: 9780471321682
Website: [Analysis and Design of Analog Integrated Circuits \(4th Edition\)](#)
- [3] *Analysis and Design of Analog Integrated Circuits (5th Edition)*
Author: Paul R. Gray
Author: Paul J. Hurst
Author: Stephen H. Lewis
Author: Robert G. Meyer
Publisher: John Wiley & Sons, Inc.; 5th Edition (2009)
Copyright: © 2001, John Wiley & Sons, Inc.
ISBN 10: 0470245999
ISBN 13: 9780470245996
Website: [Analysis and Design of Analog Integrated Circuits \(5th Edition\)](#)

- [4] *Circuitos microelectrónicos (4^{ta} Edición) español*
Author: Adel. S. Sedra
Author: Kenneth C. Smith
Publisher: Oxford, University press; 4^{ta} Edición (2001)
Copyright: © 1999, Oxford, University press México.
Original Copyright: © 1998, 1991, 1987, 1982, Oxford, University press Inc.
ISBN 10: 01951166310
Website: [Circuitos microelectrónicos \(4^{ta} Edición\) español](#)
- [5] *Microelectronic circuits (5th Edition)*
Author: Adel. S. Sedra
Author: Kenneth C. Smith
Publisher: Oxford, University press; 5th Edition (2004)
Copyright: © 2004, 1998, 1991, 1987, 1982, Oxford, University press Inc.
ISBN 10: 0195142527
Website: [Microelectronic circuits \(5th Edition\)](#)

Apéndices

A. Análisis teórico de subcircuitos

A.1. Amplificadores con operacionales

En esta sección analizamos distintas configuraciones con amplificadores operacionales, pero teniendo en cuenta ciertos aspectos de los amplificadores operacionales reales, en particular usamos un modelo lineal, y lo analizamos a bajas/medias frecuencias, sin tener en cuenta en principio el ancho de banda, ni cosas como el *slew rate*, que corresponden a efectos que no se pueden modelar linealmente. El modelo utilizado es el mostrado en la figura [A.1], como se puede ver, solo consideramos, una ganancia de tensión diferencial de valor finito, una resistencia de entrada también finita y una resistencia de salida mayor a 0.

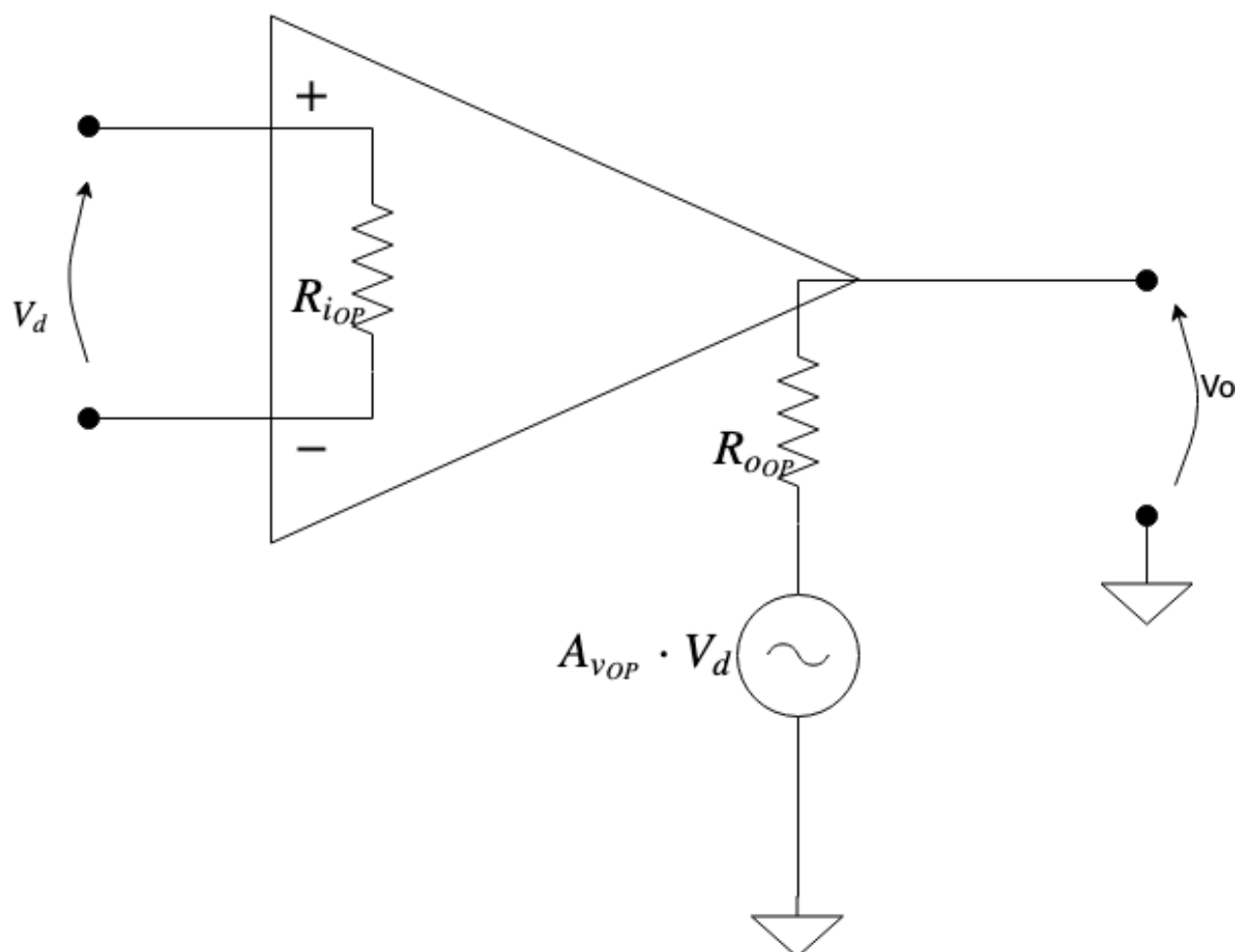


Figura A.1: Modelo lineal de un operacional no ideal.

A.1.1. Amplificador no inversor

Usando el modelo descrito en la sección [A.1] analizamos el circuito mostrado en la figura [A.2]. El circuito es un amplificador no inversor con amplificador operacional. El análisis que se hará por realimentación, pretende analizar como es la transferencia del mismo con nuestro modelo, y como influye la no idealidad del operacional en la transferencia, para finalmente ver a que se reduce la transferencia al llevar las expresiones al caso ideal.

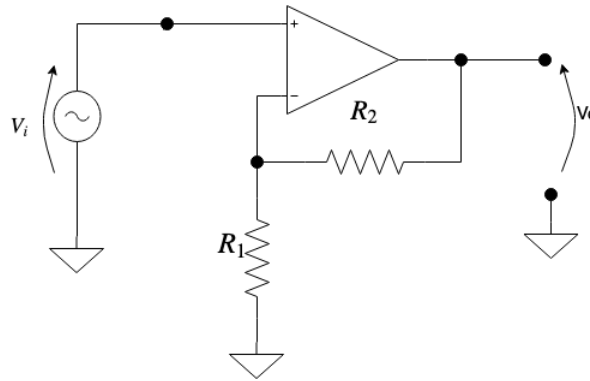


Figura A.2: Amplificador no inversor.

El amplificador es de tensión, para ver esto, se observa que la red de realimentación formada por R_1 y R_2 , muestrea la tensión a la salida y suma (resta) tensión a la entrada, con lo que se estabiliza la ganancia de tensión. Ya que se trata de realimentación **serie-paralelo** aplicamos parámetros **h** al realimentador.

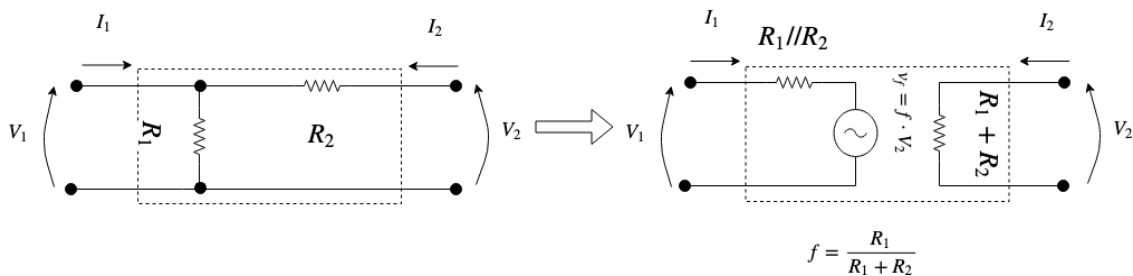


Figura A.3: Aplicando parámetros **h** al realimentador

Remplazando en el circuito nuestro modelo y el realimentador por el modelo en parámetros **h**, y reorganizando para llevar el realimentador a su forma ideal, nos queda:

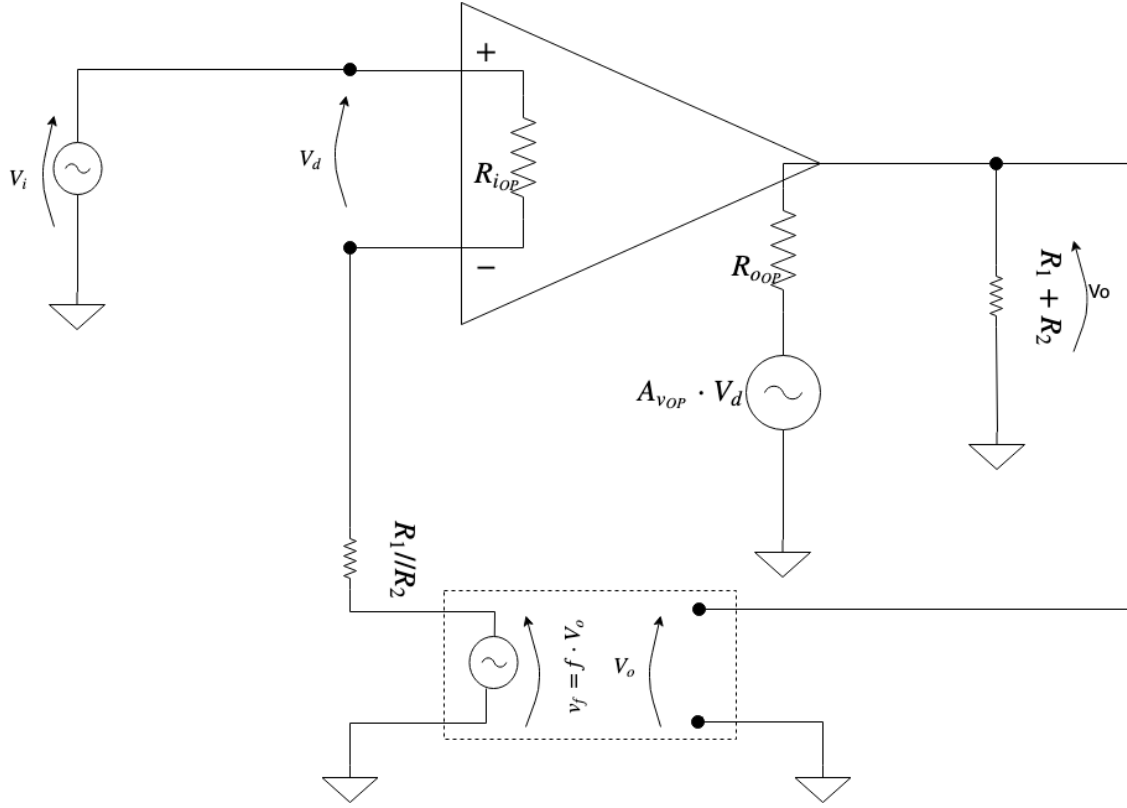


Figura A.4: Reemplazando en el circuito original junto a nuestro modelo

De este circuito es fácil por inspección obtener la ganancia de tensión a lazo abierto, “a” y las resistencias de entrada y salida a lazo abierto, R_{iOL} y R_{oOL} respectivamente, se obtiene:

$$a = \left. \frac{V_o}{V_i} \right|_{f=0} = A_{vOP} \cdot \frac{R_{iOP}}{R_{iOP} + R1 \parallel R2} \cdot \frac{R1 + R2}{R_{oOP} + R1 + R2} \quad (A.1)$$

$$f = \frac{R1}{R1 + R2} \quad (A.2)$$

$$R_{iOL} = R_{iOP} + R1 \parallel R2 \quad (A.3)$$

$$R_{oOL} = (R1 + R2) \parallel R_{oOP} \quad (A.4)$$

Para la ganancia de tensión a lazo cerrado y las resistencias de entrada y salida a lazo cerrado, R_i y R_o respectivamente, entonces tenemos:

$$A = \frac{a}{1 + a \cdot f} = \frac{R1 + R2}{\left(1 + \frac{R1 \parallel R2}{R_{iOP}}\right) \cdot \left(\frac{R_{oOP} + R1 + R2}{A_{vOP}} + R1\right)} \quad (A.5)$$

$$Ri = R_{i_{OL}} \cdot (1 + a \cdot f) = (R_{i_{OP}} + R1 // R2) \cdot \left[1 + \frac{A_{v_{OP}} \cdot R1 \cdot R_{i_{OP}}}{(R_{i_{OP}} + R1 // R2) \cdot (R_{o_{OP}} + R1 + R2)} \right] \quad (A.6)$$

$$Ro = \frac{R_{o_{OL}}}{1 + a \cdot f} = \frac{(R1 + R2) // R_{o_{OP}}}{1 + \frac{A_{v_{OP}} \cdot R1 \cdot R_{i_{OP}}}{(R_{i_{OP}} + R1 // R2) \cdot (R_{o_{OP}} + R1 + R2)}} \quad (A.7)$$

Se obtiene para el caso ideal, cuando $A_{v_{OP}} \rightarrow \infty$, $R_{i_{OP}} \rightarrow \infty$ y $R_{o_{OP}} \rightarrow 0$:

$$\lim_{\substack{A_{v_{OP}} \rightarrow \infty \\ R_{i_{OP}} \rightarrow \infty \\ R_{o_{OP}} \rightarrow 0}} A = 1 + \frac{R2}{R1} \quad (A.8)$$

$$\lim_{\substack{A_{v_{OP}} \rightarrow \infty \\ R_{i_{OP}} \rightarrow \infty \\ R_{o_{OP}} \rightarrow 0}} Ri = \infty \quad (A.9)$$

$$\lim_{\substack{A_{v_{OP}} \rightarrow \infty \\ R_{i_{OP}} \rightarrow \infty \\ R_{o_{OP}} \rightarrow 0}} Ro = 0 \quad (A.10)$$

Queda ver en cada caso cuando estas aproximaciones son válidas, por ejemplo para el caso del *TL082*, (valores tomados de su hoja de datos [C.2]), se tiene:

$$\text{mín } A_{v_{OP}} \approx 25000 \quad (A.11)$$

$$\text{mín } R_{i_{OP}} \approx 1\text{T}\Omega \quad (A.12)$$

$$\text{máx } R_{o_{OP}} \approx 100\Omega \quad (A.13)$$

Se puede ver de las expresiones halladas antes, que la ganancia a lazo abierto, “ a ”, será aproximadamente la ganancia de tensión del amplificador operacional, así que en general para valores de resistencias de realimentación en el orden algunos $\text{k}\Omega$ y valores de realimentación no muy grandes, estas aproximaciones serán muy buenas.

A.1.2. Amplificador inversor

En forma similar a la sección anterior, usando el modelo descripto en la sección [A.1] analizamos el circuito mostrado en la figura [A.5]. El circuito es un amplificador no inversor con amplificador operacional. El análisis que se hará por realimentación, pretende analizar como es la transferencia del mismo con nuestro modelo, y como influye la no idealidad del operacional en la transferencia, para finalmente ver a que se reduce la transferencia al llevar las expresiones al caso ideal.

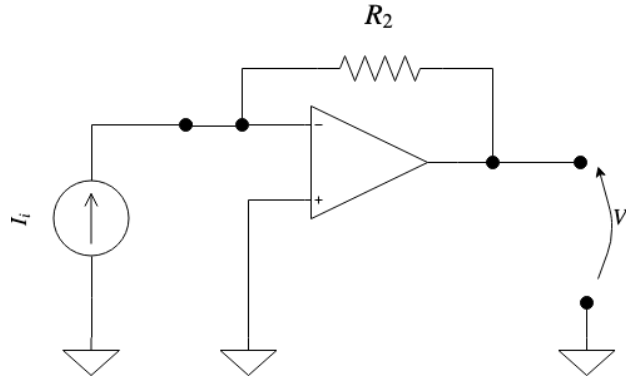


Figura A.5: Amplificador no inversor.

El amplificador es de trans-resistencia, para ver esto, se observa que la red de realimentación formada por R_2 , muestrea la tensión a la salida y suma (resta, ya que la salida invierte respecto de la entrada restadora) corriente a la entrada, con lo que se estabiliza la ganancia de trans-resistencia. Ya que se trata de realimentación **paralelo-paralelo** aplicamos parámetros \mathbf{Y} al realimentador.

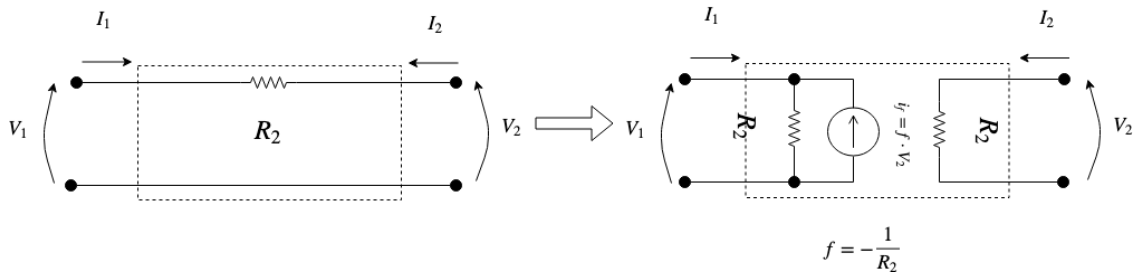


Figura A.6: Aplicando parámetros \mathbf{h} al realimentador

Remplazando en el circuito nuestro modelo y el realimentador por el modelo en parámetros \mathbf{Y} , y reorganizando para llevar el realimentador a su forma ideal, nos queda:

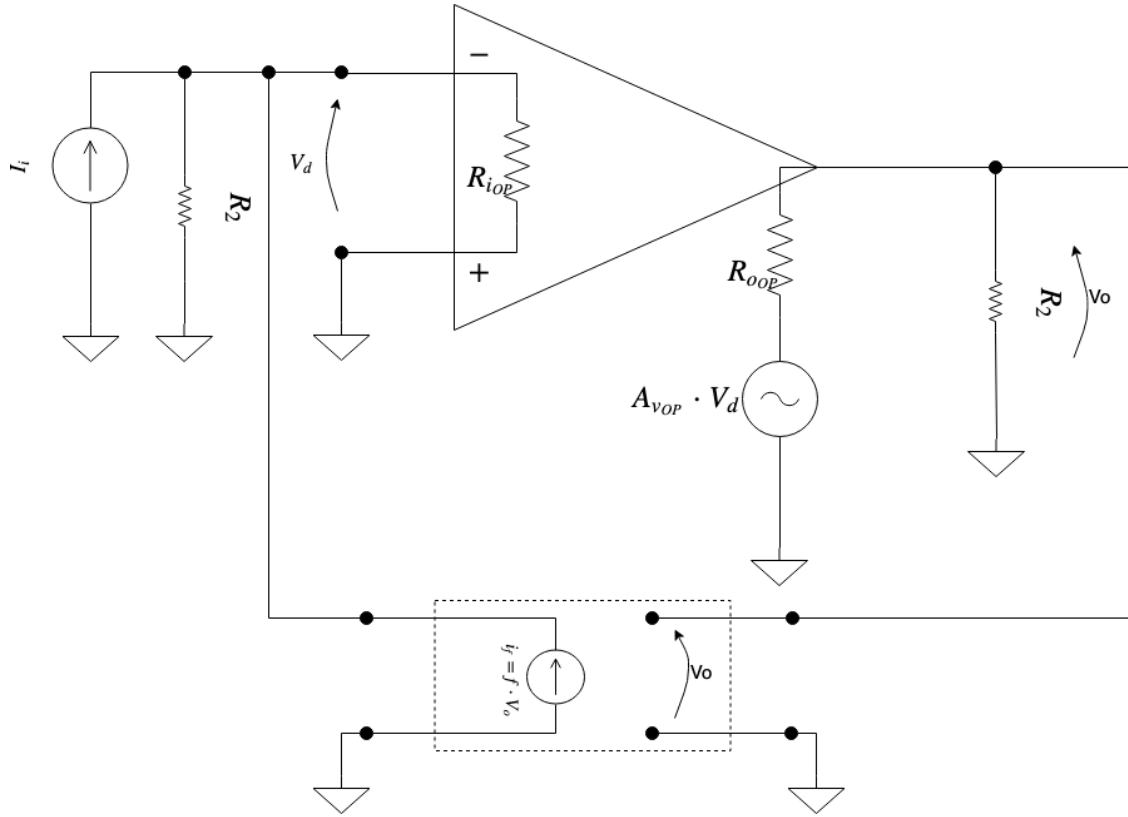


Figura A.7: Reemplazando en el circuito original junto a nuestro modelo

De este circuito es fácil por inspección obtener la ganancia de trans-resistencia a lazo abierto, “a” y las resistencias de entrada y salida a lazo abierto, R_{iOL} y R_{oOL} respectivamente, se obtiene:

$$a = \left. \frac{V_o}{I_i} \right|_{f=0} = -A_{vOP} \cdot \frac{R_2 \cdot R_{iOP}}{R_2 + R_{iOP}} \cdot \frac{R_2}{R_2 + R_{oOP}} \quad (\text{A.14})$$

$$f = -\frac{1}{R_2} \quad (\text{A.15})$$

$$R_{iOL} = R_2 \parallel R_{iOP} \quad (\text{A.16})$$

$$R_{oOL} = R_2 \parallel R_{oOP} \quad (\text{A.17})$$

Para la ganancia de tensión a lazo cerrado y las resistencias de entrada y salida a lazo cerrado, R_i y R_o respectivamente, entonces tenemos:

$$A = \frac{a}{1 + a \cdot f} = - \frac{R_2}{1 + \frac{\left(1 + \frac{R_{oOP}}{R_2}\right) \cdot \left(1 + \frac{R_2}{R_{iOP}}\right)}{A_{vOP}}} \quad (\text{A.18})$$

$$R_i = \frac{R_{iOL}}{1 + a \cdot f} = \frac{R_2 \parallel R_{iOP}}{1 + A_{vOP} \cdot \frac{R_2}{R_{oOP} + R_2} \cdot \frac{R_{iOP}}{R_{iOP} + R_2}} \quad (\text{A.19})$$

$$R_o = \frac{R_{oOL}}{1 + a \cdot f} = \frac{R_2 \parallel R_{oOP}}{1 + A_{vOP} \cdot \frac{R_2}{R_{oOP} + R_2} \cdot \frac{R_{iOP}}{R_{iOP} + R_2}} \quad (\text{A.20})$$

Se obtiene para el caso ideal, cuando $A_{vOP} \rightarrow \infty$, $R_{iOP} \rightarrow \infty$ y $R_{oOP} \rightarrow 0$:

$$\lim_{\substack{A_{vOP} \rightarrow \infty \\ R_{iOP} \rightarrow \infty \\ R_{oOP} \rightarrow 0}} A = -R_2 \quad (\text{A.21})$$

$$\lim_{\substack{A_{vOP} \rightarrow \infty \\ R_{iOP} \rightarrow \infty \\ R_{oOP} \rightarrow 0}} R_i = 0 \quad (\text{A.22})$$

$$\lim_{\substack{A_{vOP} \rightarrow \infty \\ R_{iOP} \rightarrow \infty \\ R_{oOP} \rightarrow 0}} R_o = 0 \quad (\text{A.23})$$

Para la validez de estas aproximaciones, ver el análisis de la sección [\[A.1.1\]](#).

Para este circuito amplificador queda ver el caso en que es usado como amplificador de tensión, como se muestra en la figura [\[A.8\]](#)

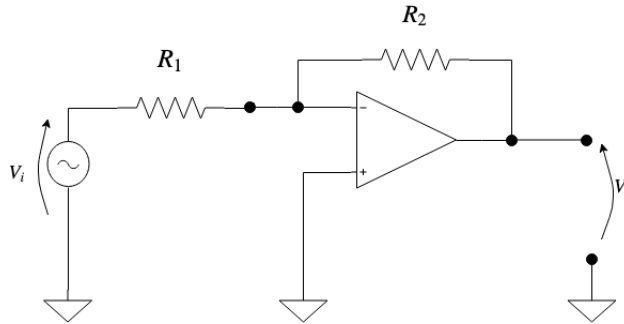


Figura A.8: Amplificador no inversor de tensión.

Usando los resultados anteriores y un simple análisis por inspección se obtiene:

$$A = -\frac{1}{R_1 + R_{i_{OP}}} \cdot \frac{R_2}{1 + \frac{\left(1 + \frac{R_{o_{OP}}}{R_2}\right) \cdot \left(1 + \frac{R_2}{R_{i_{OP}}}\right)}{A_{v_{OP}}}} \quad (\text{A.24})$$

$$R_i = R_1 + R_{i_{TR}} = R_1 + \frac{R_2 // R_{i_{OP}}}{1 + A_{v_{OP}} \cdot \frac{R_2}{R_{o_{OP}} + R_2} \cdot \frac{R_{i_{OP}}}{R_{i_{OP}} + R_2}} \quad (\text{A.25})$$

$$R_o = \frac{R_2 // R_{o_{OP}}}{1 + A_{v_{OP}} \cdot \frac{R_2}{R_{o_{OP}} + R_2} \cdot \frac{R_{i_{OP}}}{R_{i_{OP}} + R_2}} \quad (\text{A.26})$$

La resistencia de salida no se verá afectada respecto al cálculo anterior, y a la entrada tenemos R_1 en serie con $R_{i_{TR}}$, que es la resistencia de entrada obtenida antes para el amplificador de trans-resistencia. En cuanto a la ganancia de tensión, es solo observar el valor de la corriente que toma el amplificador, que es $\frac{V_i}{R_1 + R_{i_{OP}}}$.

Se obtiene para el caso ideal, cuando $A_{v_{OP}} \rightarrow \infty$, $R_{i_{OP}} \rightarrow \infty$ y $R_{o_{OP}} \rightarrow 0$:

$$\lim_{\substack{A_{v_{OP}} \rightarrow \infty \\ R_{i_{OP}} \rightarrow \infty \\ R_{o_{OP}} \rightarrow 0}} A = -\frac{R_2}{R_1} \quad (\text{A.27})$$

$$\lim_{\substack{A_{v_{OP}} \rightarrow \infty \\ R_{i_{OP}} \rightarrow \infty \\ R_{o_{OP}} \rightarrow 0}} R_i = R_1 \quad (\text{A.28})$$

$$\lim_{\substack{A_{v_{OP}} \rightarrow \infty \\ R_{i_{OP}} \rightarrow \infty \\ R_{o_{OP}} \rightarrow 0}} R_o = 0 \quad (\text{A.29})$$

Para la validez de estas aproximaciones, ver el análisis de la sección [\[A.1.1\]](#).

A.1.3. Amplificador diferencial

Analizamos el circuito mostrado en la figura [A.9]. El circuito es un amplificador diferencial con amplificador operacional. Para ver que se trata de un amplificador diferencial, basta con aplicar superposición, si solo se analiza la salida obtenida para V_{i1} , tenemos un amplificador no inversor, si ahora se analiza la salida obtenida para V_{i2} , tenemos un amplificador inversor. Dado que el análisis ya se realizó para cada uno de estos amplificadores, usamos estos resultados para obtener la expresión de la ganancia total del amplificador con ambas entradas aplicadas, será necesario aplicar el equivalente de Thévenin a las entradas para reducir el circuito a la forma analizada, también es necesario agrupar los resistores.

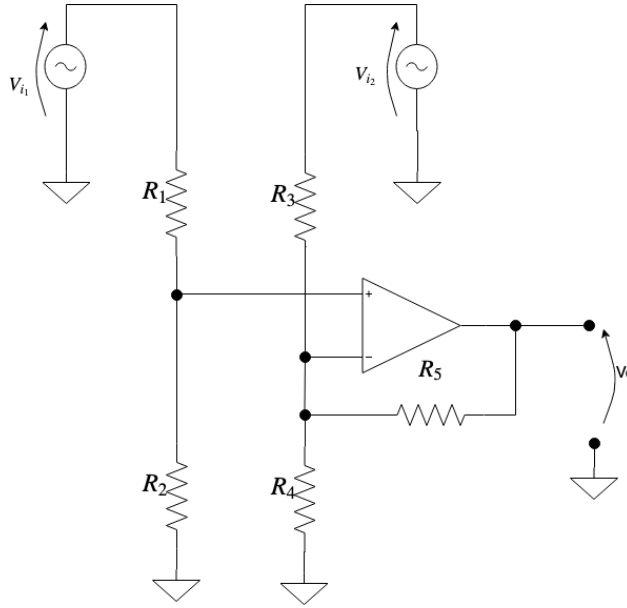


Figura A.9: Amplificador diferencial.

Si utilizamos las expresiones para el caso ideal de ambos tipos de amplificadores analizados y se obtiene la siguiente expresión luego de reducir:

$$V_o = \frac{R_2}{R_1 + R_2} \cdot \left(1 + \frac{R_5}{R_3} + \frac{R_5}{R_4}\right) \cdot V_{i1} - \frac{R_5}{R_3} \cdot V_{i2} \quad (\text{A.30})$$

Para que la ganancia realmente sea diferencial (proporcional a la diferencia de las entradas) se requiere la siguiente relación entre los valores de los resistores del circuito:

$$\frac{R_2}{R_1 + R_2} \cdot \left(1 + \frac{R_5}{R_3} + \frac{R_5}{R_4}\right) = \frac{R_5}{R_3} \quad (\text{A.31})$$

Si se cumple esta relación se tiene:

$$A = \frac{V_o}{V_1 - V_2} = \frac{R_5}{R_3} \quad (\text{A.32})$$

Para la resistencias de entrada (diferencial), por tratarse del caso ideal se tendrá la suma de las resistencias de entradas ideales de ambos amplificadores, y la de salida será igual que para cualquiera de los casos, inversor o no inversor, se tiene entonces:

$$\boxed{R_{i_d} = R_1 + R_2 + R_3} \quad (\text{A.33})$$

$$\boxed{R_o = 0} \quad (\text{A.34})$$

Igual que antes, para la validez de estas aproximaciones, ver el análisis de la sección [\[A.1.1\]](#).

A.1.4. Offset en amplificadores diferenciales con operacionales

En el caso de un diferencial armado con operacionales, además del offset de tensión que el operacional tenga por su circuito interno, que puede, o no, ser bajo, o compensable, o no, externamente, hay que tener en cuenta el causado por la caída en la resistencia que se ve desde los terminales inversor y no inversor del amplificador operacional. Esta caída es debida a la corriente que toma la entrada del operacional, que a pesar de ser chica, no es nula, incluso en los que tienen entradas con transistores **FET**. La mejor forma de compensar este offset es asegurarse que ambas entradas vean el mismo valor de resistencia, cuando se considera salida diferencial nula, en ese caso las redes de realimentación conectadas a la salida quedan conectadas a masa del lado de la salida, en esta condición se puede determinar la resistencia total vista por ambas entradas. Al diseñar el circuito se debe tener el cuidado de compensar estos valores.

A.1.5. Ancho de banda en amplificadores con operacionales

Los operacionales reales proveen en sus hojas de datos el parámetro **GP**, que es el producto de la ganancia por el ancho de banda, “ $A \cdot BW$ ”, que se obtiene a lazo cerrado, esta expresión es válida dado que la mayor parte de los operacionales son internamente compensados para comportarse como un sistema de un solo polo. Para el calcular el ancho de banda que se obtiene se debe hacer el siguiente cálculo:

$$\boxed{BW = \frac{GP}{A}} \quad (\text{A.35})$$

A.2. Par compuesto (Sziklai)

El par compuesto, Pseudo-Darlington, o Sziklai, por su inventor, se trata de una estructura formada por dos transistores conectados en cascada, similar al Darlington, pero que se diferencia de este en varios aspectos, para empezar se encuentra compuestos por la combinación de transistores *PNP- NPN* o *NPN- PNP*, es fácil observar que el par se comporta como el tipo de transistor que está en la entrada. El principal motivo del uso de esta estructura, se debió a la falta de transistores *PNP* de buena calidad, en el pasado no había transistores realmente complementarios, con lo que se solía usar el par en la etapa de salida de amplificadores de potencia para reemplazar un transistor *PNP* de potencia, mientras que en la otra rama se usaba un transistor *NPN* o un Darlington. Otra diferencia con el Darlington, es que la tensión de encendido corresponde a solo una caída V_{be} , y no a dos como en el Darlington.

En caso de conectarse en forma directa los dos transistores, la ganancia de corriente del par compuesto

es $\beta_{ef} = \beta_1 \cdot \beta_2 + \beta_1$, de orden similar pero algo menor que la del Darlington que es $\beta_{ef} = \beta_1 \cdot \beta_2 + \beta_1 + \beta_2$. El agregado de una resistencia R en el colector del primer transistor y base del segundo, tiene el efecto de reducir el β efectivo, ya que en forma aproximada se tiene:

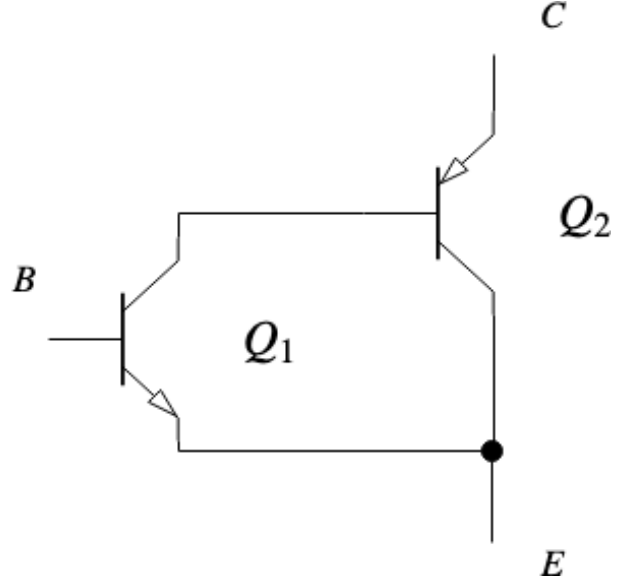


Figura A.10: Par Sziklai NPN

$$\left. \begin{aligned} v_{be2} &= i_{c1} \cdot (r_{\pi2} \parallel R) \\ i_{c2} &\approx g_{m2} \cdot v_{be2} \\ \beta_1 &= \frac{i_{c1}}{i_{b1}} \end{aligned} \right\} \Rightarrow \quad (A.1)$$

$$i_{c2} \approx g_{m2} \cdot i_{c1} \cdot \frac{r_{\pi2} \cdot R}{r_{\pi2} + R} = g_{m2} \cdot i_{c1} \cdot \frac{\frac{\beta_2}{g_{m2}} \cdot R}{r_{\pi2} + R} = i_{c1} \cdot \beta_2 \cdot \frac{R}{r_{\pi2} + R} \Rightarrow \quad (A.2)$$

$$\frac{i_{c2}}{i_{c1}} \approx \frac{i_{c2}}{i_{b1} \cdot \beta_1} = \beta_2 \cdot \frac{R}{r_{\pi2} + R} \Rightarrow \quad (A.3)$$

$$\boxed{\beta_{ef} \approx \frac{i_{c2}}{i_{b1}} = \beta_1 \cdot \beta_2 \cdot \frac{R}{r_{\pi2} + R}} \quad (A.4)$$

El β_{ef} aunque aún grande se ve disminuido por el agregado de R , lo cual reduce la resistencia en el nodo de la base del segundo transistor, disminuyendo su tiempo asociado y mejorando el ancho de banda.

Para ver que el circuito está realimentado negativamente, hacemos un análisis incremental, si I_{C1} aumentara, aumentaría V_{be2} , luego aumentaría I_{C2} , con el consiguiente aumento de la caída en el resistor que estuviese conectado al emisor, por lo tanto aumentaría V_{e1} , lo cual disminuye V_{be1} y finalmente esto disminuiría I_{C1} , oponiéndose al aumento inicial, con lo cual se ve que está realimentado negativamente, haciendo un circuito mas estable comparándolo con un Darlington.

Lo fundamental es que por R_L ahora pasa I_{C1} e I_{C2} con lo cual la ganancia a lazo abierto aumenta y esto mejora mucho el par conectado como seguidor.

A.2.1. Análisis de pequeña señal por realimentación para el par compuesto como seguidor

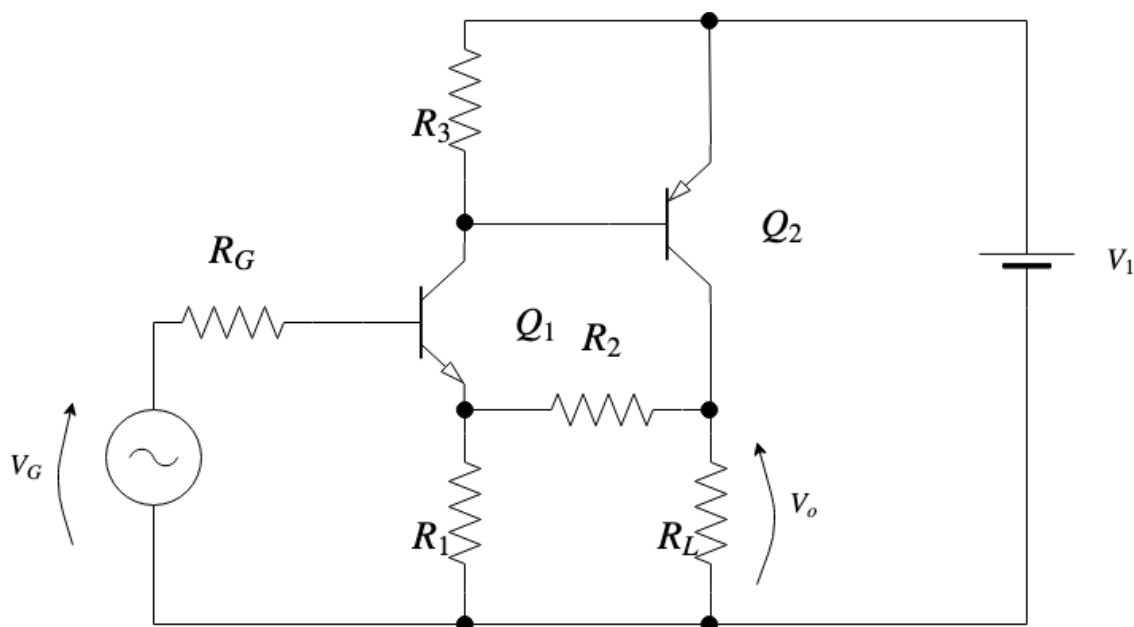


Figura A.11: Par compuesto como seguidor

Se muestrea tensión y se suma tensión, es un realimentador **serie-paralelo**. Reemplazando los transistores por su modelo de pequeña señal tenemos:

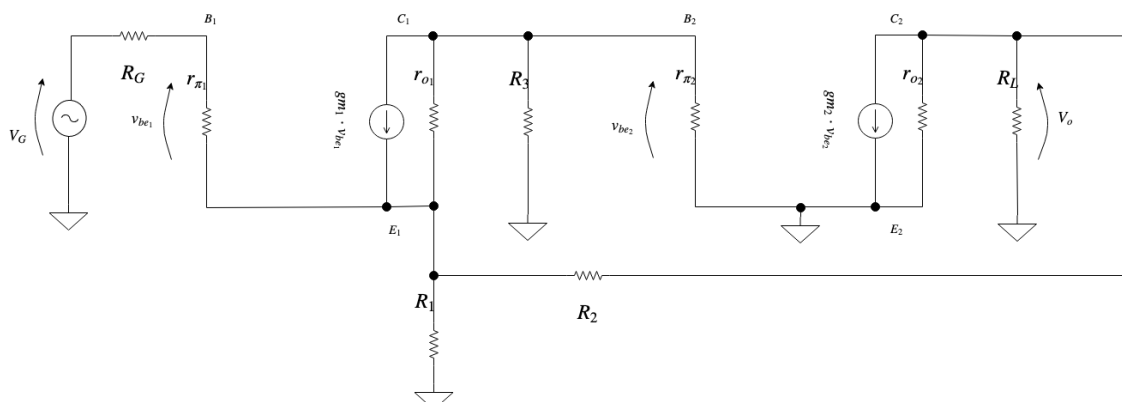


Figura A.12: Par compuesto como seguidor, modelo de pequeña señal

Aplicando parámetros \mathbf{h} al realimentador y despreciando el camino directo de la señal en el mismo, tenemos:

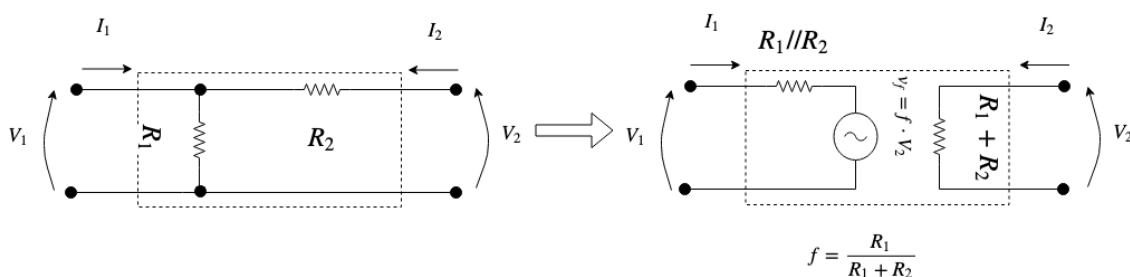


Figura A.13: Aplicando parámetros \mathbf{h} al realimentador

Reemplazando en el circuito y reorganizando para llevar el realimentador a su forma ideal, nos queda:

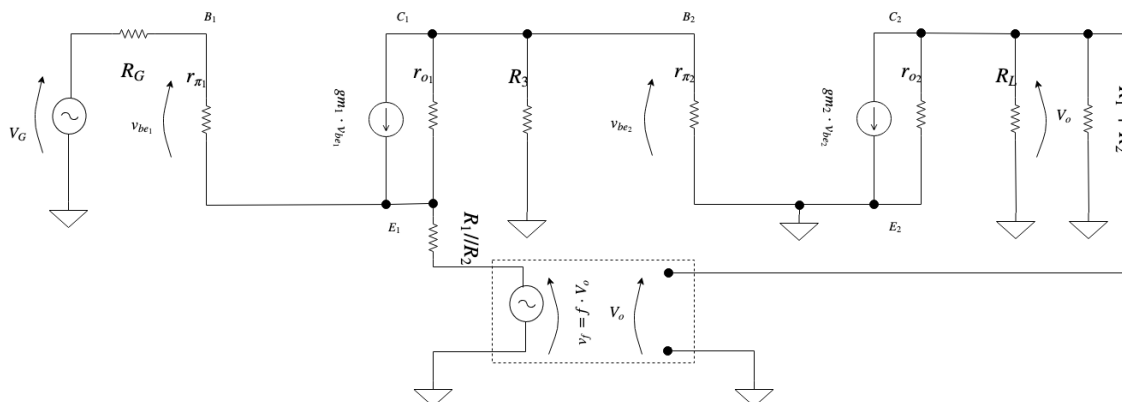


Figura A.14: Reemplazando en el circuito original

Ahora para llevar el circuito a nuestro caso, tenemos:

$$R_1 = \infty \text{ y } R_2 = 0 \Rightarrow f = 1$$

Quedando:

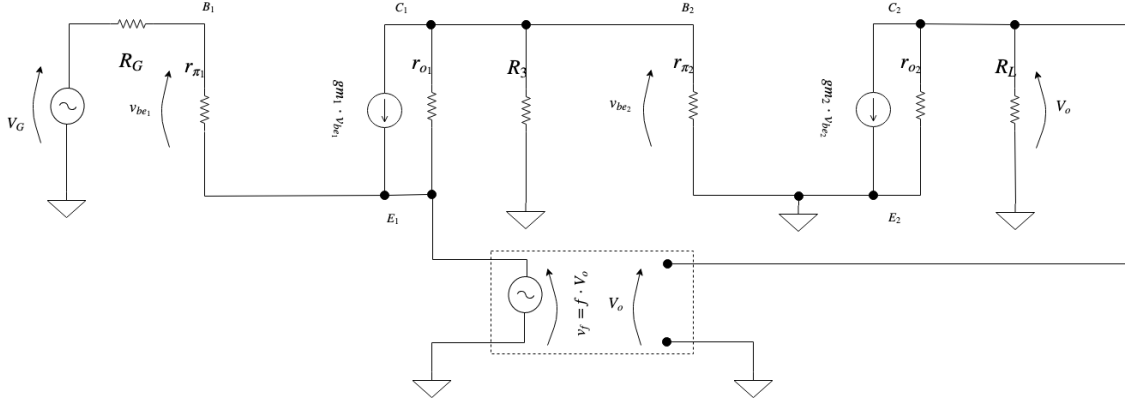


Figura A.15: Circuito con $R_1 = \infty$ y $R_2 = 0$

Para la ganancia de tensión a lazo cerrado, tenemos:

$$A_v = \frac{V_o}{V_G} = \frac{a}{1 + a \cdot f} \quad (\text{A.5})$$

Para hallar la ganancia a lazo abierto “a”, desactivamos la realimentación, haciendo $f = 0$, ahora calculamos la ganancia por inspección, obteniendo:

$$a = \left. \frac{V_o}{V_G} \right|_{f=0} = \frac{r_{\pi_1}}{r_{\pi_1} + R_G} \cdot g_{m1} \cdot (r_{o1} \parallel R_3 \parallel r_{\pi_2}) \cdot g_{m2} \cdot (r_{o2} \parallel R_L) \quad (\text{A.6})$$

Para las impedancias de entrada, $Z_{i_{OL}}$, y de salida (mas correctamente en el nodo de salida, ya que incluye a la carga), $Z_{o_{OL}}$, a lazo abierto, también por inspección, tenemos:

$$Z_{i_{OL}} = r_{\pi_1} \quad (\text{A.7})$$

$$Z_{o_{OL}} = r_{o2} \parallel R_L \quad (\text{A.8})$$

Con lo que a lazo cerrado, tenemos:

$$Z_i = r_{\pi_1} \cdot (1 + a \cdot f) \quad (\text{A.9})$$

$$Z_o = \frac{r_{o2} \parallel R_L}{1 + a \cdot f} \quad (\text{A.10})$$

A.3. Llave electrónica transparente

El circuito cumple la función de una especie de compuerta OR analógica, poniendo a la salida tanto en el nivel de continua, como en el nivel de señal, el nivel de la terminal de entrada de mayor potencial.

El nivel de tensión continua a la salida, es prácticamente igual al nivel de tensión continua a la entrada, debido a las tensiones V_{be} compensadas por las dos etapas, habrá una pequeña diferencia dada por las diferencias entre los transistores y diferencias en la corriente de colector.

La entrada con mayor potencial eleva el potencial en los emisores de los transistores internos de la llave, Q_7 y Q_8 , y hace que se corte el transistor de la entrada con menor potencial.

Otra cosa importante es que la llave es perfectamente simétrica, si las tensiones de entrada se invierten, los puntos de trabajo de los transistores de cada mitad de la llave se invierten.

A los efectos de señal para la terminal de entrada que comande la salida, son dos seguidores en cascada, esto sumado a lo dicho en el párrafo anterior, justifica hablar de una llave transparente. Otro detalle importante, es que por tratarse de dos seguidores en cascada, se tiene una impedancia muy alta de entrada, cargando muy poco a los circuitos conectados a las entradas.

Utilizamos el circuito mostrado en la figura [A.16], para simular su comportamiento, utilizando en una de sus entradas un valor de continua fijo, 1V, y una señal cuadrada de 1,1V de pico y 500Hz en su otra entrada. Se eligió una frecuencia de un valor tal que se puedan observar algunos efectos reactivos en el circuito. Se realizó una simulación de tipo transitorio con el comando **SPICE** *.tran*, el resultado se exportó y se graficó en **MATLAB**, el resultado de la simulación se puede ver en la figura [A.17], se puede observar claramente como la salida sigue a la entrada de la llave con mayor potencial, y se pueden observar también los efectos reactivos, mayormente debidos a la discontinuidad de la señal en una de las entradas.

En cuanto al ancho de banda del circuito, por tratarse de una cascada de dos seguidores, tendremos que el ancho de banda será seguramente limitado por las bases de los transistores, en particular el transistor exterior que este activo, al tener una gran resistencia de entrada, y si el el circuito de entrada agrega capacidad a este nodo, sin duda será este el nodo limitante, pero si no es el caso y solo influyen las capacidades parásitas de los transistores, se puede esperar un ancho de banda de varios MHz, en particular para este circuito sin cargas o entradas capacitivas, realizando una simulación con el comando **SPICE** *.ac* desde la entrada activa, se obtuvo 36,1MHz.

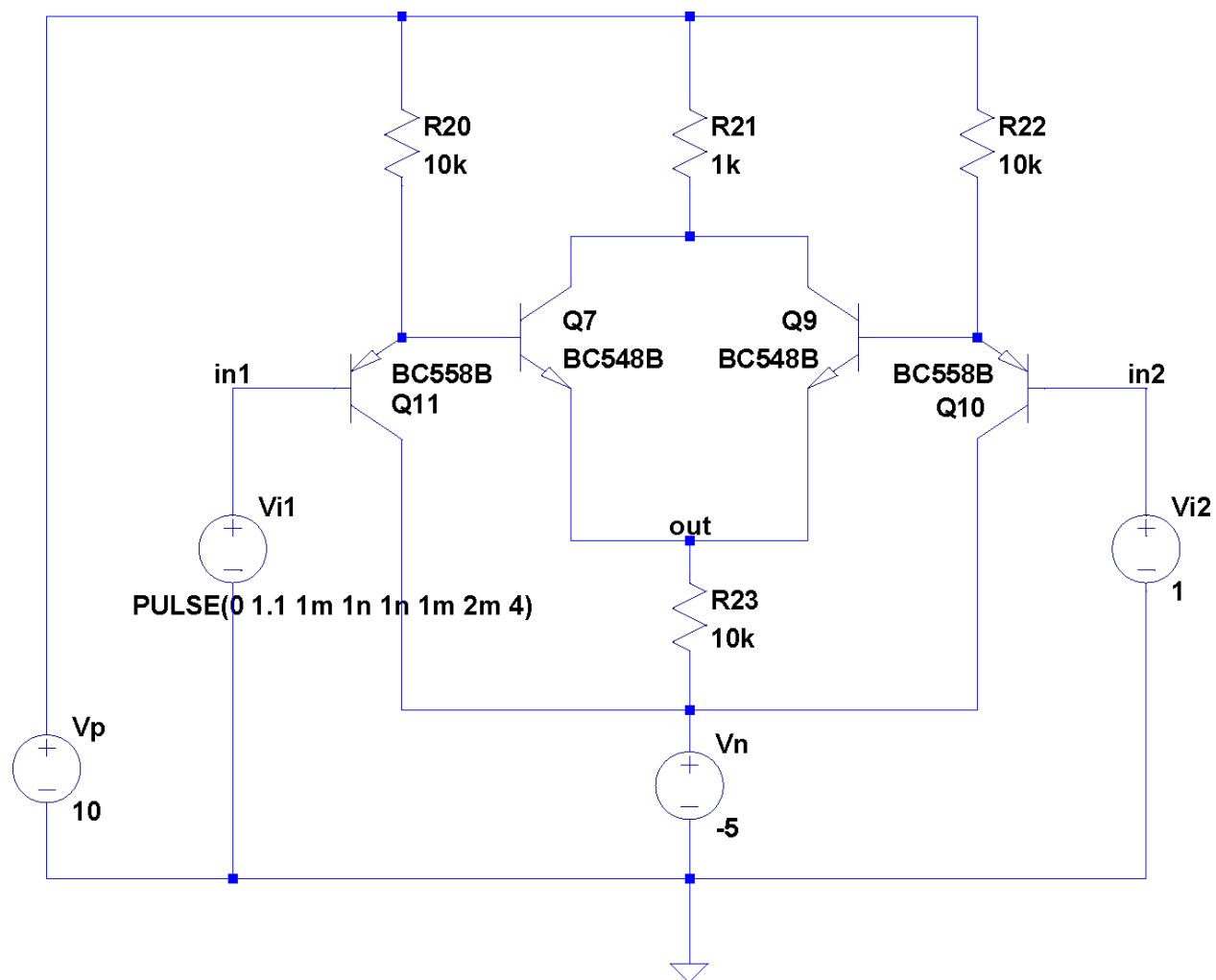


Figura A.16: Circuito utilizado para simular la llave analógica.

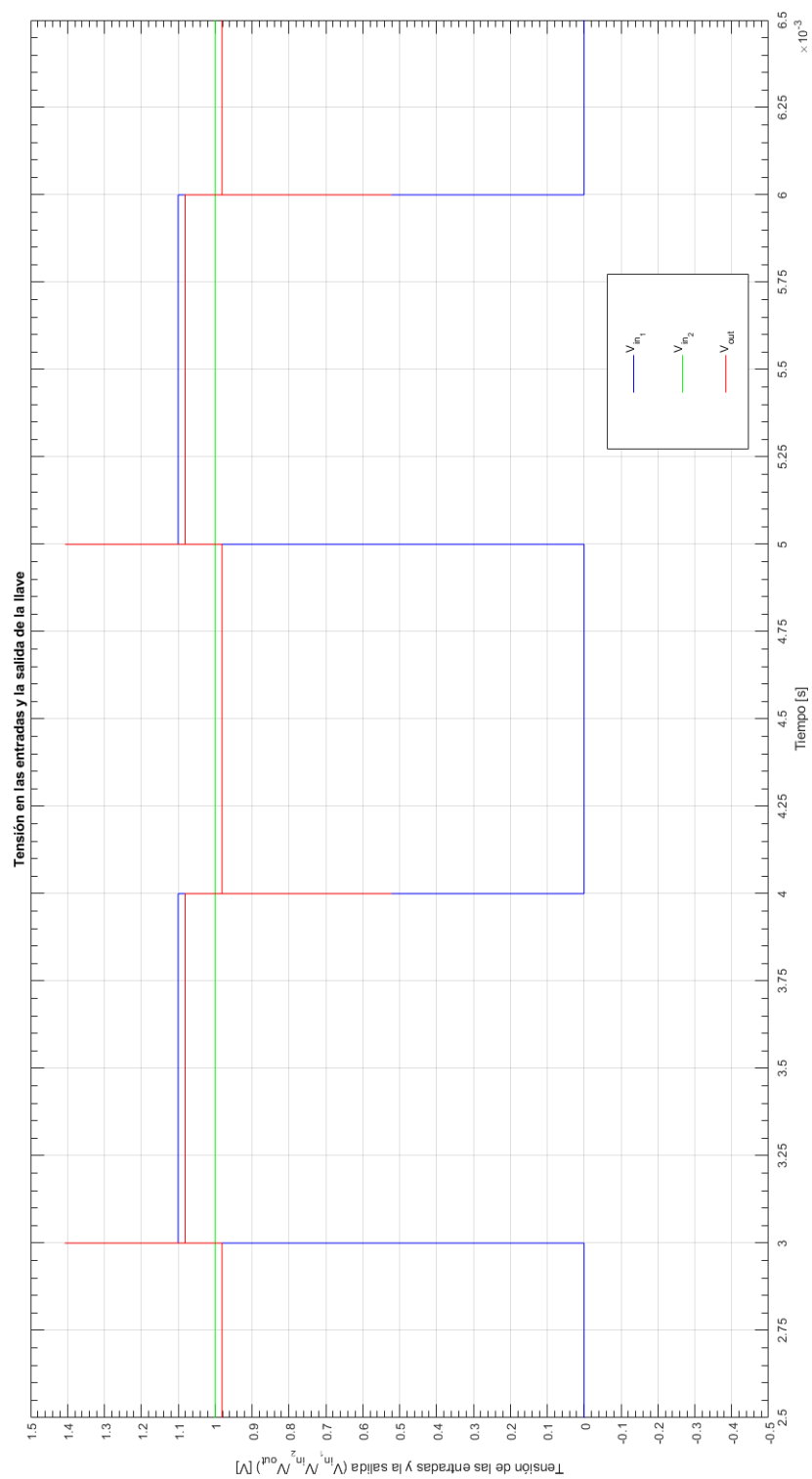


Figura A.17: Respuesta de la llave analógica.

A.4. Referencia de tensión basada en el TL431

Se debe analizar un circuito de referencia de tensión, basado en la referencia integrada TL431, esta referencia de tensión es una de las mas utilizadas para implementar fuentes de alimentación, tanto lineales como switching, se encuentra por ejemplo en las fuentes de alimentación de las PC, se trata de un regulador paralelo (shunt regulator) programable, que opera básicamente como un zener configurable, (su símbolo es similar, como se muestra en la figura [A.18]), de bajo coeficiente térmico y bajo ruido, puede ser configurado para tensiones de salida desde el valor de la referencia interna, $V_{ref} = 2,5V$, hasta 36V, no tiene un valor per se de tensión de “dropout”, pero por supuesto es necesario que la tensión de entrada sea mayor que la de salida, al tiempo que es polarizado con una corriente de al menos 1mA, lo que impone indirectamente el valor mínimo de tensión de entrada. La referencia tiene capacidad de absorber desde 1mA a 100mA y tiene típicamente una impedancia dinámica de 220mΩ. La referencia interna de tensión es del tipo “bandgap reference”, que como se explica en el libro G&M [3], logra una tensión independiente de la temperatura. Si se tiene en cuenta el esquema simplificado del circuito proveído por el fabricante, que se puede ver en la figura [A.19], se hace mas simple ver la estructura del circuito que se propone analizar, el mismo se puede ver en la figura [A.20]. La estructura corresponde al de una fuente de tensión regulada realimentada serie, el elemento de paso es el transistor, Q_1 en ese diagrama, los resistores, R_1 y R_2 , son la red de realimentación, que muestrean la tensión de salida y el amplificador suma (resta) en la entrada, teniéndose realimentación del tipo **serie-paralelo**, que estabiliza la ganancia de tensión, el resistor R_3 es el que provee la corriente de polarización al TL431 y R_4 está limitando la corriente de colector máxima que puede circular por Q_1 . Interpretado de esta manera es fácil deducir la expresión de cálculo que el fabricante provee para la tensión de salida, ya que, asumiendo que la ganancia del amplificador interno es lo suficientemente elevada como para que la ganancia de lazo sea mucho mayor a 1, sabemos que la ganancia a lazo cerrado será $\frac{1}{f}$, y es fácil ver que se tiene $f = \frac{R_2}{R_1 + R_2}$, por lo tanto la salida que se tendrá será $V_o = V_{ref} \cdot \left(1 + \frac{R_1}{R_2}\right)$, que salvo por la corrección por la corriente que toma el amplificador, coincide con la proveída. Queda el capacitor C_1 , este se encuentra conectado de manera de proveer realimentación del tipo **paralelo-paralelo**, de un valor creciente con la frecuencia, de modo que está cumpliendo una función de compensación, lo cual era esperable dado que se tiene internamente un amplificador realimentado. Nuestro circuito tendrá una mayor capacidad de manejar corriente, gracias al transistor Q_1 , que al ser un BD135, tiene un β mínimo de 25, con lo que tomará 25 veces menos corriente por la base, se espera que el transistor mejore la resistencia dinámica del TL431, ya que se tendrá aproximadamente r_d del transistor dividida por la ganancia de lazo, se realizó una simulación con el comando **SPICE .ac**, usando una fuente de corriente de señal a la salida del circuito, para obtener la impedancia de salida, se obtuvo para este circuito 11mΩ. El modelo que provee el fabricante es un macro-modelo, que por supuesto no simula todos los detalles del comportamiento, en particular la hojas de datos especifica que la mínima corriente de cátodo para regulación es minimamente 1mA y típicamente 500μA, sin embargo la simulación muestra que regula con corrientes mucho menores, por lo tanto para determinar la máxima corriente que el circuito puede entregar se tomó el valor mínimo de corriente de cátodo, 500μA, como limitante y se determinó un valor de corriente de salida, tal que provoque que la base del transistor tome una corriente tal que lleve la de cátodo a ese valor, y se obtuvo 50,4mA. La estabilidad con la temperatura del circuito debería ser similar a la del TL431, que es de 40ppm/°C.

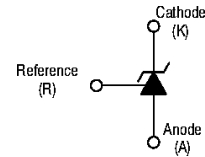


Figura A.18:
TL431

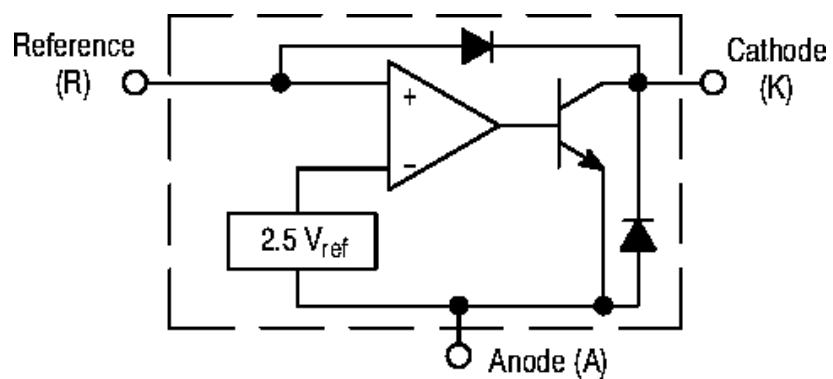


Figura A.19: Esquema interno simplificado del *TL431*

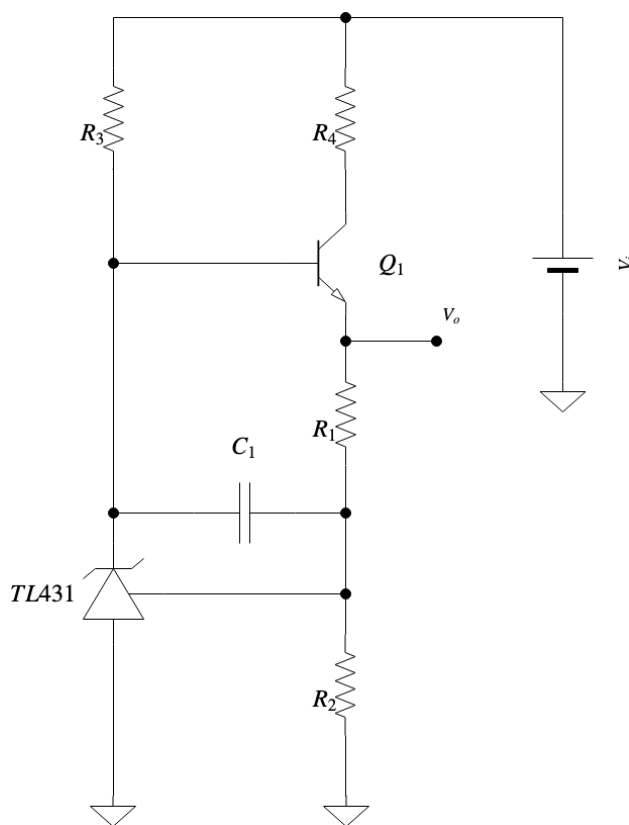


Figura A.20: Circuito de referencia de tensión analizado

B. Temas de investigación

B.1. Reguladores “low drop-out” (LDO)

La tensión dropout es la mínima diferencia de tensión entre la entrada y la salida dentro de la cual el circuito es todavía capaz de regular la salida dentro de las especificaciones. En el regulador estudiado vemos que es aproximadamente 2,23V ($V_i = 12,23\text{V}$, $V_o = 10\text{V}$, para $R_L = 10\Omega$).

Un 18,2 % de caída de tensión para regular, puede ser excesivo en determinadas aplicaciones. Por ejemplo, cuando una batería de iones de litio cae de 4,2V (totalmente cargada) a 2,7V (casi descargada), un **LDO** puede mantener constantes 2,5V en la carga. En un regulador **LDO** la caída de tensión típica es de 300mV.

B.1.1. Topologías disponibles

Los **LDO** se pueden clasificar según el tipo de dispositivo de paso que se use. Sus diferentes estructuras y características ofrecen varias ventajas e inconvenientes. En la siguiente figura se muestran ejemplos de cuatro tipos de dispositivos de paso, incluidos los transistores bipolares **NPN** y **PNP**, los circuitos Darlington y los transistores **PMOS**.

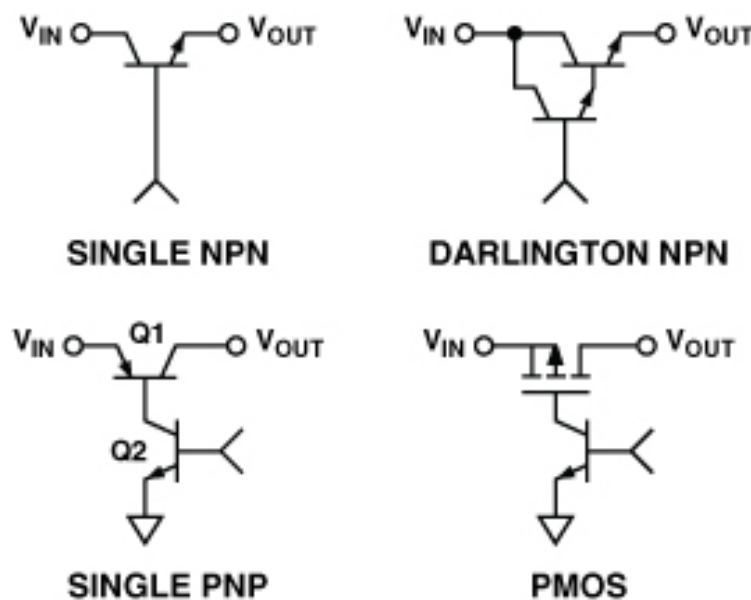


Figura B.1: Topologías de reguladores **LDO**

Para una tensión de alimentación dada, los dispositivos de paso bipolar pueden entregar la corriente de salida más alta. Se prefiere un **PNP** a un **NPN**, porque la base de la **PNP** se puede conectar a tierra, saturando completamente el transistor si es necesario. La base del **NPN** solo se puede conectar tan alto como la tensión de alimentación, limitando la caída de tensión mínima a un V_{be} . Por lo tanto, los dispositivos de paso **NPN** y Darlington no pueden proporcionar caídas de voltaje por debajo de 1V. Sin embargo, pueden ser valiosos, cuando se necesita un gran ancho de banda, e inmunidad a la carga capacitiva (gracias a su Z_o).

baja).

Los transistores **PMOS** y **PNP** pueden saturarse de manera efectiva, minimizando la pérdida de voltaje y la potencia disipada por el dispositivo de paso, lo que permite una baja caída de tensión y una alta eficiencia. Los dispositivos de paso **PMOS** pueden proporcionar la menor caída de voltaje posible, aproximadamente $r_{DS_{ON}} \cdot I_L$, siendo I_L la corriente por la carga. También permiten minimizar el flujo de la corriente de reposo. El principal inconveniente es que el transistor **MOS** es a menudo un componente externo, especialmente para controlar altas corrientes, por lo que convierte al circuito integrado en un controlador, en lugar de ser un regulador autónomo completo.

La potencia disipada en el regulador es:

$$PD = (V_{in} - V_{out}) \cdot I_L + V_{in} \cdot I_g$$

El primer término es la disipación del dispositivo de paso, el segundo término es el consumo de energía de la parte del controlador del circuito. La corriente a común, I_g , en algunos reguladores, especialmente aquellos que usan transistores bipolares saturables como dispositivos de paso, puede alcanzar su pico durante el encendido.

En el **LDO LM2931** para 5V, encontramos una impedancia de salida de 200mΩ, mucho mayor que los 17mΩ del **LM7805** (no **LDO**).

B.2. Reguladores paralelo

Se dice que un regulador de tensión es paralelo cuando el elemento de control está en paralelo con la carga.

En la figura [B.2] se muestra un ejemplo, donde el elemento de control es un transistor. La operación del circuito es similar a la de un regulador serie, excepto porque la regulación se logra controlando la corriente a través de un transistor en paralelo, el cual deriva corriente.

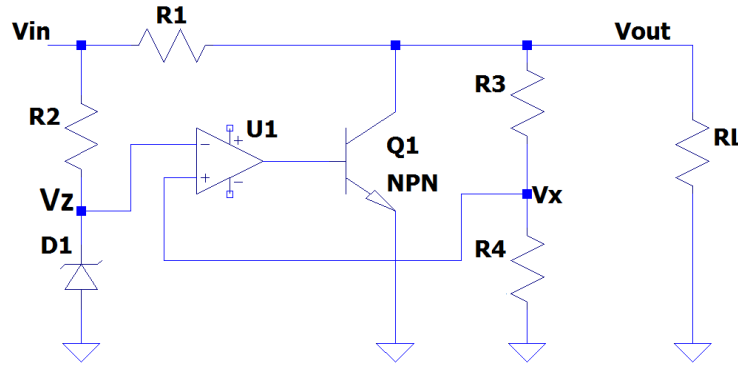


Figura B.2: ejemplo de esquema de regulador paralelo

Con $V_{(+)} = V_{(-)}$, tenemos :

$$V_z = V_{in} - V_{R_2}$$

$$V_{(-)} = V_z$$

$$V_{(+)} = V_{out} \cdot \frac{R_4}{R_3 + R_4}$$

$$\rightarrow V_{out} = V_z \left(1 + \frac{R_3}{R_4} \right)$$

Un cambio de la corriente de carga provoca un cambio opuesto de la corriente en paralelo.

$$\Delta I_c = -\Delta I_{R_L}$$

Si el V_{out} trata de reducirse, debido a la variación de la resistencia de la carga, R_3 y R_4 realimentan esta reducción, V_x se reduce y excita menos a Q_1 , la corriente en su colector se reduce y el voltaje se incrementa, este incremento compensa la reducción original del voltaje, y la salida se mantiene regulada. Análogamente ocurre si V_{out} se incrementa.

Como ventaja vemos que el regulador paralelo tiene una protección contra cortocircuitos nativa debido a

su configuración, y la corriente de la carga no circula por el elemento de regulación, y como desventaja, se disipa potencia en los elementos de regulación aunque no exista carga, y es proclive a sobre-tensiones en la carga, lo cual puede ser muy grave.

C. Hojas de datos

C.1. TL431

TL431*Adjustable precision shunt regulator*Manufacturer page: <http://www.ti.com/product/TL431>Manufacturer Datasheet: <http://www.ti.com/lit/gpn/tl431>

C.2. TL082

TL082*Dual High Slew Rate JFET-Input Operational Amplifier*Manufacturer page: <http://www.ti.com/product/TL082?keyMatch=TL082>Manufacturer Datasheet: <http://www.ti.com/lit/gpn/tl082>

C.3. BC548

BC548*NPN Epitaxial Silicon Transistor*Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=BC548>Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/BC550-D.pdf>

C.4. BC558

BC558*PNP Bipolar Transistor*Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=BC558B>Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/BC556B-D.PDF>

C.5. BD137

BD137

1,5A, 60V NPN Bipolar Power Transistor

Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=BD137>

Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/BD135-D.PDF>

C.6. MJE15032

MJE15032

Bipolar Transistor, NPN, 250V, 8,0A

Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=MJE15032>

Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/MJE15032-D.PDF>

C.7. MJE2955

MJE2955

Bipolar Power Transistor, PNP, 10A, 60V, 75W

Manufacturer page: <https://www.onsemi.com/PowerSolutions/product.do?id=MJE2955T>

Manufacturer Datasheet: <https://www.onsemi.com/pub/Collateral/MJE2955T-D.PDF>

C.8. Metal film resistor

Metal film resistor

Metal film resistor

Manufacturer page: <https://www.vishay.com/resistors-fixed/metal-film/tab/doclibrary/>

C.9. Carbon film resistor

Carbon film resistor

Carbon film resistor

Manufacturer page: <http://www.vishay.com/resistors-fixed/carbon-film/tab/doclibrary/>

C.10. Ceramic capacitor

Ceramic capacitor

Ceramic disk capacitor

Manufacturer page: <https://www.vishay.com/capacitors/ceramic/disc/>

C.11. Electrolytic Aluminum capacitor

Electrolytic capacitor

Electrolytic aluminum capacitor

Manufacturer page: <https://www.vishay.com/capacitors/aluminum/>