

Компьютерная симуляция

Григорий Речистов
grigory.rechistov@intel.com

13 мая 2014 г.



- 1 Обзор
- 2 Атомарные инструкции
- 3 Литература
- 4 Конец



На прошлой лекции

- Оптимистичные схемы
- Откат состояния
- Time Warp и virtual time

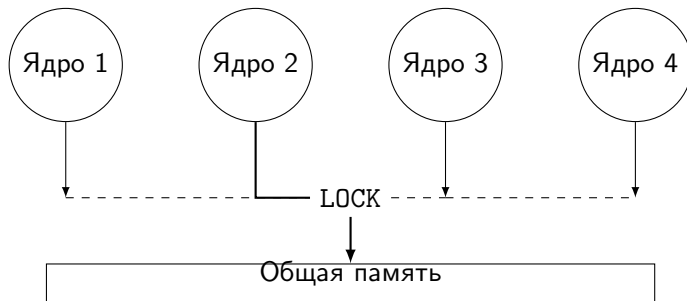


На прошлой лекции

- Оптимистичные схемы
- Откат состояния
- Time Warp и virtual time
- Вопрос: как выполнять вывод (`printf`) в оптимистичной симуляции?

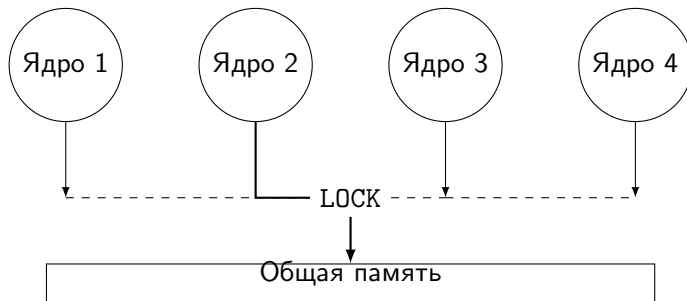


Атомарные инструкции



- Read-Modify-Write для ячейки в памяти
- Средства реализации семафоров
- «Дорогие» для исполнения

Атомарные инструкции



- Read-Modify-Write для ячейки в памяти
- Средства реализации семафоров
- «Дорогие» для исполнения
- Вопрос: нужны ли атомарные инструкции для однопроцессорных систем?



Симуляция инструкций

- 1 Использование хозяйских инструкций
- 2 Использование критических секций
- 3 Использование транзакций



Рекомендуемая литература I



Maurice Herlihy. "Wait-Free Synchronization" <http://cs.brown.edu/~mph/Herlihy91/p124-herlihy.pdf>



Zhaoguo Wang et al. COREMU: a Scalable and Portable Parallel Full-System Emulator http://ppi.fudan.edu.cn/_media/publications%3Bcoremu-ppopp11.pdf,



Kourosh Gharachorloo Memory Consistency Models for Shared-Memory Multiprocessors.
<http://infolab.stanford.edu/pub/cstr/reports/csl/tr/95/685/CSL-TR-95-685.pdf>



Paul E. McKenney Memory Barriers: a Hardware View for Software Hackers <http://citeseerx.ist.psu.edu/viewdoc/summary?doi=10.1.1.152.5245>



Рекомендуемая литература II



Jiun-Hung Ding et al. PQEMU: A Parallel System Emulator Based on QEMU

<http://dx.doi.org/10.1109/ICPADS.2011.102>



Intel Corporation A Formal Specification of Intel® Itanium® Processor Family Memory Ordering



Спасибо за внимание!

Замечание: все торговые марки и логотипы, использованные в данном материале, являются собственностью их владельцев. Представленная точка зрения отражает личное мнение автора.

