

به نام خدا



دانشگاه صنعتی شریف
دانشکده مهندسی کامپیوتر

آزمایشگاه معماری کامپیوتر

آزمایش هفتم:
استفاده از حافظه داده و دستورات پرش

اطلاعات تیم	
شماره دانشجویی	نام اعضا
۹۸۱۰۶۴۵۶	متین داغیانی
۹۸۱۷۱۱۰۴	بردیا محمدی
۹۸۱۰۱۰۷۴	محمدجواد هزاره

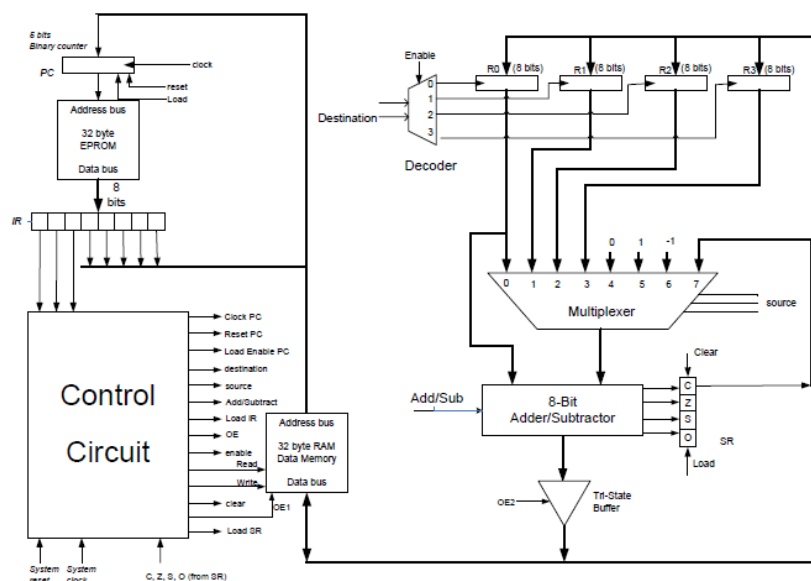
زمستان ۱۴۰۰

فهرست مطالب

۲	۱ هدف آزمایش
۳	۲ مراحل طراحی و پیاده‌سازی مدار
۳	۱.۲ مازول‌های مورد نیاز و شروع به کار مدار
۳	۲.۲ مازول PC
۴	۳ تست مدار

۱ هدف آزمایش

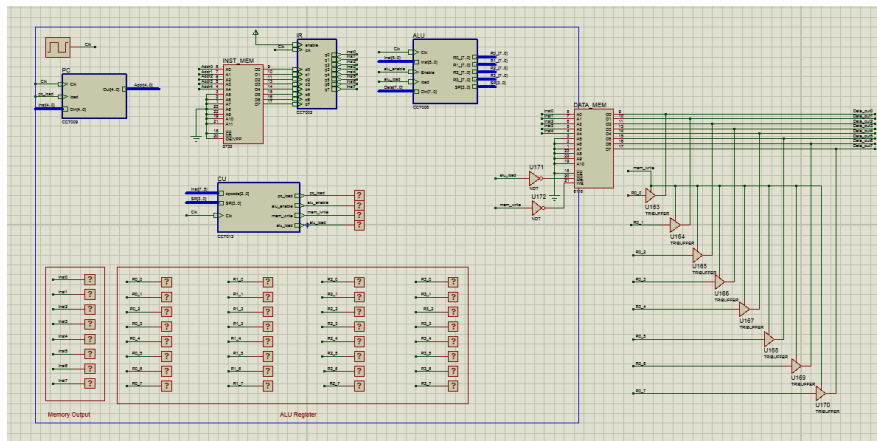
در این آزمایش قصد داریم تا با اضافه کردن امکانات متعدد مدار طراحی شده در آزمایش شماره شش را تکمیل کرده و در نهایت به یک کامپیوتر ساده با معماری Harvard دست یابیم. به همین جهت در گام اول یک RAM با گنجایش ۳۲ بیت را به مدار اضافه می‌کنیم و در نتیجه امکان ذخیره مقادیر بینایی را در پیدا خواهیم کرد. هم چنین در ادامه امکان استفاده از دستورات پرش شرطی و غیر شرطی را فراهم خواهیم کرد. در شکل زیر دیاگرام بلوکی مدار نهایی را مشاهده می‌کنید:



شکل ۱: بلوک دیاگرام سیستم

همان طور که در شکل مشخص است، یک حافظه داده با ظرفیت ۳۲ بیت اضافه شده است که امکان ذخیره و بازیابی داده‌ها را فراهم می‌کند. این حافظه از طریق سیگنال‌های کنترلی Read و Write با واحد کنترل در ارتباط است و هم چنین به کمک خطوط ارتباطی موجود به PC نیز دسترسی دارد. هم چنین در قسمت جریان داده رجیسترهای flag اضافه شده‌اند که برای دستورات پرش شرطی مورد ارزیابی قرار می‌گیرند.

نمای کلی مدار پیاده‌سازی شده در ادامه آمده است.



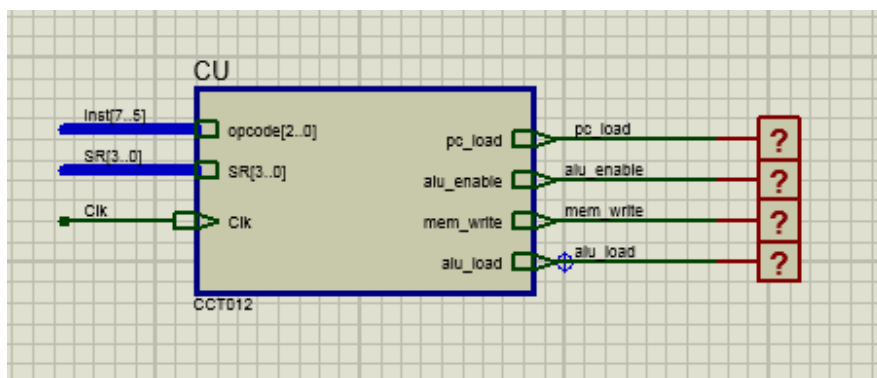
شکل ۲: نمای کلی سیستم پیاده سازی شده

۲ مراحل طراحی و پیاده سازی مدار

۱.۲ ماژول های مورد نیاز و شروع به کار مدار

همانطور که در شکل ۱ مشخص است، برای کنترل سیگنال های کنترلی به واحد CU نیاز داریم. به علاوه با توجه به اضافه شدن دستورات پرش شرطی و غیر شرطی ماژول PC نسبت به آزمایش قبلی به روز شده است. هم چنین ماژول دیگری به نام DATAMEM نیز برای ذخیره و بازیابی داده ها در نظر گرفته شده است. در ادامه به بررسی دقیق تر هر ماژول خواهیم پرداخت.

۲.۲ ماژول PC



شکل ۳: ماژول PC

برای پیاده سازی این ماژول از یک شمارنده بالا/پایین دودویی استفاده شده است که امکان لود موازی را نیز دارد. (تراشه شماره ۴۵۱۶). همان طور که در تصویر زیر مشخص است، خطوط ۵ بیتی داده

های ورودی به ورودیهای تراشه متصله است که در هنگام اجرای دستور پرش به کمک سیگنال کنترلی load در تراشه بار می شود.

۳ تست مدار