# به نام خدا



دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر

# آزمایشگاه طراحی سیستمهای دیجیتال

آزمایش دوم: طراحی شماتیک مدار ترتیبی

محمدجواد هزاره، یاسین موسوی

## فهرست مطالب

| ٢ |   |   |   |   |  |   |   |   |   |   |   |   |  |  |   |   |   |   |   |    |     |     |    |     |     |      |     |          |      | مه  | مقد  |   | ١ |
|---|---|---|---|---|--|---|---|---|---|---|---|---|--|--|---|---|---|---|---|----|-----|-----|----|-----|-----|------|-----|----------|------|-----|------|---|---|
| ۲ |   |   |   |   |  |   |   |   |   |   |   |   |  |  |   |   |   |   |   |    |     |     |    |     | ں   | ىايش | آزه | ن آ      | هدو  |     | ١.١  |   |   |
| ۲ | • | • | • |   |  | • | • | • | • | • | • | • |  |  | • |   | • | • | • |    |     | •   |    | •   | ر   | يشر  | زما | ح آز     | شر۔  |     | ۲.۱  |   |   |
| ٣ |   |   |   |   |  |   |   |   |   |   |   |   |  |  |   |   |   |   |   |    |     |     |    | þ   | ست  | ، سی | ی   | مار      | حه ر | يف  | توص  | 1 | ۲ |
| ٣ |   |   |   |   |  |   | • | • | • |   |   |   |  |  |   |   |   |   |   |    |     | ٢   | ىت | ىيى | ے س | بري  | کار | <u> </u> | رابع |     | ١.٢  |   |   |
| ٣ |   |   |   |   |  |   |   |   |   |   |   |   |  |  |   |   |   |   |   |    |     |     |    |     | ار. | ِ مد | کار | ه ک      | نحو  |     | ۲.۲  |   |   |
| ۵ |   |   |   |   |  |   | • | • | • |   |   |   |  |  |   |   |   |   |   |    |     |     |    | ها  | ول  | ماژ  | _   | سف       | توص  | •   | ۳. ۲ |   |   |
| ۵ | • | • | • | • |  | • | • | • | • | • | • | • |  |  | • | • | • | • |   | تى | بين | _ ` | ۴  | ند  | بار | شه   |     | ١.٢      | ۲. ۲ |     |      |   |   |
| ۶ |   |   |   |   |  |   |   |   |   |   |   |   |  |  |   |   |   |   |   |    |     |     |    |     |     |      |     |          | ازی  | ەسا | شبيه | ١ | ٣ |

#### مقدمه

### ۱.۱ هدف آزمایش

هدف از این آزمایش آشنایی با ابزار طراحی به کمک شماتیک و طراحی یک مدار ترتیبی است.

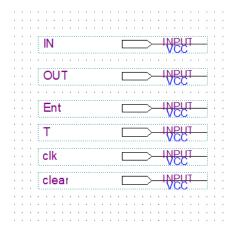
## ۲.۱ شرح آزمایش

در این آزمایش میخواهیم یک سیستم کنترلکننده اتومات در طراحی کنیم. هدف، کنترل کردن بازکردن در ورودی و بستن در خروجی است. اتاق ظرفیت ۱۵ نفره دارد و بنابراین اگر تعداد افراد حاضر در اتاق ۱۵ نفر باشد نباید در باز شود. همچنین برای ورود بازه زمانی مشخصی فرصت داریم و در خارج از این بازه نیز نباید در ورودی را باز کنیم. در خروجی اما مادامی که حداقل یک نفر در اتاق وجود دارد باز است و درصورتی که اتاق خالی شود بسته می شود.

## ۲ توصیف معماری سیستم

### ۱.۲ رابط کاربری سیستم

مطابق شکل ۱، مدار شامل ۶ ورودی است که دو وردی IN و OUT به ترتیب زمانی ۱ میشوند که فردی فردی به پشت در ورودی رسیده، و از در خروجی عبور کند. سیگنال Ent نیز زمانی ۱ میشود که فردی که قصد ورود دارد، دکمه ورود را فشار دهد. سیگنال T نیز از سیستم ساعت میآید، و اگر ۱ باشد یعنی در بازه زمانی مناسب برای ورود هستیم و در غیر اینصورت یعنی زمان ورود گذشته یا هنوز آغاز نشده است. سیگنالهای clear و clk نیز به ترتیب کلاک مدار و سیگنال ریست کردن شمارنده موجود در مدار هستند.



شکل ۱: ورودیهای مدار

خروجیهای مدار نیز شامل دو سیگنال open و close اولی اگر ۱ باشد در ورودی باز میشود و در غیر اینصورت باز. غیر اینصورت باز.

## ۲.۲ نحوه کار مدار

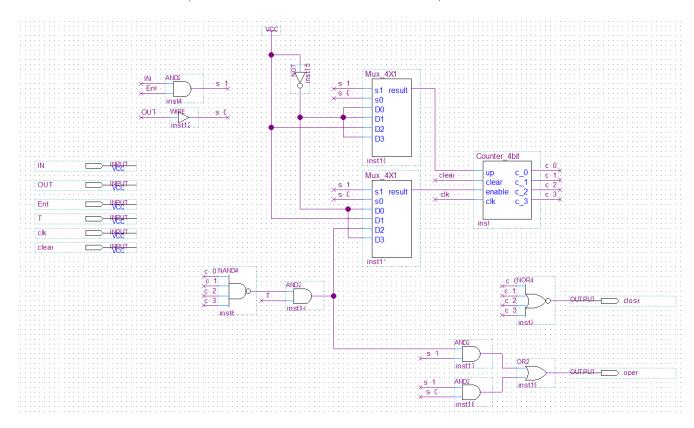
برای پیادهسازی مدار، از یک شمارنده ۴\_بیتی استفاده شده است که تعداد افراد حاضر در اتاق را می شمارد و در هر مرحله با توجه به این که کسی خارج شده و یا قصد ورود دارد و در باز شده است یا خیر، این شمارنده یکی زیاد و یا یکی کم می شود.

و اما ورود و خروج افراد به اتاق چهار حالت زیر را داراست:

• (۰۰): نه کسی قصد ورود داشته و نه کسی خارج شده باشد. در اینصورت شمارنده را غیرفعال میکنیم که همان وضعیت قبلی خود را نگهدارد. مشخصا سینگال خروجی open نیز مقدار صفر خواهد داشت و در ورودی بسته خواهد ماند.

- (۰۱): کسی قصد ورود ندارد، اما یک نفر از اتاق خارج شده. در این حالت شمارنده را فعال کرده و نحوه شمارش آن را به صورت رو به پایین انتخاب میکنیم تا یکی کم شود.
- (۱۰): یک نفر قصد ورود دارد، اما کسی خارج نشده است. در این حالت نخست چک میکنیم که فرد دکمه ورود را فشرده باشد و سپس اگر تعداد افراد کمتر از ۱۵ نفر بود و در بازه زمانی مناسب برای ورود بودیم، سیگنال خروجی open را ۱ کرده و همچنین شمارنده را فعال میکنیم و آن را به صورت شمارش رو به بالا قرار می دهیم تا یکی به تعداد بیافزاید.
- (۱۱): یک نفر قصد ورود دارد و همزمان یک نفر نیز خارج شده است. در این حالت شمارنده را غیر فعال میکنیم تا تعداد تغییری نکند و فقط سیگنال خروجی open را ۱ میکنیم.

برای سیگنال خروجی close نیز فقط از عدد خروجی شمارنده استفاده میکنیم و هرگاه این عدد صفر شد، این سیگنال را نیز فعال میکنیم و در غیر اینصورت صفر نگه میداریم.

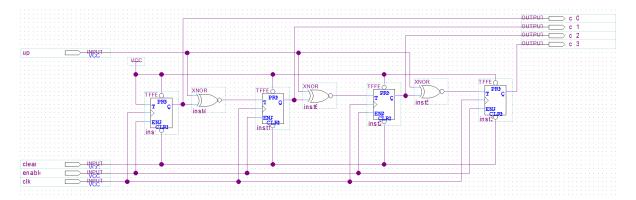


شکل ۲: نمای کلی مدار

## ٣.٢ توصيف ماژولها

### ۱.۳.۲ شمارنده ۴\_بیتی

این ماژول یک شمارنده ۴\_بیتی است که در هر دو جهت رو به بالا و پایین میشمارد. مدار داخلی این ماژول را میتوانید در شکل ۳ مشاهده کنید.



شكل ٣: طراحي داخلي ماژول شمارنده

۳ شبیهسازی