



دانشکده برق و کامپیوتر

عناوین کلی پروژه نهایی درس زبان‌های توصیف سخت افزار

نیمسال دوم سال تحصیلی ۹۹-۱۳۹۸

مهلت تعیین موضوع و گروه بندی پروژه نهایی: ۱۳۹۹/۳/۳۱

نکاتی در مورد انتخاب و تعیین نهایی پروژه:

1. هر پروژه در قالب گروه‌های ۳ یا ۴ نفری و از طریق همکاری از راه دور قابل انجام خواهد بود.
2. جزییات انجام پروژه باید در قالب تعیین شده توسط اعضای گروه تکمیل و تا تاریخ ۱۳۹۹/۳/۳۱ برای TA درس ارسال شود.
3. برای برخی از پروژه‌ها یک سری اهداف اختیاری در نظر گرفته شده که نمره تشویقی خواهد داشت.
4. در انجام پروژه‌ها جایی که نیاز به تعیین Device هست موارد زیر در نظر گرفته شود:
 - a. **posedge1**: برد پیش فرض:
 - b. **Xilinx Spartan6-LX9 (xc6slx9-3tqg144)**: تراشه پیش فرض:
 - c. **24 MHz**: اسیلاتور روی برد:

۵. موضوع غیر از موارد مشخص شده نیز قابل بررسی خواهد بود که در این شرایط باید ابتدا صورت مساله با TA درس مطرح و تنها در صورت تایید نهایی ادامه کار انجام شود. لازم به ذکر است در این حالت نیز باید فرم نهایی تعیین پروژه تا تاریخ ۱۳۹۹/۳/۳۱ ارسال شود.
۶. توضیحات بیشتر راجع به هریک از عناوین مطرح شده توسط TA درس در اختیار شما قرار خواهد گرفت.

عنوان اول: تحقیق و طراحی یک سیستم دیجیتال با استفاده از ابزار **System Generator**

معرفی: **System Generator** یک ابزار خودکار پیاده‌سازی است. ترکیب همکاری دو شرکت **Xilinx & MathWorks** است. به کمک این ابزار می‌توان مدل موردنظر را ایجاد کرد، کوانتیزه کرد، و مابقی مراحل، شامل کدنویسی HDL را به طور خودکار انجام می‌دهد. به طوری که می‌توانیم ماژول آماده را دریافت و در پروژه خود وارد کنیم و مورد استفاده قرار دهیم. اما قابل ذکر است که تا کنون هنوز این ابزارهای خودکار نتوانسته‌اند جایگزین پیاده‌سازی متناظر با یک فرد حرفه‌ای شوند. چرا که به لحاظ منبع مصرفی و سرعت کاری به بهینگی کار آن‌ها نخواهند بود!!! اما قابل ذکر است که در بسیاری از کارها با توجه به زمان محدود انجام کار و سرعت بخشیدن به کار، از این ابزار بسیار زیاد استفاده می‌شود. کار با آن بسیار جذاب و ساده خواهد بود.

کافی است ابتدا دو نرم‌افزار **Matlab** و **ISE** را به یکدیگر معرفی و متصل کنید، تا بتوانید از ابزار **System Generator** در متلب استفاده نمایید. سپس یک شمارنده ساده را پیاده‌سازی کنید.

عنوان دوم: پیاده‌سازی یک فیلتر **FIR** برای حذف نویز یک ترانه صوتی آلوده به نویز

یک فایل صوتی، شامل یک ترانه ۱۰ ثانیه‌ای به صورت باینری و داده‌های ۱۶ بیتی، آماده در اختیار شما قرار می‌گیرد که شما بایستی این داده‌ها را به ترتیب متناظر با هر لبه بالارونده کلاک فراخوانی و از فیلتر **FIR** از قبل طراحی شده توسط خودتان عبور دهید و این نویز را به مقدار قابل قبولی حذف نمایید. در پایان، داده‌های تمیز ترانه را ضمن مقایسه، دوباره در یک فایل تحویل دهید.

عنوان سوم: پردازش تصویر، آشکارسازی لبه‌ها درون تصویر

داده‌های متناظر با پیکسل‌های یک تصویر به صورت یک فایل COE. در اختیار شما قرار می‌گیرد که شما بایستی ابتدا با نرم‌افزار دلخواه خود این تصویر را ترسیم و مشاهده نمایید. سپس با توصیف سخت افزاری یک الگوریتم آشکارسازی لبه که بلوک دیاگرام آن و توضیحات لازم در اختیار شما قرار می‌گیرد یک ماژول طراحی می‌کنید که قادر باشد تصویر مورد نظر شما را لبه‌یابی کند. در نهایت هم، ماژول کنترلی طراحی می‌کنید که بتواند بلوک متناظر با هر پیکسل را در پی لبه بالارونده کلاک، از این فیلتر لبه‌یابی عبور دهد و در نهایت در خروجی، داده جدید مربوط به پیکسل‌ها متناظر با لبه بالارونده کلاک ظاهر می‌شوند. درواقع، یک تصویر کاملاً باینری را در خروجی خواهیم داشت. پیکسل یا لبه هست: مقدارش ۱، و یا لبه نیست: مقدارش ۰ است. این داده‌ها را در فایلی ذخیره می‌کنید و دوباره ترسیم می‌کنید. با مشاهده تصویر اولیه و این تصویر خروجی شاهد تغییرات و لبه‌هایش خواهید بود.

عنوان چهارم: طراحی یک فرستنده و گیرنده سریال با طول داده‌ی متغیر

دو ماژول فرستنده و گیرنده باید طراحی کنید. بین دو ماژول قرار است حداقل یک فریم تبادل شود. فرستنده، باید از روی داده‌های تصادفی شما یک فریم را ایجاد کند و سپس، بسته‌های ۸ بیتی (۱ بایت) فریم شما را بعد از فرمان ارسال، به صورت سریال (بیت بیت در هر لبه بالارونده کلاک) به ترتیب برای گیرنده ارسال کند. طرف مقابل، یعنی گیرنده نیز، بسته‌ها را به صورت سریال دریافت و طبق قراردادش با فرستنده، این فریم را درون خود بازسازی و داده‌های حقیقی را جداسازی و در صورت نداشتن خطا در یک فایل متنی ذخیره کند. اهداف اختیاری بسیار زیادی در این کار تعیین شده که شما می‌توانید براحتی نمره تشویقی بالایی دریافت کنید.

عنوان پنجم: عملیات ریاضی روی ماتریس‌ها

ماژولی طراحی کنید که به کمک آن بتوان برخی از عملیات ماتریسی از جمله جمع دو ماتریس، تفریق دو ماتریس و ترانهاده ماتریس و ضرب دو ماتریس را انجام داد. در این پروژه، شما کنترل و چگونگی خواندن و نوشتن بلوک‌های سخت‌افزاری حافظه در FPGA با فرکانس کاری قابل قبول را به خوبی تمرین خواهید کرد. گروهی که بتواند در خروجی فرکانس کاری بیشتری را جواب بگیرد و درواقع کد بهینه زده باشند نمره تشویقی بسیار بالایی دریافت خواهند کرد.

موفق باشید