

## BOLETÍN DE PROBLEMAS

### TEMA 3. ALMACENAMIENTO DE INFORMACIÓN

**Ejercicio 1.** Dado un sistema computador con bus de datos de 8 bits y bus de direcciones de 16 bits, diseñar un posible sistema de memoria principal que cumpla las siguientes restricciones:

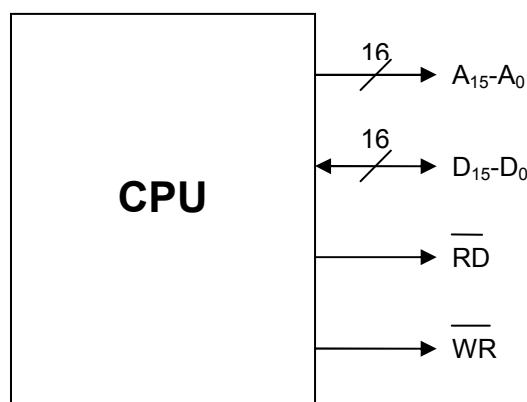
- Mapa de memoria común.
- Debe ser capaz de almacenar programas de inicialización de 16 Kposiciones.
- Debe poder ejecutar cualquier aplicación y cualquier sistema operativo que, conjuntamente, no ocupen más de 32 Kposiciones.
- Las últimas posiciones del espacio de direcciones se utilizarán como vía de comunicación con el exterior.
- Los módulos de sólo lectura disponibles son ROM de 8Kx8.
- Los módulos de L/E disponibles son RAM de 8Kx4.
- Se dispone únicamente de tres módulos de E/S, dos de ellos de 1Kposiciones y uno de 256 posiciones.

**Ejercicio 2.** Sea un computador que tiene las siguientes características:

- Mapa de memoria común.
- Bus de direcciones de 16 bits.
- Bus de datos de 16 bits.
- Capacidad en memoria ROM de 4 Kposiciones.
- Capacidad en memoria SRAM de 32 Kposiciones.
- Capacidad en memoria NOVRAM de 16 Kposiciones.
- Los módulos de memoria disponibles son ROM (4Kx4), SRAM (32Kx4) y NOVRAM (8Kx16).
- La E/S dispone de 8 Kposiciones repartidas en módulos de 4Kx16.

Se pide:

- a) Dibujar un esquema de cada dispositivo de memoria empleado detallando las líneas de comunicación.
- b) Dibujar el/los mapa/s de memoria (y) E/S.
- c) Diseñar un esquema de conexión que corresponda con el/ los mapas definidos en el apartado anterior y con la CPU de la figura. **Tomar como tamaño base 8K.** Añadir más líneas de control a la CPU mostrada en la siguiente figura, si es necesario.



**Ejercicio 3.** Sea un computador que tiene las siguientes características:

- Mapa de memoria común.
- Bus de direcciones de 16 bits.
- Bus de datos de 8 bits.
- Capacidad para almacenar programas de inicialización que no ocupen más de 16 Kposiciones.
- Capacidad para albergar un sistema operativo no superior a 16 Kposiciones.
- Capaz de albergar aplicaciones que no ocupen más de 24 Kposiciones.
- Resto de posiciones para E/S.
- Los dispositivos de memoria de sólo lectura tendrán una organización de 16Kx4, los módulos de lectura y escritura de 8Kx8 y los módulos de E/S de 2Kx8.

Se pide:

- a) Decida qué tipo de dispositivo emplear para cada información y justifíquelo. Dibuje un esquema de cada dispositivo a emplear detallando las líneas de comunicación.
- b) Diseñe el/los mapa/s de memoria y E/S.
- c) Diseñe un esquema de memoria que corresponda con el/los mapa/s definido/s en el apartado anterior.

**Ejercicio 4.** Sea un computador que tiene las siguientes características:

- Mapa de memoria no común.
- Bus de direcciones de 20 bits.
- Bus de datos de 16 bits.
- Capacidad para almacenar programas de inicialización que no ocupen más de 16 Kposiciones.
- Capacidad para albergar un sistema operativo no superior a 64 Kposiciones.
- Capaz de albergar aplicaciones que no ocupen más de 256 Kposiciones.
- Mapa de E/S es de 1Kposiciones, seleccionando una posición del mismo con las líneas de menos peso necesarias del bus de direcciones; de este espacio sólo se estarán utilizando 256 posiciones.
- Los dispositivos de memoria de sólo lectura tendrán una organización de 16Kx8, los de lectura y escritura de 64Kx16 y los módulos de E/S de 128x8.

Se pide:

- a) Decida qué tipo de dispositivo emplear para cada información y justifíquelo. Dibuje un esquema de cada dispositivo a emplear detallando las líneas de comunicación.
- b) Diseñe el/los mapa/s de memoria y E/S.

Diseñe un esquema de memoria que corresponda con e/los mapa/s definido/s en el apartado anterior.

**Ejercicio 5.** Supongamos un computador con bus de datos de 8 bits y bus de direcciones de 18. Diseñar una posible memoria principal cumpliendo los siguientes requisitos:

- Mapa de memoria no común. Empleándose los 8 bits de más peso del bus de direcciones para seleccionar una posición de E/S.
- Que tenga capacidad para albergar programas asociados a la inicialización de 64 Kposiciones.
- Que pueda albergar cualquier aplicación y cualquier sistema operativo de cualquier versión que no ocupen conjuntamente más de 64 Kposiciones.
- Debe estar ocupada la cuarta parte del espacio para direcciones de E/S.
- Emplear los módulos que consideréis oportuno.

**Ejercicio 6.** Para construir un sistema basado en un microprocesador se dispone, además del microprocesador, de los siguientes tipos de módulos: RAM (8Kx16); EPROM (4Kx8) y NOVRAM (16 Kx8) (se cuenta con el número que se desee de esos módulos). Si el microprocesador tiene 16 líneas de dirección, 8 líneas de datos, y señales de control de indicación de lectura, de escritura y de indicación de operación de E/S o de memoria (todas activas a nivel bajo). Se pide:

- ¿Se puede construir un sistema microcomputador empleándose únicamente los módulos de los que se dispone?. Razonar la respuesta.
- ¿Existen en el repertorio de instrucciones del microprocesador instrucciones INPUT y OUTPUT?. ¿Existen siempre estas instrucciones?. Si no existieran estas instrucciones, ¿no se podrían hacer operaciones de E/S en el sistema?. Razonar las respuestas.
- Construir un sistema microcomputador con los módulos anteriores y añadiendo alguno más si es necesario.
- ¿Se puede, con los módulos de que se dispone, construir un sistema con una capacidad de almacenamiento para las aplicaciones de 64 Kposiciones?. En caso de que sea posible, ¿cómo?.

**Ejercicio 7.** Supongamos un computador con bus de datos de 8 bits y bus de direcciones de 20. Diseñar un posible sistema de memoria principal y E/S que cumpla los siguientes requisitos:

- Mapa de memoria común.
- Que tenga capacidad para albergar programas asociados a la inicialización de 64 Kposiciones, y que pueda modificarse esta información.
- Que pueda albergar cualquier aplicación y cualquier sistema operativo de cualquier versión que conjuntamente ocupen hasta 512 Kposiciones.
- Deben existir para la E/S hasta 256 posiciones.
- No emplear módulos de memoria con más de 256 Kposiciones.

**Ejercicio 8.** Realizar el mismo ejercicio anterior, considerando que el sistema tiene mapa de memoria no común, y que el espacio para la E/S, direccionado con las líneas de menor peso del bus de direcciones necesarias, está ocupado en su mitad.

**Ejercicio 9.** Supongamos un computador con bus de datos de 8 bits y bus de direcciones de 16 bits. Las especificaciones de diseño para el sistema de memoria principal y E/S deben cumplir los siguientes requisitos:

- Mapa de memoria no común.
- Tamaño básico de 16 Kposiciones.
- 32 Kposiciones de memoria de L/E volátil ocupando las últimas posiciones del mapa de memoria.
- 16 Kposiciones de memoria de sólo L, situada en las primeras posiciones del mapa de memoria.
- 16 Kposiciones destinada a la E/S.
- Se dispone de módulos de memoria RAM de 16Kx8, de PROM de 16Kx4 y de E/S de 8Kx8.

Se pide:

- Dibujar un esquema de cada dispositivo empleado, detallando las líneas de comunicación.
- Diseñar el/los mapa/s de direcciones.

- c) Diseñar un esquema de conexión que se corresponda con el/los mapa/s definido/s en el apartado anterior.

**Ejercicio 10.** Supongamos un computador con bus de datos de 16 bits y bus de direcciones de 20 bits. Las especificaciones de diseño para el sistema de memoria principal y E/S deben cumplir los siguientes requisitos:

- Mapa de memoria no común.
- Tamaño básico para el mapa de memoria de 128 Kposiciones.
- 512 Kposiciones de memoria de L/E volátil ocupando las últimas posiciones del mapa de memoria.
- 64 Kposiciones de memoria de L/E no volátil.
- 128 Kposiciones de memoria de sólo L, situadas en las primeras posiciones del mapa.
- Para E/S se dispone de un espacio de 16 Kposiciones, direccionadas con los bits de menos peso del bus de direcciones. La mitad de este espacio está ocupado por módulos de E/S de 4Kx16.
- Se dispone de módulos de memoria RAM de 256Kx8, de NOVRAM 64Kx16, de UVEPROM de 128Kx16, de ROM de 128Kx4 y de PROM de 128Kx8.

Se pide:

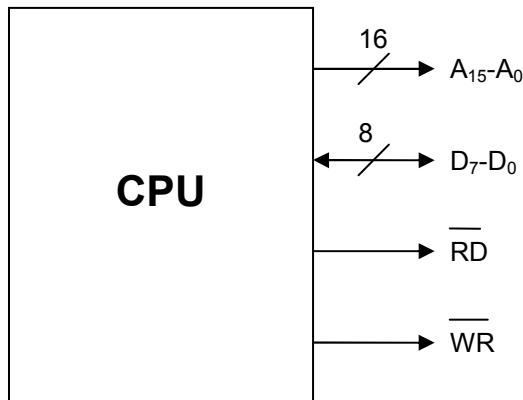
- a) Dibujar un esquema de cada dispositivo empleado, detallando las líneas de comunicación.
- b) Diseñar el/los mapa/s de direcciones.
- c) Diseñar un esquema de conexión que se corresponda con el/los mapa/s definido/s en el apartado anterior y con la CPU de la figura. Añadir más líneas a la CPU si es necesario.

**Ejercicio 11.** Supongamos un computador con bus de datos de 8 líneas y bus de direcciones de 18 líneas. Las especificaciones de diseño para el sistema de memoria principal y E/S deben cumplir los siguientes requisitos:

- Mapa de memoria común.
- Tamaño básico para el mapa de memoria de 32 Kposiciones.
- 32 Kposiciones para albergar programas de inicialización, ubicados en las primeras posiciones del mapa.
- 192 Kposiciones para almacenar programas de aplicación. De esta capacidad, 64 Kposiciones estarán destinadas a almacenar información que siempre debe permanecer en memoria y con posibilidad de modificación.
- Para E/S se reserva un espacio de 16 Kposiciones
- Se dispone de módulos de memoria de sólo L de 16Kx4, de L/E 64Kx8, de E/S 8Kx8.

Se pide:

- a) Dibujar un esquema de cada dispositivo empleado, detallando las líneas de comunicación y justificando su elección.
- b) Diseñar el/los mapa/s de direcciones.
- c) Diseñar un esquema de conexión que se corresponda con el/los mapa/s definido/s en el apartado anterior y con la CPU de la figura. Añadir más líneas a la CPU si es necesario.
- d) ¿Se podría emplear decodificación incompleta y/o entrelazado de orden inferior en el esquema de conexión?. Justificar la respuesta.



**Ejercicio 12.** Supongamos un computador con bus de datos de 8 líneas y bus de direcciones de 16 líneas. Las especificaciones de diseño para el sistema de memoria principal y E/S deben cumplir los siguientes requisitos:

- Mapa de memoria no común.
- Tamaño básico para el/los mapa/s de direcciones de 8 Kposiciones.
- 16 Kposiciones para albergar programas de inicialización, ubicados en las primeras posiciones del mapa.
- 32 Kposiciones para almacenar programas de aplicación.
- Para E/S se dispone de un espacio de 16 Kposiciones, estando completamente ocupado por módulos de E/S.
- Se dispone de módulos de memoria de tipo PROM de 16Kx4, de tipo NOVRAM 8Kx8, de E/S 4Kx8.

Se pide:

- e) Dibujar un esquema de cada dispositivo empleado, detallando las líneas de comunicación y justificando su elección.
- f) Diseñar el/los mapa/s de direcciones.
- g) Diseñar un esquema de conexión que se corresponda con el/los mapa/s definido/s en el apartado anterior y con la CPU de la figura. Añadir más líneas a la CPU si es necesario.

