

# JULAB 虚拟实验系统安装与快速入门指南

## 一、软件包内容

解压缩后产生的 JULAB3 文件夹，放在任意路径下即可直接使用，软件包内容如表 1。

表 1 软件包内容

软件包	文件夹	子文件夹	文件内容
JULAB3	bin		JULAB 实验系统的调试软件
	CPU	JUC-II	JUC-II CPU 实验项目演示用示例文件
		WM2004	WM2004 CPU 实验项目演示用示例文件
	Logic	Lab_xxxxxx	若干个以实验板名称命名的文件夹，例如 Lab_JuLabPocket 是用于 JuLabPocket 口袋板的逻辑部件实验项目的 FPGA 配置文件。
		Virtual_Panel	逻辑部件实验项目的虚拟面板文件
	usb_driver	jupod_driver_xp	JUPOD 驱动程序用于 Windows XP 系统
		jupod_driver_win7_x86	JUPOD 驱动程序用于 32 位 Windows 7 系统

## 二、硬件连接

实验软件可与多种硬件配套，大致分为两种类型，一种是独立的调试适配器+实验/开发板，另一种是实验板内置调试适配器。独立的调试适配器称为 JUPOD，如图 1，通过扁平电缆连接实验/开发板，不同实验板的具体连接方式另外说明；通过 USB 电缆连接 PC 机（图中未展示），在电脑驱动尚未成功识别 JUPOD 调试适配器时，双色指示灯的红色灯亮；识别到调试适配器后，红灯熄灭、绿色灯点亮。电脑识别设备的时间并不确定，一般首次连接到电脑需要的时间稍长。当实验板上电后，蓝色指示灯点亮。



图 1 JUPOD 调试适配器

### 关于指示灯的进一步说明：

在正常工作时，蓝色指示灯一直点亮，表示实验板已上电工作；绿色指示灯一般也保持常亮，表示与计算机的连接正常，但是在部分 win10 系统，几秒钟后绿色指示灯会自动熄灭，当操作实验软件与实验板传送数据时绿色指示灯又会自动点亮，这是正常现象。红色指示灯仅在数据传输时闪烁。

### 三、驱动安装

有两种类型的调试适配器，一种需要安装驱动程序，另一种是免驱动的。这里介绍 32 位 Win7 和 WinXP 的驱动程序安装，64 位 Windows 系统（如 Win10）一般使用免驱动的调试适配器。

调试适配器或内置调试适配器的实验板和 PC 机通过 USB 电缆连接后，在弹出的“安装驱动程序向导”窗口中，选择“从列表或指定位置安装”，根据提示点击“下一步”，浏览到驱动程序在软件包中的位置，Windows XP 系统浏览到位置“JULAB3\usb\_driver\jupod\_driver\_xp”，32 位 Windows 7 系统浏览到位置“JULAB3\usb\_driver\jupod\_driver\_win7\_x86”，根据提示点击“下一步”，即可完成 JUPOD 驱动程序安装。

驱动安装成功后，实验板/调试适配器的绿色指示灯会点亮，见上述“硬件连接”的说明。如果绿色指示灯没有点亮，请检查 Windows“设备管理器”的“通用串行总线控制器”设备列表中是否出现“JU-POD”以及是否有感叹号。

### 四、模型机实验项目演示

#### 1. 启动 JULAB 实验系统调试软件

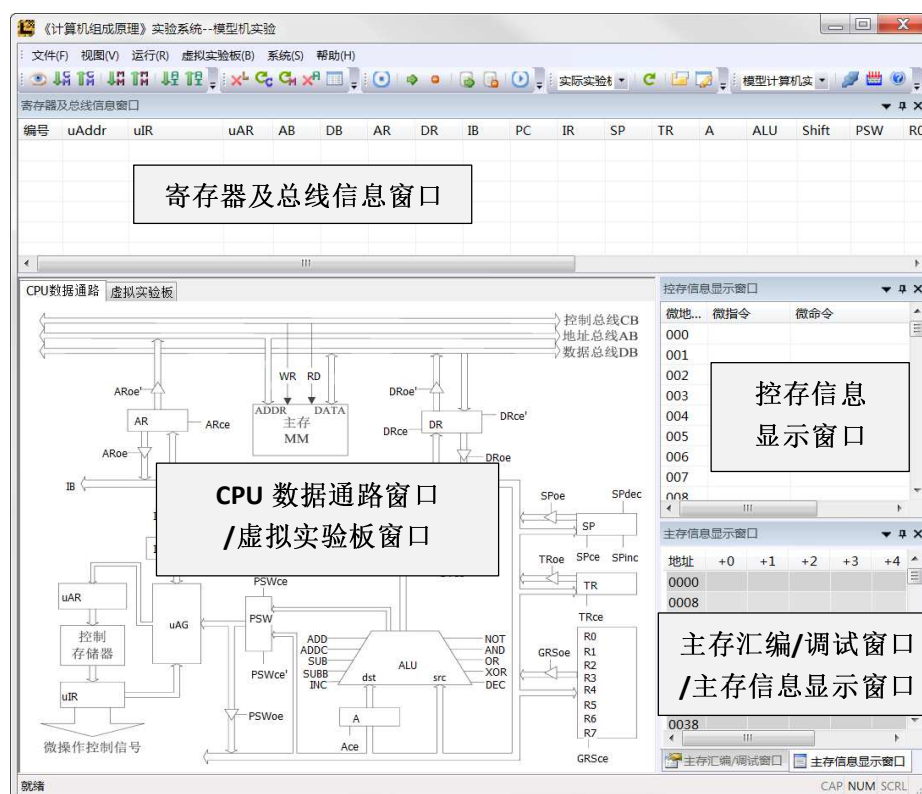




图 2 模型计算机实验界面

双击“JULAB3\bin\”路径下的 JULAB.exe 文件，启动调试软件，选择“模型计算机实验”方式，默认装载 JUC-II 模型计算机实验界面（装载其他模型机的方法见 7），如图 2。

如果在启动 JULAB 软件时尚未连接实验板，则软件会提示“没有发现调试适配器”。将


实验板通过 USB 电缆与电脑连接之后，可通过“系统”菜单或快捷工具栏提供的“连接”功能，建立与调试适配器的通信连接。

2. 下载硬件电路

内置 JUPOD 调试适配器的实验板通过 JULAB 软件菜单或快捷工具栏提供的“FPGA 编程器”下载 FPGA 硬件电路；外置独立调试适配器的实验板需要使用 FPGA 设计工具进行下载，具体方法请查阅相应 FPGA 设计软件手册。下载文件在“JULAB3\ CPU\JUC-II”路径下的 JUC2\_xxx，其中 xxx 是实验板板名称，如 JUC2\_JuLabPocket.rbf。

3. 导入控存内容


控存信息显示窗口用来与模型机硬件中存放微程序的控制存储器进行交互。


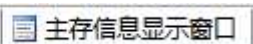
通过“文件”菜单或快捷工具栏提供的“导入控存内容”，浏览选择“JULAB3\ CPU\JUC-II”路径下的 CPU 控存文件 JUC2\_Day1.cmc，导入成功后，观察控存信息显示窗口，可以看到每个微地址单元对应的二进制微指令。

手工输入微指令等更多功能请参阅《实验调试软件用户手册》。

4. 导入汇编指令

主存汇编/调试窗口和主存信息显示窗口，用来与模型机硬件中的主存储器进行交互。

通过“文件”菜单或快捷工具栏提供的“导入汇编指令”，浏览选择“JULAB3\ CPU\JUC-II”路径下的汇编指令文件 JUC2\_Day1.ai，导入成功后，观察主存汇编/调试窗口，可以看到主存地址单元对应的二进制机器指令和相应的汇编指令，如图 3。通过下方的

主存汇编/调试窗口 主存信息显示窗口 标签，切换到主存信息显示窗口，可以看到其中显示的主存单元内容与汇编调试窗口一致。

主存汇编/调试窗口		
地址	机器指令	汇编指令
0030	0460	INC FF01H
0031	FF01	
0032	0460	INC FF02H
0033	FF02	
0034	0420	JMP 0030H
0035	0030	
0036		
0037		

图 3 主存汇编/调试窗口

主存信息显示窗口								
地址	+0	+1	+2	+3	+4	+5	+6	+7
0000	0000	0000	0000	0000	0000	0000	0000	0000
0008	0000	0000	0000	0000	0000	0000	0000	0000
0010	0000	0000	0000	0000	0000	0000	0000	0000
0018	0000	0000	0000	0000	0000	0000	0000	0000
0020	0000	0000	0000	0000	0000	0000	0000	0000
0028	0000	0000	0000	0000	0000	0000	0000	0000
0030	0460	FF01	0460	FF02	0420	0030	0000	0000
0038	0000	0000	0000	0000	0000	0000	0000	0000


图 4 主存信息显示窗口


手工输入主存单元内容或汇编指令等更多功能请参阅《实验调试软件用户手册》。



5. 观察示例程序运行效果

通过“运行”菜单或快捷工具栏提供的“指令单步”，可逐条运行机器指令。

点击 CPU 数据通路窗口左上角 **CPU 数据通路** 虚拟实验板 标签, 切换到虚拟实验板窗口,

点击虚拟实验板菜单或快捷工具栏  开启“自动刷新”功能, 不断执行“指令单步”, 可以在虚拟实验板窗口观察到运行时虚拟红色指示灯和绿色指示灯以二进制计数方式点亮的效果。观察实验板上的 LED 灯, 绿色 LED 灯是和虚拟实验板的红色 LED 同步点亮的(Nexys4DDR 实验板的 LED 灯较少, 只有 16 个绿色 LED 灯, 实验电路将其与虚拟实验板的红色 LED 对应)。

点击“运行”菜单或快捷工具栏  CPU 将以 10MHz 的时钟频率“连续运行”, 此时在实际实验板上可看到绿色指示灯一直点亮, 红色指示灯只有最高几位能看到变化, 这是因为运行速度太快造成的; 而虚拟实验板的指示灯无规律地闪烁, 这是因为虚拟实验板的刷新间隔是 100ms, 无法反映更快的变化。

再次点击  停止刷新, 再次点击  停止运行, 指示灯维持在最后的点亮状态。

## 6. 其他运行和调试功能

除了指令单步运行, 模型机的调试还包括复位、微指令单步、微指令断点、指令断点和连续运行等运行方式, 以及控存、主存的刷新显示和导出保存等功能, 调试执行时, 寄存器及总线窗口和 CPU 数据通路窗口可以观察 CPU 内部运行状态的变化。请查阅《实验调试软件用户手册》。

## 7. 装载其他模型机

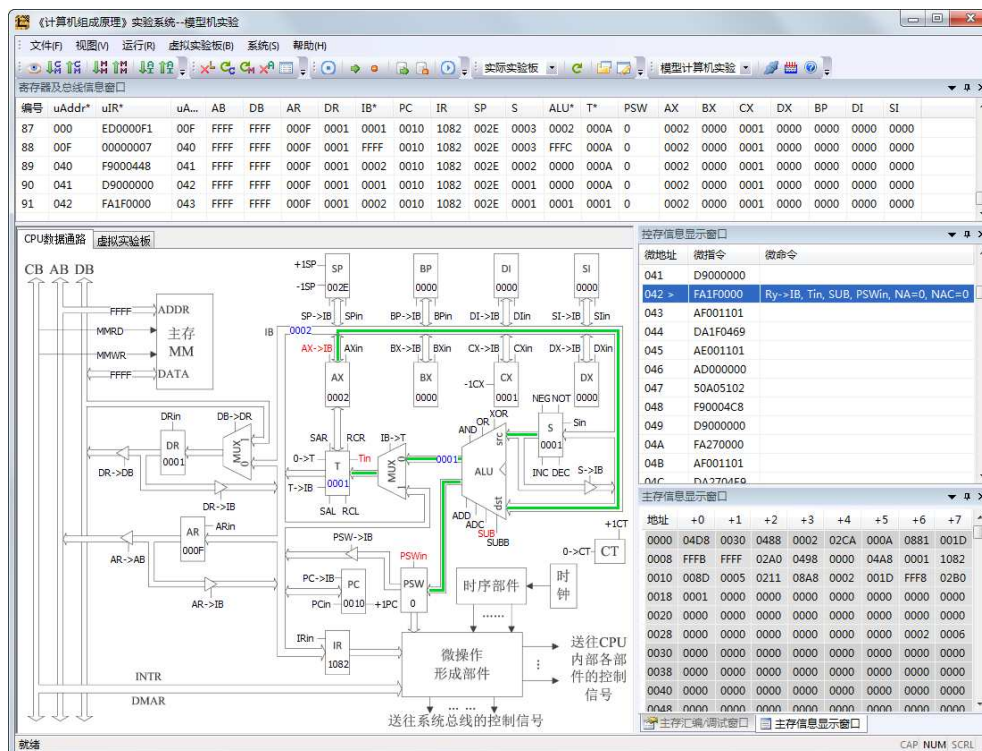



图 5 WM2004 的调试界面

“JULAB3\CPU\WM2004”路径下还有另一个 CPU 电路文件 WM2004\_xxx.xxx, 参照上述

步骤 2 下载 FPGA 硬件电路之后，再通过文件菜单或快捷工具栏 “打开 CPU 配置”选择“JULAB3\CPU\WM2004”路径下的 CPU 定义文件 WM2004.cpu。导入控存、主存文件后就可以运行，效果见图 5。这个 CPU 的核心代码是我们根据王闵主编的《计算机组成原理》教材中的模型机于 2004 年设计的，命名为 WM2004。

JUC-II 和 WM2004 都是微程序控制的 CPU，系统也支持硬布线控制的 RISC 处理器的调试。我们已经调试通过了多周期的 MIPS 处理器，如图 6，由于尚未在教学中使用，可能存在不完善之处，所以软件包中暂不提供。参考教材有两本：《计算机组成与设计：硬件/软件接口（原书第 5 版）》，[美] 戴维 A. 帕特森 等，机械工业出版社；《数字设计和计算机体系结构（原书第 2 版）》，戴维·莫尼·哈里斯，机械工业出版社出版。

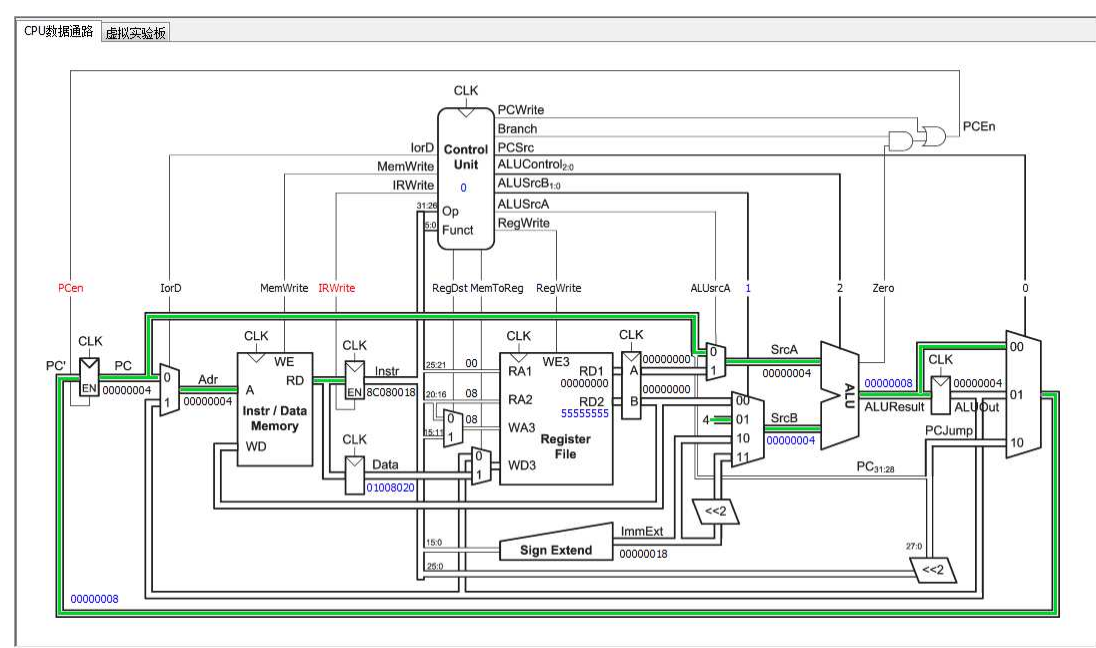


图 6 MIPS 处理器的调试界面

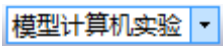
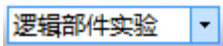
此外，系统支持用户定义 CPU，如果用户在教学中已经有自己 CPU 模型，很容易加入到本系统中。CPU 定义文件与硬件调试电路的设计相关，详情可咨询技术支持。

## 五、运算器电路实验项目演示


软件包提供了 10 个逻辑部件实验的实例，这里以运算器电路为例说明。此外系统也支持用户自定义实验，请查阅《实验调试软件用户手册》。

加减运算电路以加法器为核心，配合辅助逻辑实现四位加减运算，并根据运算结果，产生为负、为零、溢出、进位标志。

### 1. 切换到“逻辑部件实验”方式

通过“系统”菜单或快捷工具栏 ，切换到 ，进入逻辑部件实验界面。

## 2. 下载硬件电路

内置 JUPOD 调试适配器的实验板通过 JULAB 软件菜单或快捷工具栏提供的“FPGA 编程器”下载 FPGA 硬件电路；外置独立调试适配器的实验板需要使用 FPGA 设计工具进行下载，具体方法请查阅相应 FPGA 设计软件手册。下载“JULAB3\Logic\Lab\_xxx\_xxx”路径下的电路文件 xxx\_Lab2.bit。

## 3. 打开虚拟面板构图

通过“虚拟实验板”菜单或快捷工具栏提供的“打开面板构图”，浏览选择“JULAB3\Logic\Virtual\_Panel”路径下的加减运算电路实验的虚拟面板构图文件 lab2.vpl 打开。

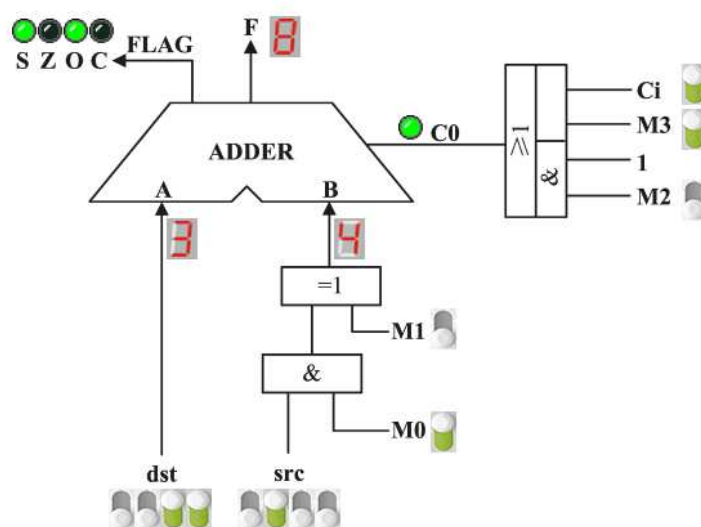


图 7 运算器电路虚拟面板操作界面

虚拟面板根据实验电路设计，有助于学生将注意力集中在实验原理上，提高实验效率。对于用户扩展的实验，系统提供了定制虚拟实验板的工具，请查阅《实验调试软件用户手册》。

## 4. 观察运算器电路效果

运算电路根据运算控制信号 M3,M2,M1,M0 的不同组合，实现七条运算指令，如表 2。

表 2 加减运算电路运算控制信号

运算指令	运算功能	运算控制信号			
		M3	M2	M1	M0
ADD	$F = \text{dst} + \text{src}$	0	0	0	1
SUB	$F = \text{dst} - \text{src}$	0	1	1	1
ADDC	$F = \text{dst} + \text{src} + \text{进位}$	1	0	0	1
SUBB	$F = \text{dst} - \text{src} - \text{借位}$	1	0	1	1
INC	$F = \text{dst} + 1$	0	1	0	0
DEC	$F = \text{dst} - 1$	0	0	1	0
MOV	$F = \text{dst}$	0	0	0	0

以图 7 为例，通过勾选虚拟开关，输入  $M3=0$ ,  $M2=0$ ,  $M1=0$ ,  $M0=1$ ,  $dst=0011$ ,  $src=0101$ ,  $ci=0$ ，运算电路执行 ADD 指令，指令功能  $F=dst+src$ ；通过虚拟七段数码管，观察到运算结果 F 显示为 8；通过虚拟发光二极管，观察到负标志 S 为 1，溢出标志 O 为 1。

运算结果分析：

运算电路完成  $00011+0101+0=1000$ 。看作无符号数运算时，真值解读为  $3+5=8$ ，结果正确。看作补码运算时，真值解读为  $3+5=-8$ ，由于运算结果超出了四位补码能表示数的范围，两个正数相加，结果为负，结果溢出。

可参考表 2，进行更多功能验证。

运算电路根据运算控制信号 ALU\_OP 的不同组合，实现各种运算指令，如图 7 中表格。

**更多软件功能和操作，可查看《实验调试软件用户手册》。**